

République Algérienne Démocratique et Populaire
Ministère de L'Enseignement Supérieur et de la Recherche Scientifique

Université Mouloud Mammeri De Tizi-Ouzou



Faculté De Génie Electrique Et D'informatique
DEPARTEMENT D'AUTOMATIQUE

**Mémoire de Fin d'Etude
De MASTER ACADIMIQUE**
Spécialité : **Génie Microélectronique**

Présenté par :
AMRANI Nassim

Thème

**Automatisation d'un banc de
caractérisation sur traceur de courbe
programmable Tektronix 370A**

Devant le jury :

Mr. A.BENFDILA	Professeur	UMMTO	Président
Mr. A.LAKHLEF	Maître Assistant	UMMTO	Promoteur
Mr. T.CHELLI	Maître Assistant	UMMTO	Examineur
Mr. M.GOUDJIL	D.Chercheur	CDTA	Examineur

Première Promotion 2014

Remerciements

Louange à DIEU qui ma comblé de faveurs, et apporté son aide a fin de réaliser le travail exposé tout le long de ce mémoire.

Je tien à remercier vivement monsieur Arezki BENFDILA, responsable de la formation, je lui exprime aussi toute ma reconnaissance pour sa compréhension, aidé et conseillé dans les moments difficiles, ainsi son dynamisme et sa collaboration tout au long de ce mémoire.

Je remercier mon promoteur, monsieur LAKHLEF. Ahcene, non seulement pour m'avoir assisté pleinement tout au long de ce mémoire, mais également pour m'avoir prouvé toute sa compétence et sa patience. Que cette espace le prenne à témoin tout en lui révélant l'expression de mon profonde gratitude.

Mes vifs remerciements vont aussi à monsieur GOUDJIL.Mohamed, monsieur MOKDAD et monsieur KANANE et tous le groupe micro-électronique ainsi aux membres de jury qui ont accepté aimablement d'examiner et de juger mon travail, je leur fais honneur de respect.

Je tien également à remercier tous ceux qui ont contribué de loin ou de près à la réalisation de ce travail.

DEDICACES



Je dédie ce travail à ...

Je dédie ce modeste travail comme fruit de toutes mes études :

-A ma très chère mère et mon très cher père, qui ont passé des nuits longues pour mon bonheur et qui se sont fatigués pour mon repos, qui m'ont encouragé à aller au bout de mes objectifs et qui m'ont accompagné durant toutes mes années d'études, et dans les moments difficiles, qui ont prié pour mon succès et mon bonheur. Jamais je ne pourrai vous remercier suffisamment pour tout ce que vous avez fait pour moi.....Que dieu le tout puissant vous préserve, vous donne la santé, le bonheur et une longue vie.

-A mes frères Ahmed et Said,

-A mes sœurs Ouiza, Fatiha, Nadia, Naziba Pour leur amour, leur patience et leur soutien, que ce travail soit le témoignage de ma plus profonde affection et de ma reconnaissance.

-A ma grand-mère très chère à mes yeux,

-A mes confrères et consœurs,

-A Maître Rabah ACHOUR et Houcine TAOUTI

-A tous mes amis, avec lesquels j'ai passé d'agréable moment tout au long de mon cursus particulièrement : Sofiane, Karim, Abdanour, Hamza, Brahim, Rabah, Boussaad, Nassima et Rosa,

Nassim AMRANI

Sommaire

Table des symboles et des abréviations

Introduction générale

Chap. I : Transistor MOSFET

I.1 : Introduction	3
I.2 : Structure Métal-Oxyde -Semi-conducteur	3
I.3 : Description de MOSFET	4
I.3.1 : Différents Types de transistors MOSFET	5
I.3.2 : Conditions de conduction	6
I.3.3 : Principe de fonctionnement des transistors à effet de champ	6
I.3.4 : Principe de fonctionnement du transistor MOSFET à canal N	7
I.4 : Diagramme des bandes d'énergie du transistor MOSFET	8
I.5 : Régimes de fonctionnements	10
a-Régime de bandes plates	10
b-Régime d'accumulation	10
c-Régime de déplétion ou de désertion	10
d-Régime d'inversion faible	10
e-Régime d'inversion forte	10
I.6 : Caractéristiques I(V) du MOSFETs	12
I.7 : Paramètres du transistor MOSFET	13
I.7.1 : Paramètres Géométriques du MOSFET	13
I.7.2 : Paramètres électriques du MOSFET	14
I.8 Les avantages et inconvénients des TMOSFETs	21
I.8.1 Les avantage des TMOSFETs	21
I.8.2 Les inconvénients des TMOSFETs	21
I.9 La miniaturisation et ses limites	21
I.10 Effets de réduction de la géométrie	21
I.11 Solutions technologiques	22

Conclusion	22
------------------	----

Chap. II : Technique de caractérisations avancées des MOSFET

II-1) INTRODUCTION	23
II-2) physique de pompage de charge	23
II-2.1) Analyse des défauts par pompage de charges	23
II-2.2) Pompage de charge à deux et trois niveaux	24
II-3) Pompage de charges standard à deux niveaux	25
II-3.1) Principe	25
II-3.2) Signal conventionnelles de pompage de charge	29
II-4) pompage de charge à trois niveaux	30
Conclusion	33

Chap. III: Outil de caractérisation 370A :

III-1). Introduction	34
III-2). Description général de 370A	34
III-2.1 principe	34
III-2.2) Etude des différents blocs des circuits test de 370A	35
A) COLLECTOR SUPPLY	35
B) Step Generator	37
C) Commandes d'affichage	39
C.1) VERTICAL AMPLIFIER	39
C.2) HORIZONTAL AMPLIFIER	40
D) Déférentes Types de Configuration	41
E) Modes De Mesures	44
F) CURSOR	46
III-3) Traceur De Courbe Programmable 370A À haute résolution	47
III-4) Le fixateur et adaptateurs de test	47
III-5) Enregistrement des courbes numérisées	48
III.6) Commande Interactive Et Programmable	49
III.7) Techniques de caractérisations I(V) avancées de MOSFET avec le 370A	49
1) Caractérisation $I_{GS}(V_{GS})$	49
2) Caractérisation $I_{DS}(V_{GS})$	50
3) Caractérisation $I_{DS}(V_{DS})$	50
Conclusion	51

Chap. IV : Protocole de communication et résultats

IV-1) Introduction	52
IV-2) Généralités	52
IV-3) Configuration et communication GPIB	52
IV-4) Technique de communication	54
IV-5) Commandes GPIB de 370A	54
IV-6) Banc de mesure piloté par un bus GPIB	55
IV-7) sources de perturbations	55
IV-8) Ecriture du programme	56
IV-8) Pourquoi utiliser LabView ?.....	56
IV-9) Présentation de LABVIEW	56
IV-10) L'environnement de LabVIEW	57
1- La face avant	57
2- Le Diagramme	58
IV-11) L'instrument virtuel (VI) principal de 370A	59
IV-12) Description du principe de l'expérience.....	61
IV-13.1) Exemple de caractérisation d'un transistor MOSFET	61
IV-13.2) Exécution du programme	65
IV-14) Récapitulatif des résultats expérimentaux	66
Conclusion	67
Conclusion générale	68
Bibliographie	70

Table des symboles et des abréviations

A	m^2	Surface
A _{eff}	m^2	Aire effective du canal
AC	A	Courant alternatif
DC	A	Courant continu
C _{ox}	Fm^{-2}	capacité d'oxyde en inversion forte
C _{dep}	Fm^{-2}	capacité liée à la couche déserté dans le substrat.
C _{it}	Fm^{-2}	capacité associée aux états d'interface.
C _{SC}	Fm^{-2}	Capacité dynamique de semi-conducteur
C _n	m^{-3} s^{-1}	coefficient de capture des électrons
C _p	m^{-3} s^{-1}	coefficient de capture des trous
D _{it}	$eV^{-1}m^{-2}$	Densité moyenne des états d'interface
D _{it} (E)	$eV^{-1}m^{-2}$	Densité d'états d'interface (pour une répartition non uniforme)
E _i	J	Niveau d'énergie intrinsèque (loin de l'interface)
E _F	J	Energie de niveau de Fermi
E _{FI}	J	Energie de niveau de fermi pour $V_{GB}=V_{GBI}$
E _{Fh}	J	Energie de niveau de fermi pour $V_{GB}=V_{GBh}$
E _{Fn}	J	Energie du quasi-niveau de Fermi pour les électrons
E _{Fp}	J	Energie du quasi-niveau de Fermi pour les trous
E _{FM}	J	Energie de niveau de fermi pour le métal
E _m	J	Fonction de remplissage : niveau d'énergie pour lequel la probabilité de remplissage des états d'interface est égale à 1/2.
E _{eme}	J	Valeur particulière de E _m correspond à la fin du régime d'émission des électrons
E _{emh}	J	Valeur particulière de E _m correspond à la fin du régime d'émission des trous
e _n	s^{-1}	Coefficient d'émission des électrons
e _p	s^{-1}	Coefficient d'émission des trous
F _{OX}	$V m^{-1}$	Champ électrique aux bornes de l'isolant
ft	-	Probabilité d'occupation d'un piège par un électron
F _p	Hz	Fréquence du signal de grille
g _m	$A V^{-1}$	Transconductance de canal d'un transistor MOS
I _{DS}	A	Courant drain-source
I _{cp}	A	Courant pompé au niveau du substrat
I _{cpDS}	A	Courant pompé au niveau des zones de drain et de source
I ₁	A	Courant d'émission d'électrons
I ₂	A	Courant de capteur d'électrons
I ₃	A	Courant de capture de trous
I ₄	A	Courant d'émission de trous

K	JK^{-1}	Constante de Boltzmann ($k=1.38 \cdot 10^{23}$)
ΔL	m	Réduction de la longueur de canal
L	m	Longueur de canal dessiné sur masque
L_D	-	Longueur de Debye
N_A	m^{-3}	concentration des impuretés dopantes de type accepteur
N_D	m^{-3}	Concentration des impuretés dopantes de type donneur
N_{ss}	Jm^{-2}	Concentration des pièges dans le semi-conducteur
N_{ox}	Jm^{-3}	densité de charges piégées dans l'oxyde
N_{it}	Jm^{-3}	densité volumique de charges piégées loin de l'interface
n	m^{-3}	Concentration d'électron libre dans le semi-conducteur
n_1	m^{-3}	Concentration des électrons lorsque $E_F=E_t$
P	m^{-3}	Concentration de trous libre dans le semi-conducteur
p_1	m^{-3}	Concentration des trous lorsque $E_F=E_t$
P_s	VA	puissance statique dissipée d'un transistor MOS
Q_{dep}	C m^{-2}	charge de déplétion
Q_{it}	C m^{-2}	charge d'états d'interface excédentaire
Q_{ox}	C m^{-2}	quantité de charge piégée dans l'oxyde
Q_{in}	C m^{-2}	Charge de la couche d'inversion
Q_{sc}	C m^{-2}	Charge dans le semi-conducteur
Q_{cp}	C	Charge pompé pendant une période du signal de grille
q	C	Valeur absolu de la charge de l'électron ($1.602 \cdot 10^{-19}$ C)
R_{SD}	Ohm	Resistance série source-drain
S	mV dec^{-1}	Région sous le seuil d'un TMOS
T_{OX}	μM	Epaisseur d'oxyde
U_{cn}	$\text{m}^{-3}\text{s}^{-1}$	Taux de capteur des électrons de la bande de conduction par les pièges
U_{cp}	$\text{m}^{-3}\text{s}^{-1}$	Taux de capteur des trous de la bande de valence vers les pièges
U_{en}	$\text{m}^{-3}\text{s}^{-1}$	Taux d'émission des électrons des pièges vers la bande de conduction
U_{ep}	$\text{m}^{-3}\text{s}^{-1}$	Taux d'émission des trous vers la bande de valence par les pièges
V_{ox}	V	Tension appliquée aux bornes de l'oxyde.
V_T	V	Tension de seuil du transistor
V_{th}	V	Tension V_{GS} pour laquelle $\Psi_S = 2 \Phi_F$ à la source
V_{FB}	V	Tension de bandes plates : tension V_{GS} pour laquelle $\Psi_S = 0$ à la source
V_{GBh}	V	Tension correspondante au niveau haut du signal de grille
V_{GBeme}	V	Tension V_{GB} pour laquelle $E_m = E_{eme}$
V_{GBemh}	V	Tension V_{GB} pour laquelle $E_m = E_{emh}$
V_{GBl}	V	Tension correspondant au niveau bas du signal de grille
V_{mg}	V	Tension V_{GS} pour laquelle $\Psi_S = \Phi_F$ à la source
V_{GS}/V_g	V	Tension grille-source
V_{DS}	V	Tension drain-source
V_{BS}	V	Tension substrat-source
V_D	V	Tension de polarisation de drain
V_{DD}	V	Tension d'alimentation
W	m	Largeur de canal dessinée sur le masque
ΔW	m	Réduction de la largeur du canal
v_{th}	m s^{-1}	Vitesse thermique des porteurs

Φ_F	V	Potentiel de Fermi dans le substrat
ϕ_{MS}	J	différence entre les travaux de sortie du métal et du semi-conducteur
ψ_s	V	Potentiel du surface du semi-conducteur
β	-	Constante (participant à la composante géométrique du CP)
ξ	$V\ m^{-1}$	Champ électrique
μ_0	$m^{-2}V\ s^{-1}$	Mobilité des électrons dans le canal à faible champ électrique
μ_{eff}		mobilité effective des électrons dans le canal.
ϵ_0	Fm^{-1}	permittivité du vide ($8.85 \cdot 10^{-12}\ Fm^{-1}$)
ϵ_{ox}	-	Constante diélectrique de l'oxyde de silicium (3.82)
ϵ_{sc}	-	Constante diélectrique du semi-conducteur (11.9)
ϵ_{si}	Fm^{-1}	Permittivité du semi-conducteur
θ_1	V^{-1}	Facteur d'atténuation linéaire de la mobilité dans le canal
θ_2	V^{-2}	Facteur d'atténuation quadratique de la mobilité dans le canal
σ_{np}	m^2	section de capture moyenne
a	-	Figure 2.4: Bloc COLLECTOR SUPPLY
b	-	Figure 2.6 : Bloc STEP GENERATOR
c	-	Figure 2.7 : Bloc contrôle d'affichage
d	-	Figure 2.9 : Bloc configuration et contrôle d'indicateurs
e	-	Figure 2.11 : Bloc contrôle et position du CURSEUR
f	-	Figure 2.10 : Bloc mode de mesure
g	-	Figure 2.13 : Bloc contrôle mémoire
PLL	-	Phase Lock Loop
BBS	-	Bulletin board system
CPU	-	Comput central processing unit
DUT	-	Dispositif Sous Test
GPIB	-	General Purpose Interface Bus
CRT	-	Tube cathodique
CP	-	Charge Pumping
TEC	-	Transistor à Effet de Champ
MOS	-	Metal-Oxide-Semiconductor
MOSFET	-	Metal-Oxide-Semiconductor Field Effect Transistor
STI	-	Shallow Trench Isolation
BOX	-	Buried OXide
EOT	-	Equivalent Oxide Thickness
High- κ	-	high permittivity oxide
bulk	-	fait référence au silicium massif, par opposition au silicium en couche mince
SOI	-	Silicon On Insulator
PDSOI	-	Partially Depleted Silicon On Insulator
FDSOI	-	Fully Depleted Silicon On Insulator

Introduction Générale

Introduction Générale :

La caractérisation des composants électronique est d'une importance capitale pour le développement de l'industrie électronique en général et micro-électronique en particulier. Les objectifs attendus de cette caractérisation sont l'extraction des différents paramètres afin de comprendre les propriétés électriques et physiques des dispositifs, par l'interprétation d'un bon fonctionnement et de prévoir une long durée de vie. Elle agit sur le développement de la technologie de fabrication, par le biais de développement des outils de modalisation pour une implantation dans les simulateurs.

Les techniques de caractérisations des dispositifs micro-électroniques sont basées essentiellement sur les techniques de mesures électriques de types courant-tension (I-V), capacité-tension (C-V), le pompage de charge (I-V alternatif (AC)) et techniques de bruits basse fréquence. Cependant, quand les dimensions du dispositif deviennent submicroniques (nanométrique), ces techniques souffrent de certaines limites de précision et introduction des bruits pour des courants très faibles de l'ordre du pico-ampère qui doivent être prises en compte lors de l'analyse et la mesure.

La caractérisation d'un transistor MOSFET se fait généralement sous trois formes qui sont, la caractérisation statique qui s'appuie sur la mesure courant-tension pour l'évaluation de l'ensemble des paramètres statiques, la caractérisation dynamique aux basses et en hautes fréquences permet de décrire le comportement du dispositif en introduisant des paramètres pour déterminer avec précision les différents comportements pour prévoir les potentialités d'un composant donné dans un domaine spécifique.

Dans ce travail, on a mis en évidence la caractérisation statique des MOSFETs en utilisant les techniques I(V) avancées, selon la conception de l'instrument de caractérisation. L'objectif est de contribuer au développement d'un programme sous LabView contrôlant automatiquement le traceur de courbe programmable Tektronix 370A, à travers une communication GPIB.

La rédaction de ce mémoire est répartit en quatre chapitres. Le premier chapitre traite en détail la structure Métal-oxyde- semi-conducteur pour mettre en évidence tous les phénomènes physiques et électriques régissant son comportement et donnée quelques approches qui sont suivies pour en améliorer les performances. Le deuxième chapitre sera consacré aux techniques de caractérisation des transistors MOSFET, où nous exposons les techniques de caractérisations C(V), pompage de charge et la méthode I(V).

Les troisième et quatrième chapitres seront consacrés à notre travail expérimental. Le troisième chapitre sera dédié à l'étude de l'outil de caractérisation disponible dans le laboratoire micro et nano-system, le traceur de courbe programmable « Tektronix 370A » et ces différentes technique de caractérisation possibles, alors que le quatrième chapitre sera divisé en deux parties, la première partie est consacré à la présentation de logiciel LabView, et la deuxième partie est réserver aux description d'une méthode à suivre pour l'obtention des différents résultats de la réalisation pratique confirment la réussite de l'automatisation de notre banc de caractérisation.

Enfin ce travail s'achève par une conclusion générale.

Chapitre I :

Transistor

MOSFET

I.1 : Introduction

Le principe de l'effet de champ, appelé aussi modulation de la conductivité des matériaux semi-conducteurs, il a été connu dès 1926 par Lillienfeld et Heil, Cependant l'effet transistor n'a été mis en évidence qu'après la découverte du transistor bipolaire en 1947 par W.Shockley. En 1955 grâce à Ross il apparaîtra le principe du transistor à effet de champ (TEC) dénommé FET (Field Effect Transistor), Cette découverte de l'effet transistor considérée comme étant un phénomène de transfert de résistance de l'entrée vers la sortie du transistor. Il fallu attendre 1960 pour que Kahng et Attalla, parvinrent à faire fonctionner le premier transistor à effet de champ MOS à grille isolée avec un canal d'environ $20\ \mu\text{m}$ et une largeur d'oxyde d'environ $1000\ \text{Å}$.

Dans ce premier chapitre, nous présenterons succinctement les notions de base du MOSFET, ça structure de base, son fonctionnement, et ces paramètres géométriques, électriques et physiques.

Le MOSFET a connus un essor considérable dans le domaine des circuits intégrés. Il est devenu l'élément de base et unitaire de tous les circuits intégrés CMOS fabriqués en technologie planar. Son utilisation se généralise progressivement pour atteindre différents domaines d'applications tels que les télécommunications, l'électronique de puissance et l'instrumentation... Cependant, dans les circuits intégrés VLSI/ ULSI, les MOSFETs restants les composants les plus utilisés. De ce fait, les MOSFETs ont été conçus et réalisés sous différentes géométries, i.e. canal long, canal court, submicronique et MOSFET nanométrique à dimensions critiques.

I.2 : Structure Métal-Oxyde -Semi-conducteur

Dans la structure MIS (Métal-Isolant- Semi-conducteur) l'intervalle entre le métal et le semi-conducteur est rempli par un isolant. En technologie silicium cet isolant est l'oxyde de silicium SiO_2 d'où le nom le plus communément utilisé de structure MOS (Métal-Oxyde-Semi-conducteur)

En général, un transistor MOS contient une grille G en silicium poly cristallin (plus rarement en d'autres matériaux, par exemple en métal), séparée du substrat en silicium monocristallin par une couche mince de diélectrique, le plus souvent SiO_2 (Figure 1.2). Les régions de source et drain font partie intégrante du substrat, dont ils diffèrent par leur type de conduction.

Le courant d'électrons entre la source et le drain dépendra alors de la résistance du canal (concentration d'électrons) modulée par le potentiel électrique de la grille.

La longueur L_G du canal est la longueur contrôlée par la grille, et la largeur W du canal est la même que celle de la grille. L'oxyde de grille d'épaisseur T_{OX} est la brique élémentaire du transistor car, par son caractère isolant, il empêche les porteurs du canal de traverser à la grille tout en offrant par un couplage capacitif un contrôle électrique sur le potentiel du canal et sur la conduction. Les isolations latérales par tranchée (STI pour Shallow Trench Isolation) permettent d'isoler électriquement deux à deux les transistors mitoyens. (Figure 1.1)

I.3 : Description de MOSFET

De manière générale, le transistor MOSFET utilisé dans les Circuits numériques est un interrupteur de très petite dimension qui permet de commander le passage ou non d'un courant entre deux contacts.

Deux types de transistor sont distingués : le transistor nMOSFET où le courant est fourni par les électrons, et le transistor pMOSFET où le courant est assuré par les trous. Le schéma simplifié de transistor nMOSFET est représenté sur la figure 1.1 dans le cas d'une technologie conventionnelle sur silicium massif, le transistor est fabriqué sur un substrat de silicium dopé de type p dans lequel on crée par implantation ionique ou diffusion, deux zones très fortement dopées du type opposé (n++), appelées région de source et de drain. Une couche d'oxyde de silicium est ensuite élaborée par oxydation au-dessus de la zone du substrat non recouverte par les régions de source et drain. Finalement, la grille en poly-silicium est déposée sur la couche d'oxyde pour constituer le dernier élément de commande du dispositif. Le transistor MOSFET comporte donc trois principales électrodes (contacts de source, de drain et de la grille) auxquelles sont associées trois polarisations indépendantes (V_S , V_D et V_G respectivement). Dans une utilisation standard, le contact de source est relié électriquement à la masse et la tension V_S est nulle.

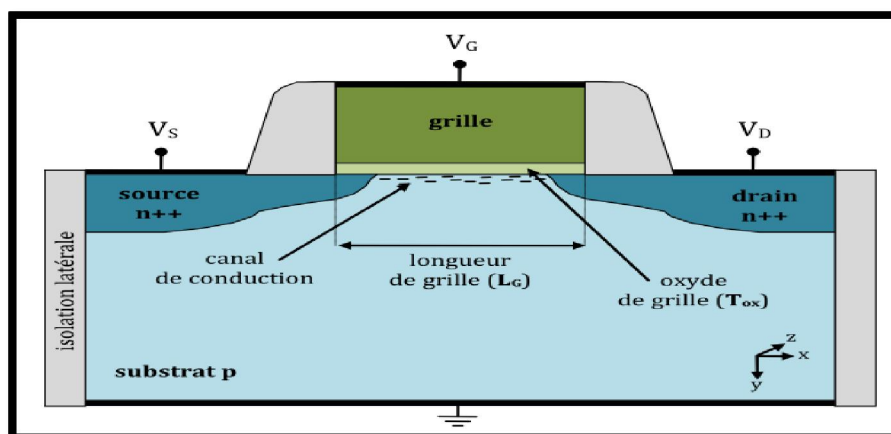


Figure 1.1 : Représentation schématique bidimensionnelle (2D) de transistor nMOSFET

I.3.1 : Différents Types de transistors MOSFET

Il existe quatre types de transistors MOSFET selon qu'ils sont à canal N ou P ou bien à enrichissement (enhancement) ou appauvrissement (déplétion).

Dans le cas d'un transistor à canal N, appelé aussi transistor nMOSFET le substrat est de type P, et les porteurs majoritaires sont des électrons.

Les transistors MOSFET à enrichissement sont bloqués sans tension de commande sur la grille (normally off), ils deviennent passants à partir d'une certaine tension de grille V_{TH} . Plus $|V_{GS}| > |V_{TH}|$ plus le transistor MOSFET devient passant. Les transistors MOSFET à appauvrissement sont passants sans tension de commande sur la grille (normally on), ils deviennent de moins en moins conducteurs au fur et à mesure que la tension de commande augmente pour finalement se bloquer au delà d'une tension de blocage V_{GSoff} . (Tableau 1). Dans la littérature, plusieurs symboles sont utilisés pour représenter les transistors MOSFET.

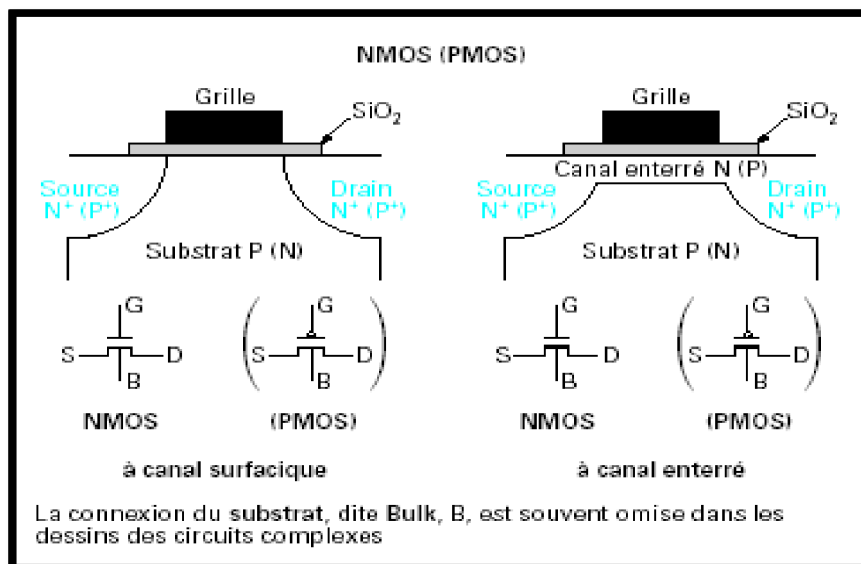


Figure 1.2 : Différents types et symboles des transistors MOS (tech d'ing)

I.3.2 : Conditions de conduction

Le canal conducteur existe si la tension de grille est supérieure (cas du transistor nMOS) ou inférieure (cas du transistor pMOS) à une tension de seuil V_{TH} , et ça pour un transistor à enrichissement.

Canal	Type	Porteurs	Condition de conduction
N	Enrichissement	Electrons	$V_{GS} > V_T$
N	Appauvrissement	Electrons	$V_{GS} < V_{GSoff}$
P	Enrichissement	Trous	$V_{GS} < V_T$
P	Appauvrissement	Trous	$V_{GS} > V_{GSoff}$

Tableau 2 : Condition de conduction de MOSFETs.

I.3.3 : Principe de fonctionnement des transistors à effet de champ

Contrairement au transistor bipolaire, les transistors à effet de champ fait appel à un seul type de porteur de charge (c'est donc des composants unipolaire). Le principe de base repose sur un champ électrique verticale appliqué à une superposition d'une couche de métal (appelée "grille"), d'une couche d'oxyde et d'une couche de semi-conducteur (appelée "substrat"), typiquement en micro-électronique la couche de métal est généralement remplacée par du silicium polycristalin. Lorsque la différence de potentiel entre la grille et le substrat est nulle, donc il n y a aucun porteur dans le canal, le transistor ne délivre alors aucun courant entre la source et le drain (figure 1.3.a : canal vide). Au fur et à mesure de l'augmentation de cette différence de potentiel, les charges libres dans le semi-conducteur sont repoussées de la jonction semi-conducteur/oxyde, créant tout d'abord une zone dite de "déplétion", puis lorsque la différence de potentiel est suffisamment grande il apparaît une zone "d'inversion". Cette zone d'inversion est donc une zone où le type de porteurs de charges est opposé à celui du reste du substrat, créant ainsi un "canal" de conduction (figure 1.3.b : canal rempli).

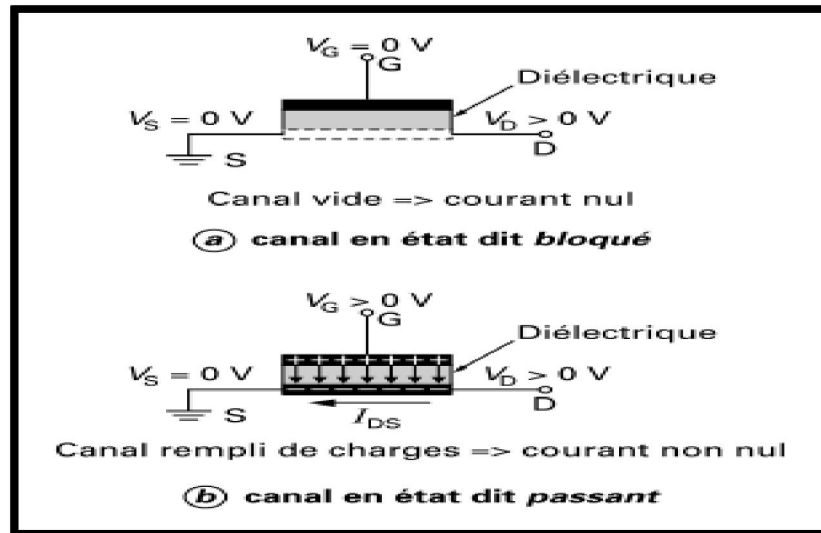


Figure 1.3: Effet de champ dans un transistor MOS

I.3.4 : Principe de fonctionnement du transistor MOSFET à canal N

Le fonctionnement de transistor NMOSFET est décrit par deux phénomènes complémentaires. Tout d'abord, l'application d'une tension positive entre la grille et le substrat permet de créer un champ électrique à l'interface oxyde/semi-conducteur, ce qui entraîne l'apparition d'un canal de conduction, composé de porteur de charge mobiles (on parle alors de charge d'inversion car les porteurs mobiles dans le canal de conduction (électron) sont de type opposé aux porteurs majoritaires (trous)), à la surface de silicium entre la source et le drain, le contrôle de la densité des porteurs dans le canal sera alors géré par la tension de grille V_G . Ensuite, sous l'effet d'une polarisation déférente entre la source et le drain les porteur de canal de conduction pouvant circuler librement entre ces deux contacts : le courant de drain I_d , modulé par la tension V_d , est alors créé.

Dans tels dispositifs une certaine tension minimale de grille appelée la tension de seuil ou tension d'ouverture qui est nécessaire pour créer un canal de conduction.

Quand la tension de grille est inférieure à la tension de seuil ($V_G < V_T$), c'est-à-dire que la densité des porteur libres à l'interface oxyde/semi-conducteur n'est pas suffisante pour créer un canal de conduction, le transistor est dans l'état « bloqué » (équivalent à un 0 en logique binaire), au contraire, lorsque la tension de grille est augmentée ($V_G \geq V_T$), le transistor passe à l'état « passant » (équivalent à un 1 en logique binaire), le comportement électrique de ce composant ne se limite cependant pas à deux états distincts mais il est plus pratique de le décrire selon les différents régimes de fonctionnement représentés sur les caractéristiques de courant $I_d(V_G)$ et $I_d(V_d)$.

La caractéristique de transfert $I_d(V_G)$ va avoir la forme montrée sur la Figure 1.7, qui montre un début de conduction à partir de $V_{GS} = V_T$, aussi que la caractéristique de sortie $I_d(V_d)$ sur la même figure.

La tension de seuil V_T n'est pas une tension de commande, c'est une caractéristique physique du transistor.

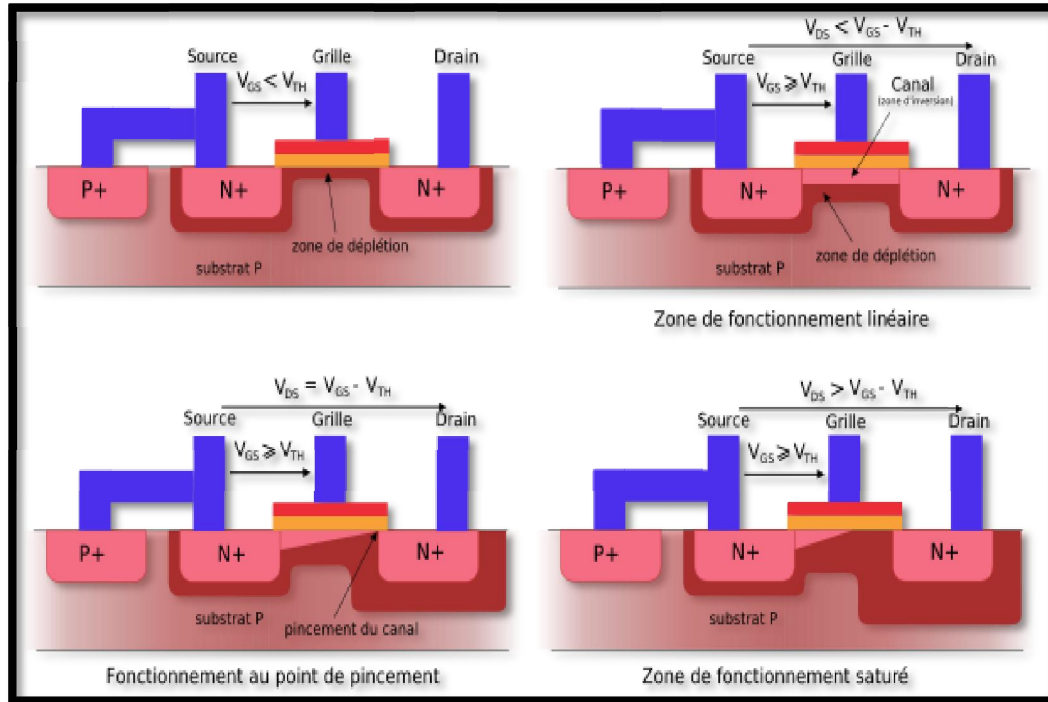


Figure 1.4 Principe de fonctionnement du transistor MOSFET

I.4 : Diagramme des bandes d'énergie du transistor MOSFET

Le diagramme de bande d'énergie du transistor NMOSFET en régime d'inversion forte est représenté sur la Figure 1-7. On définit le potentiel de volume du semi-conducteur Φ_F par :

$$\Phi_F = \frac{KT}{q} \ln\left(\frac{N_A}{n_i}\right) = \frac{E_i - E_F}{q} \quad \text{Eq. 1-1}$$

Avec E_F le niveau de Fermi, E_i le niveau intrinsèque du silicium (non dopé), N_A la concentration de dopants accepteur, et n_i la concentration intrinsèque de silicium. $\Psi(y)$ est la courbure des bandes à la profondeur y dans le substrat. Ψ_S est Le potentiel à l'interface semi-conducteur-isolant, qui peut être défini pour le régime forte inversion par $\Psi_S = 2\Phi_F$

La tension de seuil V_{TH} d'une capacité MOS est définie comme la tension de grille V_G telle que la condition $\Psi_S = 2\Phi_F$ soit remplie, cette tension est donnée suivant la relation: Eq 1-20

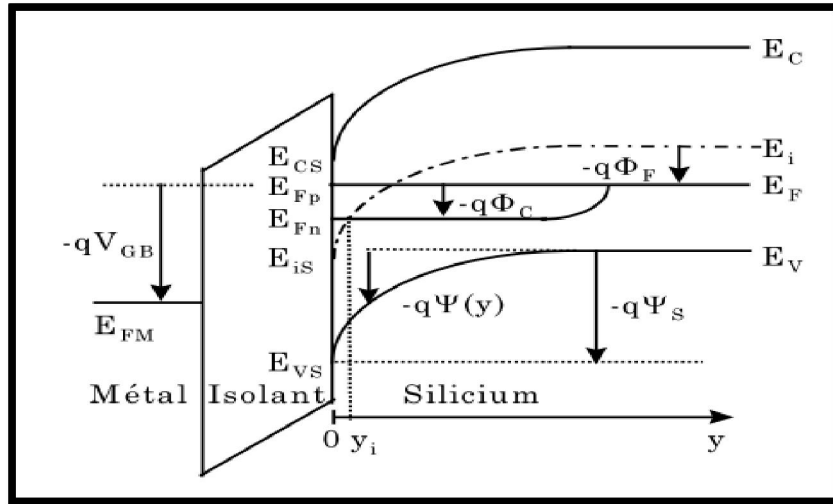


Figure 1-5 : Diagramme de bande de la structure MOS en régime d'inversion forte suivant l'axe y en un point quelconque du canal

Nous considérons pour la suite que $V_{BS} = 0V$, La concentration d'électrons dans le substrat dépend de la profondeur y :

$$n(y) = n_i \exp\left(\frac{E_{Fn} - E_i(y)}{KT}\right) \quad \text{Eq. 1-2}$$

De même pour les trous :

$$P(y) = n_i \exp\left(\frac{E_i(y) - E_{Fp}}{KT}\right) \quad \text{Eq. 1-3}$$

À partir de la Figure 1-2, nous pouvons réécrire ces équations en fonction du dopage respectif en profondeur dans le substrat :

$$n(y) = n_0 \exp\left(\frac{q(\Psi(y) - \Phi_c)}{KT}\right) \quad \text{Eq. 1-4}$$

$$p(y) = p_0 \exp\left(\frac{q\Psi(y)}{KT}\right) \quad \text{Eq. 1-5}$$

Avec

$$n_0 = n_i \exp\left(\frac{q\Phi_F}{KT}\right) \quad \text{et} \quad p_0 = p_i \exp\left(\frac{-q\Phi_F}{KT}\right)$$

Où p_0 et n_0 sont respectivement les densités des trous et d'électrons libres dans le semi-conducteur loin de l'interface, et β représente le potentiel thermique $\beta = q/KT$.

La création d'une barrière d'énergie potentielle de hauteur Φ_D apparaît entre le canal et les régions source et drain (correspondant à la barrière de potentiel d'une jonction $N^+ P$) dû à la nature différente des dopants du transistor. Cette barrière empêche le passage des porteurs entre la source et le drain si aucune polarisation n'est appliquée sur la grille du dispositif (Figure 1.6 (e, f)).

Selon la valeur de potentiel de surface Ψ_S , cinq états caractéristiques sont alors définis.

I.5 : Régimes de fonctionnements

a-Régime de bandes plates $\Psi_S = 0$

Les bandes d'énergie sont plates et aucune charge n'est accumulée aux deux interfaces de l'oxyde. La tension électrique à appliquer entre la grille et le substrat pour obtenir cette configuration est appelée tension de bandes plates V_{FB} , (Figure 1-6 (a)). Les différents régimes de fonctionnement du transistor nMOSFET sont ensuite définis selon la valeur de la tension de grille V_G appliquée.

b-Régime d'accumulation

$$\text{Soit } V_G < V_{FB} \text{ et } \Psi_S < 0$$

Un appel de porteurs majoritaires (trous pour le substrat de type P) se produit au voisinage de l'interface semi-conducteur-isolant (Figure 1-6 (b)). La hauteur de la barrière de potentiel côté source vue par les électrons est importante et vaut alors $\Phi_D - \Psi_S$. (Figure 1-6 (f)), le transistor est alors à l'état bloqué.

c-Régime de déplétion ou de désertion

$$\text{Soit } V_G > V_{FB} \text{ et } 0 < \Psi_S < \Phi_F$$

Les porteurs majoritaires sont repoussés de la surface du semi-conducteur ce qui provoque la formation d'une zone désertée en porteurs et le transistor ne conduit pas encore. (Figure 1-6 (c)).

d-Régime d'inversion faible

$$\text{Soit } V_{FB} < V_G \leq V_{TH} \text{ et } \Phi_F \leq \Psi_S < 2\Phi_F$$

Cette condition traduite par l'égalité entre potentiel à l'interface semi-conducteur-isolant et le potentiel de volume du semi-conducteur ($\Psi_S = \Phi_F$) qui correspond au seuil de l'inversion faible : En surface de semi-conducteur les concentrations de porteurs majoritaires et minoritaires sont égales à n_i . (Figure 1-6 (c)).

e-Régime d'inversion forte

$$\text{Soit } V_G > V_{TH} \text{ et } \Psi_S > 2\Phi_F$$

Dans ce cas la concentration des porteurs minoritaires en surface devient supérieure à celle des porteurs majoritaires dans le volume, ce qui provoque la formation d'une couche contenant que des charges fixes négatives que nous appelons Q_{dep} (Figure 1-6(d)). La hauteur de barrière de potentiel $\Phi_D - \Psi_S$ coté source pour les électrons dans le canal devient faible, (Figure 1-6(f)) et par suite ils affluent dans le canal et vont se sentir attirés par le drain sous l'effet du champ électrique latéral. Alors le transistor est passant.

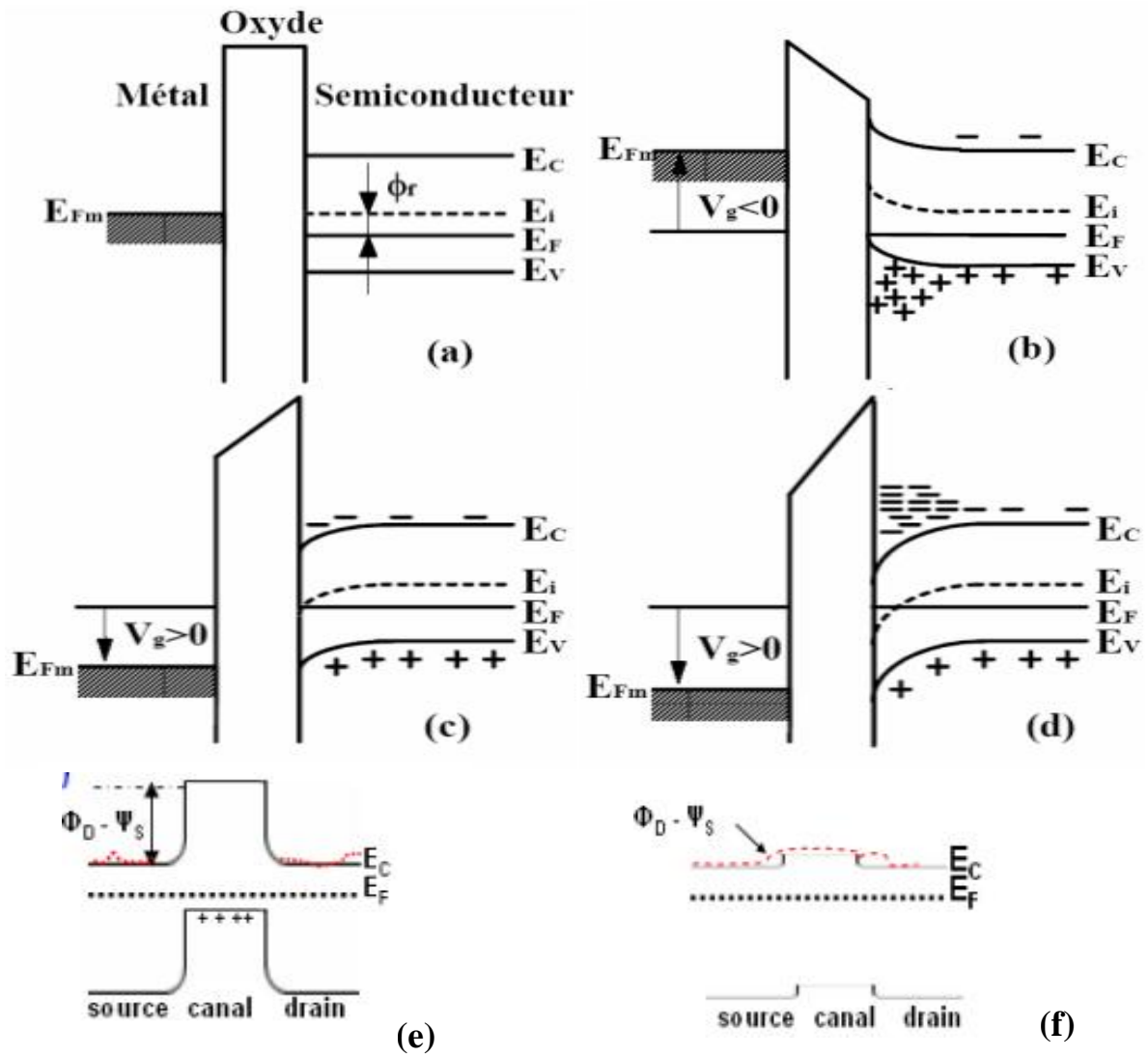


Figure 1.6: Diagramme de bandes d'énergie dans NMOS dans la configuration (a) de bandes plates, (b) d'accumulation, (c) d'inversion faible, et (d) d'inversion forte.

I.6 : Caractéristiques I(V) du MOSFETs

La Figure 1.7 illustre les caractéristiques de transfert $I_{DS} = f(V_{GS})$ et de sortie $I_{DS}=f(V_{DS})$ des 04 types de transistors MOSFET.

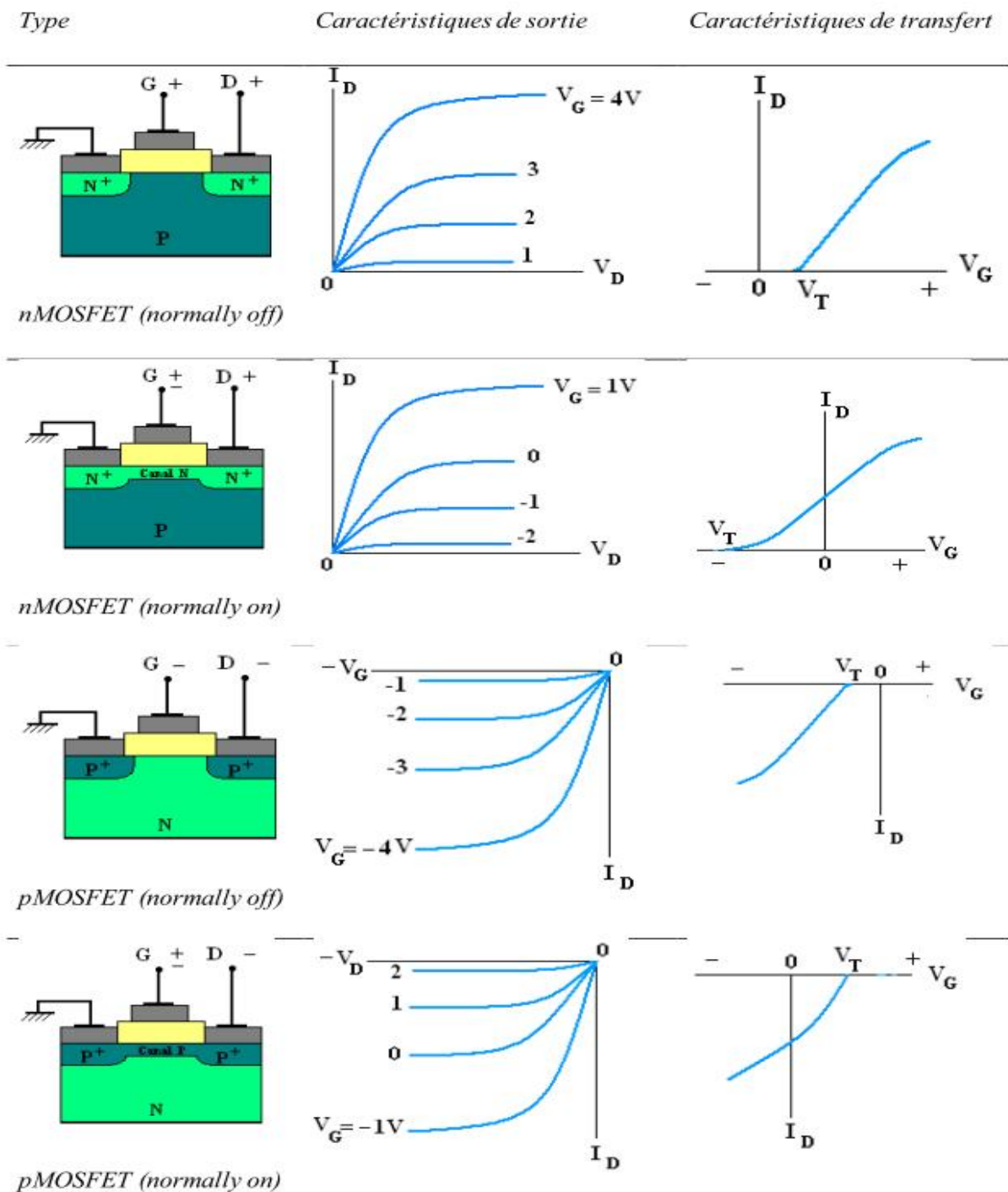


Figure 1.7 : Caractéristiques de sorties et de transfert des transistors MOSFET

Nous prendrons l'exemple d'un canal N, le plus fréquent, le canal P a un fonctionnement identique en inversant les polarisations.

I.7 : Paramètres du transistor MOSFET

I.7.1 : Paramètres Géométriques du MOSFET

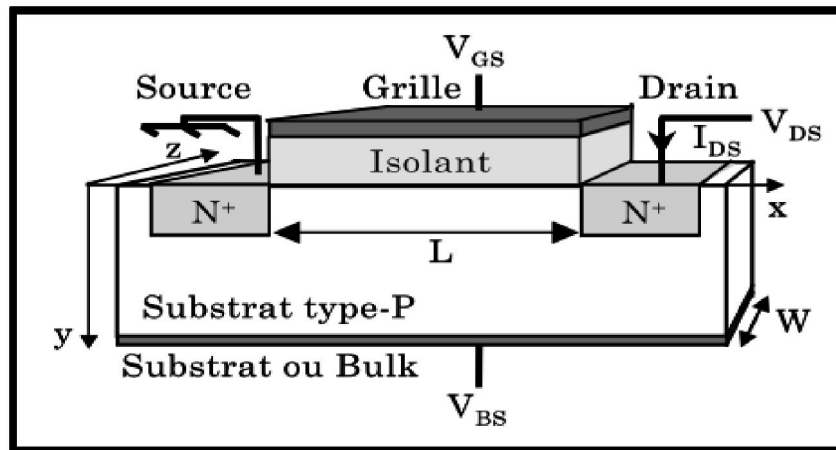


Figure 1.8 : Schéma simplifié de différents paramètres géométriques du MOSFET

- L, longueur du canal (suivant y)
- W, largeur du canal (suivant z)
- V, tension dans le canal (dépend de y)
- $V(y=0) = V_s(\text{source})$
- $V(y=L) = V_d(\text{drain})$
- V_g , tension appliquée sur la grille
- V_B , tension sur le substrat

Longueur effective du canal :

La longueur de canal est un des paramètres les plus importants d'un MOSFET.

Plusieurs longueurs ont été définies afin de décrire cette longueur.

Longueur de masque : L_{masq}

Longueur de grille : L_G

Longueur de canal métallurgique : L_{met}

Longueur effective : L_{eff}

Dans des conditions normales d'utilisation, on a la relation :

$$L_{\text{masq}} > L_G > L_{\text{eff}} > L_{\text{met}}$$

Le paramètre directement lié au niveau de courant délivré par le transistor est la longueur effective. C'est aussi la seule à pouvoir être extraite à partir de mesures électriques.

Elle est définie dans la plupart des cas, par :

$$L_{\text{eff}} = L_{\text{masq}} - \Delta L \quad \text{Eq. 1-6}$$

I.7.2 : Paramètres électriques du MOSFET

I.7.2.1 : Modélisation de la Capacité MOS

On a dit que le silicium au-dessus du canal est oxydé en SiO_2 puis métallisé pour réaliser la grille, cette tranche d'oxyde est débordé sur la zone de drain et source ce qui constitue les capacités grille/source, grille/drain, et La capacité principale du MOSFET grille-canal à l'état passant de transistor.

Lorsque le MOSFET est utilisé dans sa zone de fonctionnement résistif (zone triode) c'est-à-dire à tension Drain-Source très faible, le canal est uniforme et la capacité grille-canal s'écrit :

$$C_{g \text{ canal}} = W L C_{ox} \quad \text{Eq. 1-7}$$

On modélise généralement cette capacité par deux capacités égales connectées entre grille et source et entre grille et drain.

$$C_{gs} = C_{gd} = \frac{1}{2} W L C_{ox} \quad \text{Eq. 1-8}$$

Lorsque le MOSFET fonctionne dans sa zone linéaire, le canal n'est plus uniforme et prend une allure penchée avec pincement côté drain.

On démontre alors que la capacité grille-canal devient égale à :

$$C_{g\text{-canal}} = \frac{2}{3} W L C_{ox} \quad \text{Eq. 1-9}$$

et on la modélise par une seule capacité entre grille et source.

En réalité, la capacité grille-source est un peu plus élevée car la métallisation de grille recouvre légèrement la source (voir fig.1.11).

De la même manière, il existe une capacité grille-drain due à ce recouvrement.

La capacité drain-substrat (capacité d'une jonction bloquée) peut en général être négligée en première approximation.

Donc la capacité totale, d'une surface A, est composée de la capacité d'oxyde C_{ox} en série avec la capacité dynamique du semi-conducteur C_{sc} qui est la somme des capacités d'inversion C_{inv} et de déplétion C_{dep} .

$$C_{ox} = \epsilon_0 \epsilon A / t_{ox} \quad \text{Eq. 1-10}$$

$$C_{sc} = \frac{dQ_G}{d\psi_s} = - \frac{dQ_{sc}}{d\psi_s} \quad \text{Eq. 1-11}$$

Où ψ_s est le potentiel de surface du semi-conducteur, T_{ox} l'épaisseur de la couche d'oxyde. La charge au niveau de la grille, Q_G , est reliée à la tension aux bornes de l'isolant par la relation capacitive :

$$Q_G = C_{ox} V_{ox} \quad \text{Eq. 1-12}$$

Où V_{ox} est la tension appliquée aux bornes de l'oxyde.

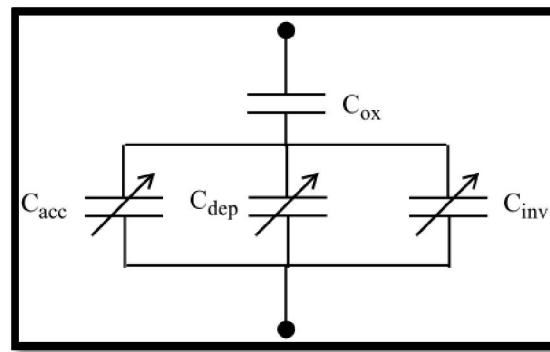


Figure 1. 9: Capacité d'une structure MOS. Les capacités d'oxyde (C_{ox}), d'accumulation (C_{acc}), de déplétion (C_{dep}) et d'inversion (C_{inv}) représentent respectivement la capacité due à l'oxyde de grille, et les variations des charges d'accumulation, de déplétion et d'inversion.

I.7.2.1.1 : Capacités parasites

Capacité grille-substrat : due à la présence de l'oxyde de grille

Capacités diffusion-substrat : capacité différentielle due à la présence des jonctions source-substrat et drain-substrat (polarisées en inverse).

Capacités connexions-substrat : due à l'oxyde qui isole les connexions du substrat.

Ordres de grandeur : quelques centièmes de pF/μ^2 .

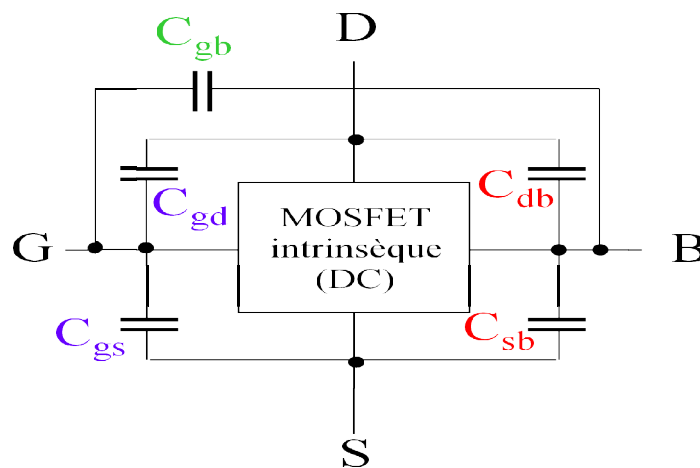


Figure 1.10 : Capacités parasites associées au MOSFET.

I.7.2.1.2 : Propriété

Ce sont les capacités parasites qui déterminent les caractéristiques dynamiques des circuits logiques : vitesse de réponse et consommation.

I.7.2.2 : Courant de drain

Nous allons déterminer les différentes expressions de courant de drain correspondantes aux différents régimes de fonctionnement détaillés précédemment.

I.7.2.2.1 : Courant de drain en régime faible inversion

En régime faible inversion (pour une tension de polarisation inférieure à la tension de seuil) le transistor est à l'état bloqué c'est-à-dire la hauteur de la barrière de potentiel est encore importante et seuls quelques porteurs arrivent à la franchir par activation thermique. Il en résulte l'apparition d'un courant faible de diffusion dans le transistor qui varie exponentiellement par rapport à la tension de la grille V_G , l'expression est donnée par :

$$I_D = \mu_0 \cdot C_{dep} \frac{W}{L} \left(\frac{KT}{L} \right)^2 \cdot (1 - \exp\left(\frac{-qV_D}{KT}\right)) \cdot \left(\exp\left(q \frac{V_G - V_T}{\alpha KT}\right)\right) \quad \text{Eq.1-13}$$

α étant égal à $(1 + C_{dep} / C_{ox})$, C_{ox} étant la capacité d'oxyde en inversion forte, μ_0 étant la mobilité des porteurs à faible champ effectif transverse (à $V_G = V_T$) et C_{dep} est la capacité liée à la couche désertée dans le substrat.

I.6.2.2.2 : Courant de drain en régime forte inversion

Au dessus de la tension de seuil le transistor devient passant, mais l'expression de courant du canal dépend de la valeur de la tension de polarisation V_D , nous pouvons citer deux régimes de fonctionnement :

a-Régime linéaire

Pour V_D faible et inférieure à la valeur $V_G - V_T$, l'inversion forte est réalisée à l'interface oxyde/canal tout le long du canal qui se comporte comme une résistance alors on parle de régime linéaire ou de régime ohmique et la variation de I_D en fonction de V_G à pour expression :

$$I_D = \mu_{eff} \cdot C_{ox} \frac{W}{L} (V_G - V_T - \frac{1}{2} V_D) V_D \quad \text{Eq.1-14}$$

μ_{eff} étant la mobilité effective des porteurs.

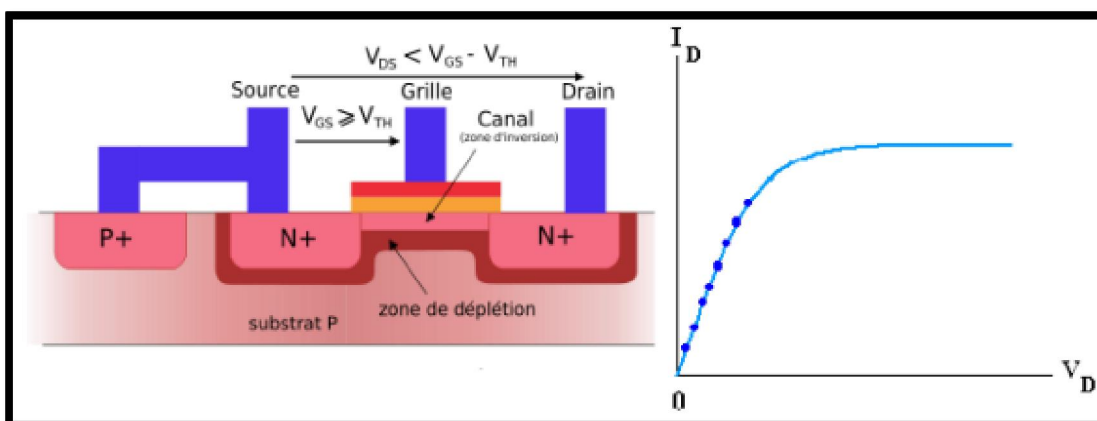


Figure 1.11 : Courant de drain en régime linéaire de la forte inversion

b-Régime satur 

Lorsque V_D augmente au-del  de la valeur $V_G - V_T$, le potentiel de surface c t  drain devient inf rieur   $2\Phi_F$. La densit  des porteurs devient donc nulle c t  drain cr ant un point de pincement qui va se d placer c t  source lorsque $V_D \gg V_G - V_T$. Rien ne change entre l'extr mit  source et le point de pincement que ce soit en terme de densit  de charges ou en terme de tension appliqu e, la d pendance en V_D de l'expression du courant dispara t et le courant reste constant   une valeur maximale I_{Dsat} donn e par :

$$I_{Dsat} = \mu_{eff} \cdot C_{ox} \frac{W}{2L} V_{Dsat}^2 \quad \text{Eq 1-15}$$

Avec

$$V_{Dsat} = V_G - V_T \quad \text{Eq 1-16}$$

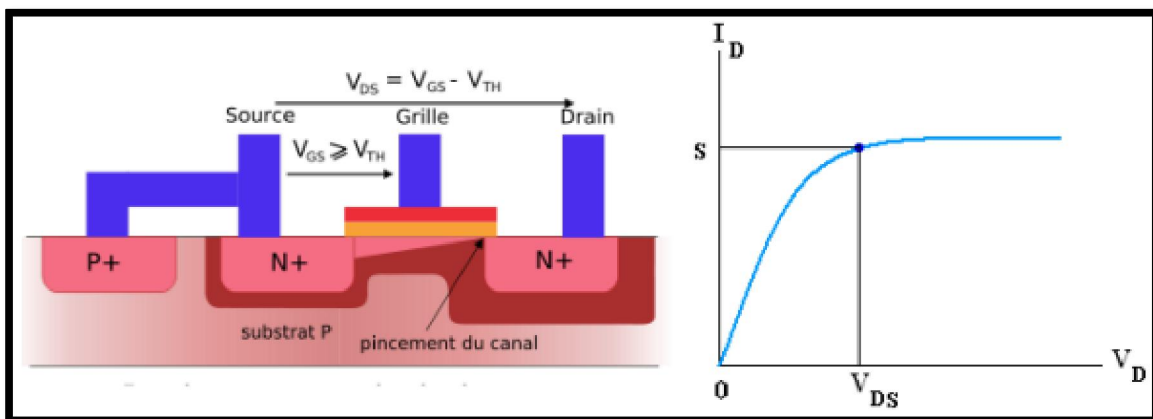


Figure 1.12 : Courant de drain en r gime satur  de la forte inversion

Remarque

Une particularit  tr s int ressante du transistor MOSFET, est que : la r duction simultan e de la longueur L et la largeur W ne change pas le courant I_{DS} , pourvu que le rapport W/L reste constant.

I.7.2.3 Tension de Seuil V_T (Threshold Voltage)

La tension de seuil est l'un des param tres les plus importants du transistor MOS, elle est d finie comme  tant la tension entre la grille et la source pour laquelle la zone d'inversion apparait, c'est- -dire la cr ation du canal de conduction entre le Drain et la Source.

Consid rant maintenant que le potentiel de surface dans le canal est  gal   ce-lui dans le volume, ce r gime est appel  r gime de bande plates. Pour amener le transistor en r gime d'inversion forte il faut appliquer une tension sur la grille tel que :

$$V_G = 2\Phi_F + V_{ox} = V_T$$

Où V_{ox} est la tension dans l'oxyde donne par :

$$V_{ox} = -Q_{dep} / C_{ox} \quad \text{Eq 1-17}$$

$$C_{ox} = (\epsilon_0 \epsilon_{ox}) / T_{ox} \quad \text{Eq 1-18}$$

$2\Phi_F = \Phi_d$ représentent la hauteur de la barrière entre la source et le canal. Lorsque cette barrière est de l'ordre de quelques kT/q (énergie thermique des porteurs dans la source), les porteurs peuvent circuler librement dans le canal. Cette hauteur de barrière dépend aussi des dopages de la source (N_D) et du canal (N_A).

Dans la pratique, à champ de grille nulle le canal n'est pas en tension de bandes plates à cause de la différence des travaux de sortie entre le silicium et l'électrode de grille. On définit alors la tension de bandes plates V_{FB} comme la tension de la grille nécessaire pour amener le potentiel Ψ_s à l'interface semi-conducteur-isolant soit nul. Ce qui donne l'expression de la tension de seuil :

$$V_T = V_{FB} + \frac{|Q_{dep}|}{C_i} + 2\Phi_F \quad \text{Eq 1-19}$$

$$V_T = V_{FB} + 2\Phi_F + V_{ox} \quad \text{Eq 1-20}$$

I.7.2.4 La pente sous le seuil

Quand le transistor est en faible inversion et que V_{GS} est au-dessous du V_T , on l'appelle la région sous le seuil qui est particulièrement importante pour les applications basse consommation. La pente sous le seuil S , exprimé en mV/décade, informe de combien il faut diminuer la tension V_{GS} pour réduire le courant sous le seuil d'une décade. Elle est définie ainsi comme l'inverse de la pente (Figure 1.13), au sens mathématique, de la droite

$\text{Log}(I_D - V_{GS})$:

$$S = \frac{kT}{q} \cdot \ln 10 \left[1 + \frac{C_{dep}}{C_{ox}} + \frac{C_{it}}{C_{ox}} \right] \quad \text{Eq 1-21}$$

I.7.2.5 Tension de Bande Plate (FlatBand) V_{FB}

En l'absence de potentiel de surface ($\Psi_s = 0$), la courbure des bandes est nulle. On parle alors de conditions de bandes plates (FlatBand). Dans ce cas, la tension de grille est exactement égale à V_{FB} , La tension électrique appliquer entre la grille et le substrat pour obtenir cette configuration est appelée tension de bandes plates V_{FB} , est donnée par l'expression :

$$V_{FB} = \phi_{MS} - Q_{ox} / C_{ox} \quad \text{Eq 1-22}$$

Au plan technologique, la valeur de V_{FB} permet de déduire et de contrôler la quantité de charges fixes présentes dans les oxydes.

La tension V_{GS} sera donc :

$$V_{GS} = V_{FB} + \Psi_S - \frac{Q_{inv} + Q_{dep} + Q_{it}}{C_{ox}} \quad \text{Eq 1-23}$$

La charge d'états d'interface excédentaire est donnée par:

$$|Q_{it}| = q \cdot N_{it} \cdot \Psi_S \quad \text{Eq 1-24}$$

Q_{in} et Q_{dep} sont respectivement la charge d'inversion et la charge de déplétion.

I.7.2.6 La transconductance du MOSFET

La transconductance g_m , est l'un des paramètres les plus importants pour la mesure du gain des dispositifs, elle est définie comme étant la dérivée du courant de drain par rapport à la tension de grille V_G :

$$g_m = \frac{dI_D}{dV_G} \quad \text{Eq 1-25}$$

Pour le régime linéaire, la transconductance est donnée par la relation suivante :

$$g_m = \mu_0 C_{ox} \left(\frac{W}{L} \right) V_D \quad \text{Eq 1-26}$$

Et pour le régime de saturation, la transconductance est donnée par :

$$g_m = \mu_0 C_{ox} \left(\frac{W}{L} \right) (V_{GS} - V_T) \quad \text{Eq 1-27}$$

Quant le courant I_D est varié par V_{DS} , la dérivée de ce courant par la dérivés de V_{DS} est appelé conductance G est donnée par :

$$G = \frac{\partial I_{DS}}{\partial V_{DS}} = \frac{W}{L} \mu_0 C_{ox} (V_{GS} - V_T) \quad \text{Eq 1-28}$$

I.7.2.7 Réduction de la mobilité des porteurs

La mobilité des porteurs dans le silicium peut être sensiblement réduite par leur environnement immédiat : quantité de dopants, température. Les champs électriques vertical et latéral, ont chacun un rôle important dans la dégradation de la mobilité des porteurs.

Ils existent de nombreux modèles empiriques pour modéliser la dégradation de la mobilité, pour des champs électriques pas trop élevés l'expression de la mobilité est :

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_G - V_T - V_D/2)} \quad \text{Eq 1-29}$$

Ainsi en remplace dans l'expression du courant de drain en inversion forte Eq.1-15 s'écrit :

$$I_D = \frac{W}{L} C_{ox} V_D \frac{\mu_0(V_G - V_T - V_D/2)}{1 + \theta(V_G - V_T - V_D/2)} \quad \text{Eq 1-30}$$

Lorsque l'épaisseur d'oxyde diminue en rapport avec les lois de la miniaturisation, pour une structure MOS avec une épaisseur d'oxyde ultra-mince, la mobilité effective des porteurs s'exprime à l'aide de la relation empirique suivante :

$$\mu_{eff} = \frac{\mu_0}{1 + \theta_1(V_G - V_T - V_D/2) + \theta_2(V_G - V_T - V_D/2)^2} \quad \text{Eq 1-31}$$

θ_1 et θ_2 sont appelés facteurs de réduction de mobilité respectivement du premier et second ordre. On peut alors remplacer l'expression de μ_{eff} dans l'équation (Eq.1-15).

L'expression de courant de drain en inversion forte prend la forme suivante :

$$I_D = \frac{W}{L} \cdot \mu_0 \cdot C_{ox} V_D \frac{(V_G - V_T - \frac{1}{2}V_D)}{1 + \theta_1(V_G - V_T - \frac{1}{2}V_D) + \theta_2(V_G - V_T - \frac{1}{2}V_D)^2} \quad \text{Eq 1-32}$$

I.7.2.8 Le courant I_{OFF} et I_{ON}

Le comportement électrique idéal d'un transistor est celui d'un interrupteur parfait dans les applications logiques. Si V_{GS} est nulle, l'interrupteur est bloqué, si $V_{\text{GS}} = V_{\text{DD}}$ (tension d'alimentation), l'interrupteur est passant et le courant de drain I_{ON} est maximal. Dans le comportement réel, le courant de drain n'est pas nul, il y a un courant de fuite I_{OFF} qui circule, qui est limité par la diffusion coté source et drain. Ce courant de fuite dépend de la hauteur de la barrière entre le canal et les zones (source ou drain) Figure 1.6(e,f) et les fuites de grille (pour des diélectriques de grille ultra-minces). Le passage de l'état OFF (bloqué) à l'état ON (passant) se fait par la polarisation de grille $V_G = V_T$.

Le courant I_{OFF} est dépendant de la pente sous le seuil. Il est donné par la relation suivante :

$$\text{Log}(I_{\text{off}}) = \text{Log}(I_T) - V_T/S \quad \text{Eq 1-33}$$

Avec $I_T = 10^{-7} \text{ W/L}$

Un faible courant I_{off} va permettre de limiter la consommation et la puissance statique dissipée ($P_s = V_{\text{DD}} \cdot I_{\text{off}}$) dans un circuit.

Les paramètres I_{ON} et I_{OFF} apparaissent comme de très bons indicateurs des performances globales d'un dispositif. Plus le rapport $I_{\text{ON}} / I_{\text{OFF}}$ est élevé, le dispositif est meilleur. Le graphe $I_{\text{ON}} / I_{\text{OFF}}$ est l'un des principaux figures de mérite utilisées pour évaluer et comparer rapidement les performances de plusieurs dispositifs.

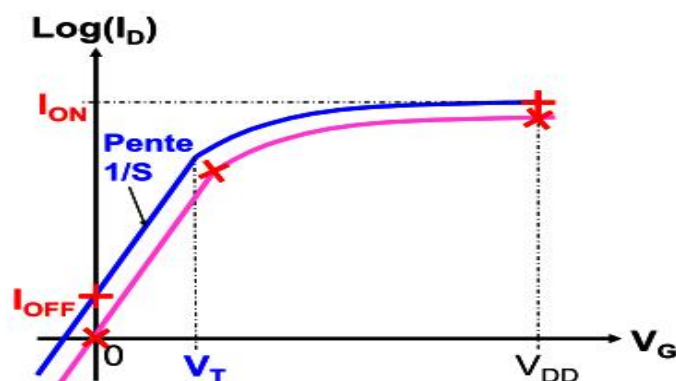


Figure 1.13 : Courbe $I_D(V_G)$ illustrant la séparation établie par la tension de seuil entre Inversion faible et forte, et regroupant les principales caractéristique sous le seuil.

I.8 Les avantages et inconvénients des TMOSFETs

I.8.1 Les avantages des TMOSFETs

- Grande résistance d'entrée de l'ordre de $10^{12}\Omega$, alors que pour un transistor à effet de champ à jonction elle est de l'ordre de $10^8\Omega$.
- faible bruit intrinsèque
- facile à fabriquer.
- La densité d'intégration autorisée par ce type de composant est très importante, on dépasse aujourd'hui 10^7 transistors sur une seule puce.

I.8.2 Les inconvénients des TMOSFETs

- La vitesse de commutation est plus faible que celle des transistors bipolaires.
- La dispersion des paramètres est élevée.
- Il est nécessaire de prévoir une protection des entrées.

I.9 La miniaturisation et ses limites

Plusieurs raisons expliquent la volonté de diminuer les dimensions des transistors. La raison principale est l'intégration d'un plus grand nombre de dispositifs dans une même puce. Des dispositifs de dimensions réduites conduisent soit à une puce avec les mêmes fonctionnalités sur une surface plus petite, soit à des puces avec plus de fonctionnalités sur une même surface, si on suppose que les coûts de fabrication d'une plaque microélectronique sont relativement fixes, le coût par circuit intégré est principalement lié au nombre de puces produites par plaque. Augmenter le nombre de puces par plaques permet donc de réduire le prix d'une puce. Ainsi, durant les trente dernières années, le nombre de transistors par puce a doublé tous les deux ans à chaque introduction d'un nouveau nœud technologique.

I.10 Effets de réduction de la géométrie

Le transistor à canal court subit l'influence de plusieurs effets parasites qui affectent le bon fonctionnement du dispositif. Dans le régime de conduction, plusieurs effets viennent perturber la caractéristique idéale du transistor MOSFET tels que l'augmentation du niveau de dopage dans le canal qui a pour effet de dégrader la mobilité (interactions des impuretés) ainsi que l'augmentation de V_T et la profondeur de déplétion, ces deux augmentations provoquent une réduction du courant I_d , on d'autre terme la variation de la mobilité dans le canal.

Dans un transistor canal long, le potentiel de surface est pratiquement plat sur l'ensemble de la longueur de grille. La croissance des zones de charges d'espaces autour des jonctions ne dépendent pas de la longueur du canal. Dans un transistor canal court, le potentiel de surface peut être complètement dominé par les zones de charges d'espaces qui provoquent par effet superposition l'abaissement de la barrière du potentiel entre la source et le canal,

c'est l'effet canal court SCE « Short Channel Effect ». Si, la polarisation du drain augmente, la barrière se réduit davantage, on parle alors de l'effet DIBL « Drain Induced Barrier Lowering », on utilise aussi le terme « roll-off » qui décrit la chute totale de la tension V_{Th} . Ainsi la charge d'inversion est contrôlée par le drain en plus de la grille, il en résulte une augmentation du courant dans le régime de saturation. Un autre effet est le courant GIDL

« Gate Induced Drain Leakage », en raison de la réduction de l'épaisseur de l'oxyde de grille, des forts champs électriques verticaux sont créés au niveau du drain. Ceci peut générer un courant de fuite entre la grille et le drain à l'état bloqué du MOSFET. D'autres effets parasites peuvent dégrader le fonctionnement à l'état bloqué, tels que les courants de fuites des jonctions source/canal et canal/drain polarisés en inverse « Reverse Short Channel », appelé aussi « roll-up » ainsi que le courant de perçage source/drain « punchthrough »

Quand on réduit la longueur du canal et la tension de drain devient importante, le champ longitudinal prend des valeurs importantes est à l'origine de porteurs dits « chauds », car ayant acquis une grande énergie qui ne peut être dissipée à leur arrivée. Ils causent ainsi des dégradations au moment du transfert de leur excès d'énergie au réseau du matériau.

Tous ces effets constituent une limitation importante pour la miniaturisation des technologies. Cela n'est pas dû uniquement à la diminution de la tension de seuil elle-même, mais aussi à l'accentuation de la sensibilité des circuits aux dispersions technologiques.

I.11 Solutions technologiques

Afin de limiter les effets néfastes dus à la miniaturisation des transistors MOSFETs, des ajouts sont couramment utilisés dans les technologies les plus avancées pour améliorer les performances du transistor à savoir l'amélioration du contrôle électrostatique en créant de nouvelles architectures, la réduction des fuites de grille en utilisant de nouveaux matériaux du diélectrique de grille et d'autres solutions technologiques pour l'amélioration des propriétés du transport des porteurs comme l'utilisation des matériaux à forte mobilité pour le canal.

Conclusion

Nous venons de passer en revue sur les différents aspects du système de base de la structure MOS, son fonctionnement, et ces paramètres géométriques, électriques et physiques. On a trouvé que la formation de la structure MOSFET se caractérise par l'apparition d'un canal de conduction entre deux zones faiblement dopées (source/drain), à travers ce canal de conduction, le transistor MOS passe par plusieurs régimes de fonctionnements à savoir l'état de polarisation de la grille et le drain.

Chapitre II

Technique de
caractérisations
avancées des MOSFET

République Algérienne Démocratique et Populaire
Ministère de L'Enseignement Supérieur et de la Recherche Scientifique

Université Mouloud Mammeri De Tizi-Ouzou



Faculté De Génie Electrique Et D'informatique
DEPARTEMENT D'AUTOMATIQUE

**Mémoire de Fin d'Etude
De MASTER ACADIMIQUE**
Spécialité : **Génie Microélectronique**

Présenté par :
AMRANI Nassim

Thème

**Automatisation d'un banc de
caractérisation sur traceur de courbe
programmable Tektronix 370A**

Devant le jury :

Mr. A.BENFDILA	Professeur	Président	UMMTO
Mr. A.LAKHLEF	Maître Assistant	Promoteur	UMMTO
Mr. T.CHELLI	Maître Assistant	Examineur	UMMTO
Mr. M.GOUDJIL	D.Chercheur	Examineur	CDTA

Première Promotion 2014

Chapitre III

Outil de
caractérisation
Tektronix 370A

III-1). Introduction

Afin de pouvoir réaliser des expériences sur les caractéristiques du MOSFET. On se propose dans ce qui suit de mettre en évidence la description du traceur de courbe programmable Tektronix 370A, disponible dans notre laboratoire. Pour permettre la réalisation d'un programme de contrôle de l'appareil sous LabView via la communication GPIB.

III-2). Description général de 370A

III-2.1) principe

Le traceur de courbe programmable 370A combine un simple panneau de commande et une flexibilité d'acquisition numérique, ainsi que le traçage des courbes et la programabilité pour servir beaucoup d'application qu'en a besoin.

Cet instrument souple stimule, mesure, et montre les caractéristiques des dispositifs sous teste qui offre des tensions et des courants plus élevés, ainsi que des mesures précises à une tension de résolution plus élevée, ce que nous permettra de tracer les différentes courbes associes aux mesures effectuées, de plus l'extraction des pentes sur des portion de la courbe on utilisant le curseur.

Les exigences de mesure d'une caractéristique $I(V)$ nécessitent un ensemble de sources de tensions et de courant ainsi que un écran d'affichage avec contrôle d'amplitude (vertical et horizontal) voir figure 2.1.

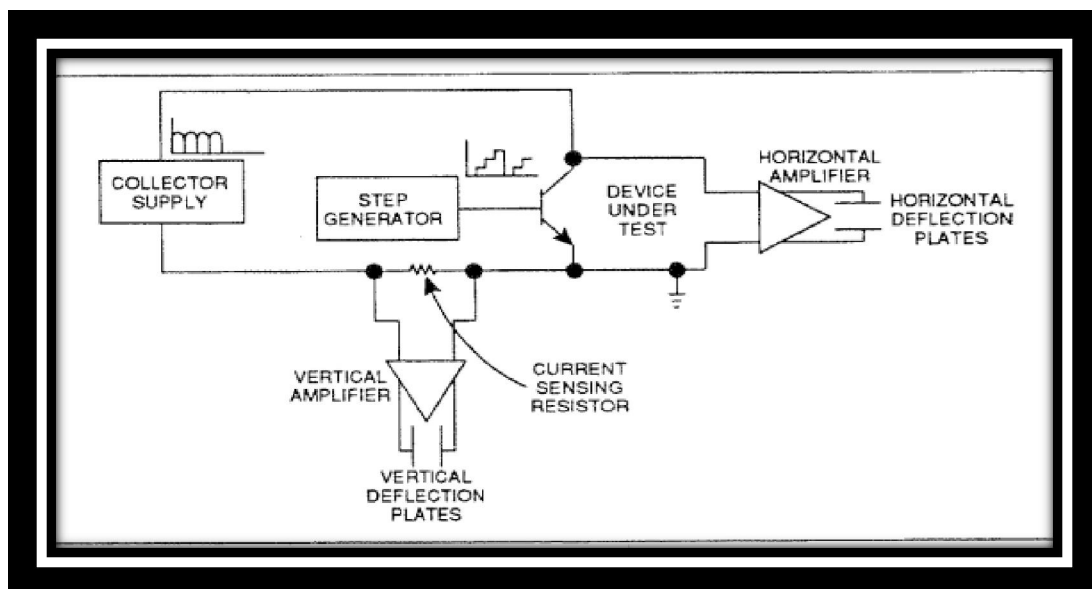


Figure 2.1 : blocs des circuits test de 370A

Ce procédé nous permet de ce familiarisé avec les commandes de panneau avant, il décrit leur utilité en effectuant des mesures de caractérisation et d'extraction des différents paramètres des composants. Ce procédé peut être également considéré comme contrôle général d'exécution d'instrument.

Pour vérifier l'opération d'instrument et se référer au test d'exécution et au procédé de réglage interne, on a mis une partie sur la description du schéma fonctionnelle dans la partie théories des opérations interne de 370A sur l'annexe.

III-2.2) Etude des différents blocs des circuits test de 370A

A) COLLECTOR SUPPLY

Le COLLECTOR SUPPLY fournit la tension de fonctionnement pour le dispositif, elle peut être appliquée à la borne du collecteur ou à la base du dispositif sous test.

Les commandes MAX PEAK VOLTS du COLLECTOR SUPPLY détermine la tension maximale que on peut atteindre avec le Collector Supply, elle varie de 0 volts à 2000 volts, selon des gammes de tensions précise: 16 volts, 80 volts, 400 volts et 2000 volts. Le bouton rotatif VARIABLE Collector Supply(39)^a permet la variation continue de la tension maximale dans une gamme de tension sélectionné. Si la gamme maximale de la tension est changée par les boutons MAX PEAK VOLTS(35)^a, la variation de collecteur supply output(39)^a est automatiquement remis à zéro.

Les commandes MAX PEAK POWER WATTS(36)^a déterminent la valeur de la puissance maximal fournit par le COLECTEUR SUPPLY. Le générateur de puissance (power supply) est commandé en plaçant une résistance en série avec le générateur de collecteur supply (figure : Block Diagram¹). La résistance en série limite la quantité de courant qui peut être conduite par le collecteur supply. En choisi la puissance maximale à l'aide du bouton MAX PEAK POWER WATTS.

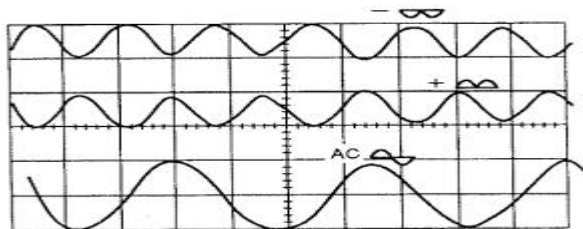


Figure 2.2 : Différent Polarités de Collector Supply Outputs.

¹: Annexe. Théorie des opérations interne de 370A

^a Figure 2.4: Bloc COLLECTOR SUPPLY

Le COLECTEUR SUPPLY POLARITY (37)^a, détermine le type de signal de sortie quand la POLARITÉ est placée sur $\pm \infty$ ou bien sur AC on aura des signaux de sortie tel quelle sont sur la figure 2.2.

Quand la POLARITÉ est placée sur \pm DC ou \pm LEAKAGE, le signal de sortie de Collector Supply est mis sous forme d'une tension continu égale à la tension maximale générer par les commandes MAX PEAK VOLTS et variable par le bouton rotatif VARIABLE COLLECTOR SUPPLY. Cette tension continue peut être positive ou négative. (Figure 2.2)

Quand la POLARITÉ est placée sur \pm LEAKAGE, la tension de COLLECTOR SUPPLY est mise automatiquement sur DC, puis en lance un sweep en utilise le mode SWEEP.

Certaines caractéristiques des courbes montrées sur l'écran s'affichent sous forme des boucles plutôt que des lignes (figure2.3). Cet effet apparie pour de très bas ou très fort courant. Cet effet est habituellement provoqué par les capacités parasites internes ou capacité relative à l'échauffement du dispositif sous test. La commande LOOPING COMPENSATION (38)^a fournit la compensation complète pour les effets non générer par la chaleur. Elle ne compense aucune capacité supplémentaire présentée par le dispositif sous test, seulement pour la capacité interne et d'adaptateur. (La commande a un certain effet en réduisant la capacité parasite des petites diodes).

WARNING(40)^a : la lumière rouge de ce bouton indique qu'il y a circulation d'une tension aux bornes du collecteur ou à la base de dispositif sous test.

LIMITER (41)^a : LED rouge indique que la protection automatique fonctionnelle est activée en cas de fort courant ou tension.

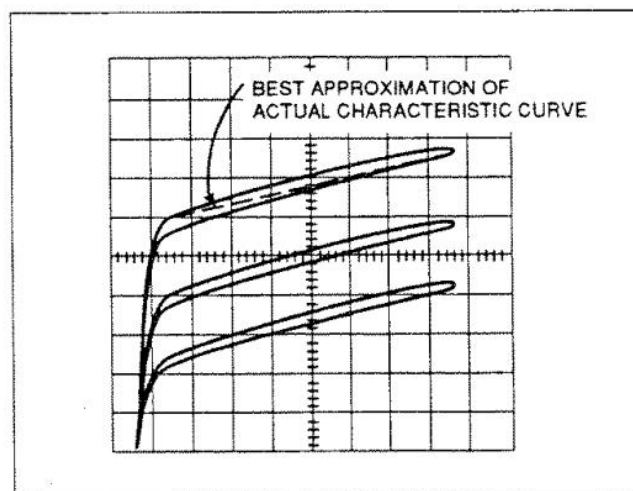


Figure2.3 : effet parasite.

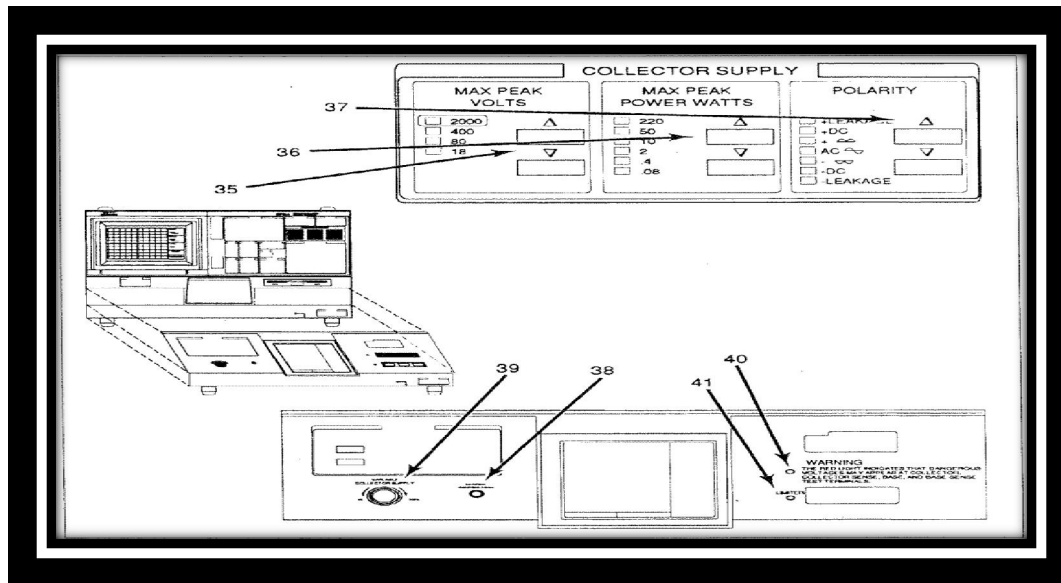


Figure 2.4: Bloc COLLECTOR SUPPLY

B) Step Generator

Le STEP GEN fournit le courant ou la tension qui peut être appliqués à la base ou à l'émetteur du dispositif sous test(DUT). Le Step Generator fournée des tensions ou des courants sous forme des étapes croissantes du courant/tension (figure 2.5). Quand ces étapes sont appliquées au dispositif à l'essai (ainsi que le signal de Collector Supply), une série de courbes caractéristiques du dispositif sont montrées sur l'afficheur d'instrument.

Si on cherche à avoir le courant de drain I_d et on est sur la premier configuration (BASE STEP GENERATOR EMETTER COMMUN), on place le drain (collecteur) sur le collector supply, la Grille (Base) sur le Step Generator, l'Emetteur (Source) en commun et on mis la commande Vertical(22)^c sur COLLECTOR. On fait varie le Step Generator en faisant varie la tension de polarisation de la Grille pour pouvoir atteindre la tension minimal nécessaire pour le fonctionnement de dispositif sous test, pour cela en choisi VOLTAGE pour les transistors MOS, et CURRENT pour les transistors bipolaire (30)^b.

Le nombre d'étape de Step Generator et variable de 0 à 10 (32)^b, à l'aide de STEP AMPLITUDE on peut varie la tension (le courant) de la Grille (Base).

Quand la polarité de COLLECTOR SUPPLY et en mode \pm Leakage le nombre d'étape et mis automatiquement à 0.

Le Step Amplitude varie entre 50 nA et 200 mA pour chaque étape des étapes sélectionner pour le mode CURRENT, et entre 50 mV jusque à 2V pour chaque étape pour le mode voltage (28)^b, ce qui donne la tension maximale de Step Generator est 20V.

^b Figure 2.6 : Bloc STEP GENERATOR

L'offset (OPPOSE, AID) (31)^b: permettent d'augmenté ou de diminuer l'Amplitude de STEP AMPLITUDE comme valeurs supplémentaires. Ceci nous permet de mieux montrer les caractéristiques des dispositifs sous teste, soit dans la direction des étapes croissantes OFFSET AID ou dans la direction opposée des étapes OFFSET OPPOSE. Pour remettre l'amplitude à zéro on doit serrer le bouton AID et le bouton OPPOSE simultanément.

Le bouton POLARITY INVERT (34)^b de Step Generator permet d'inversé le signal de STEP GEN, cela n'a aucun effet quand la Configuration est mise sur BASE commun.

On d'autre terme on choisir la POLARITY (+) si le type de transistor sous test est de type N, si non on active INVERT pour choisir la polarité (-) pour le type de transistor P.

PULSE (33)^b: SHORT/LONG/OFF

Ce mode nous permet de voir la largeur des impulsions du STEP GEN ainsi que la borne choisi quelle que soit EMETTEUR ou bien la BASE.

Le mode pulse est mis sur OFF pour la polarité \pm Leakage de COLLECTOR SUPPLY, si on active le mode pulse la polarité sera mise en DC.

Le bouton STEP MULTI.1X. (29)^b: il divise l'amplitude de signale par un facteur de 10 pour chaque étape, Quand des tensions sont appliquées à la base d'un transistor, le courant initiale augmente très rapidement avec l'augmentation de la tension basse, ceci indique le niveau auquel le transistor est passé au mode passant.

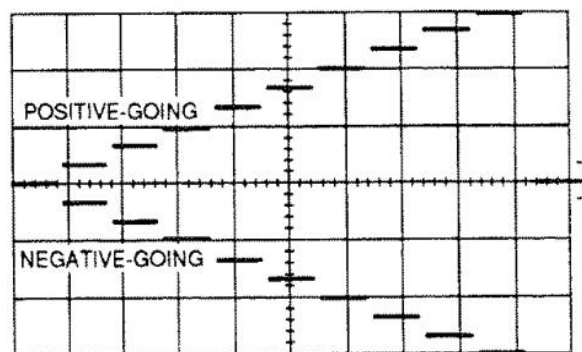


Figure 2.5: signal de sortie de step generator (Step Generator output).

^b Figure 2.6 : Bloc STEP GENERATOR

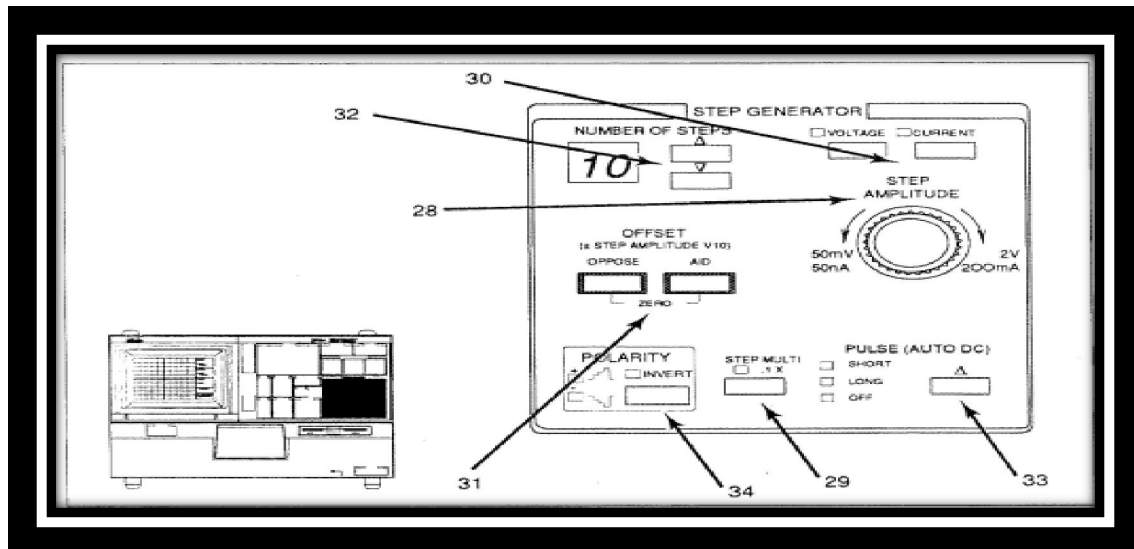


Figure 2.6 : Bloc STEP GENERATOR

C) Commandes d'affichage

1) VERTICAL AMPLIFIER

La commande VERTICAL (current/div) mesure les différentes courants quelque soit sur l'Emetteur, Collecteur, ou Base (COLLECTOR, EMETTER ou STEP GEN).

Le courant mesurer il dépend de type de configuration choisi, il est contrôlé par la polarité de COLLECTOR SUPPLY.

Quand on mesure le courant de Collecteur, le courant de la verticale varie entre $1\mu\text{A}/\text{div}$ jusque à $2\text{A}/\text{div}$.

Quand le courant de collecteur I_c est le paramètre mesuré sur la verticale (on peut utiliser tout les configurations de l'Emetteur en commun sauf celle de COLLECTOR OPEN),

Pour mesuré le courant I_B , on doit mettre la commande current/div sur Step Gen dont le cas des trois premier configurations en émetteur commun, aussi que pour les 3^{ème}, 4^{ème} et 5^{ème} configurations en base commun (Tableau 2.1), pour ces dernières on peut mettre la commande vertical sur collector dans le cas de la configuration base collector supply.

Quand la polarité de COLLECTOR SUPPLY est placée à $\pm\text{LEAKAGE}$, c'est le courant d'émetteur I_E qui est montrée sur la verticale, ce courant varie entre $1\text{nA}/\text{div}$ jusque à 2mA .

2) HORIZONTAL AMPLIFIER

Le contrôle de la commande Horizontal nous permet d'extraire les paramètres suivants :

- A) La tension Collecteur/Emetteur (V_{CE}).
- B) La tension Collecteur/Base (V_{CB}).
- C) La tension Base/Emitter (V_{BE}).
- D) La tension Emitter/Base (V_{EB}).
- E) La tension de Step Generator.

L'amplitude horizontale indique la tension de commande selon le type de la configuration considéré.

Pour mesuré la tension V_{CE} on met la commande HOR/DIV sur COLLECTOR pour tous les configurations, sauf celle de Base collector supply (6^{ème} configuration), cette tension varier entre 50 mV/div jusque à 500V/div.

Pour mesuré le V_{BE} la commande HOR/DIV doit être placée sur BASE/EMIITER avec les trois premières configurations d'émetteur commun, ou bien sur COLLECTOR en utilisant la configuration Base collector supply, cette tension peut varier entre 50 mV/div jusqu'à 5V/div, dans les deux cas la tension sur l'horizontale est affiché sur la partie droite de l'écran.

Quand la configuration est placée sur BASE commun (4^{ème} et 5^{ème} configuration), et l'HOR/DIV est placée sur COLLECTOR, l'horizontale mesure la tension V_{CB} .

On utilisant les 3^{ème}, 4^{ème} et la 5^{ème} configuration, et l'HOR/DIV est placée sur BASE/EMITFER ou bien sur Step Gen, l'instrument nous permet de mesuré la tension V_{EB} .

Quand le courant d'émetteur I_E est mesuré par la commande VER/DIV, la seul mesure en tension peut être faite par l'instrument est la tension V_{CE} , on utilisant les trois premières configurations en émetteur commun avec la commande HOR/DIV devrait être placée sur COLLECTOR.

La résolution verticale ou horizontale peut être augmentée par 10 fois pour n'importe quelle mesure mentionnée on activant la commande MAG X10 (12)^f.

L'amplitude du courant/tension est indiquée par l'afficheur VERT/DIV/HOR/DIV sur la partie droite de l'écran.

^f Figure 2.10 : Bloc mode de mesure

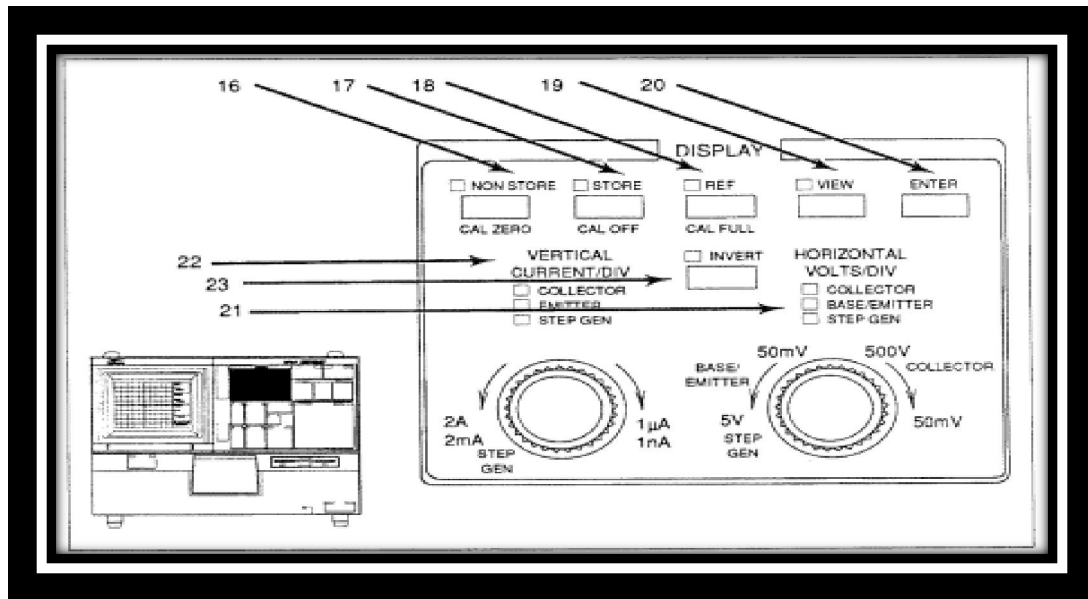


Figure 2.7 : Bloc contrôle d'affichage

D) Différentes Types de Configuration

Le boîtier sur le panneau avant contient des bornes qui fournissent des moyens pour injecter des tensions externes au dispositif sous test DUT à travers EXT BASE or EMITTER IN(52)^d, Step Generator output(50)^d et le AUX Sup(51)^d.

Les commutateurs de configuration(53)^d de panneau avant déterminent l'état de la base, l'émetteur et de collecteur du dispositif sous test.

Le commandement des différentes configurations est divisé en deux groupes : émetteur commun et base commune.

collector	Base	Emitter
Collector supply (1 ^{er} confi)	Step generator	Emitter commun
Collector supply (2 ^{ème} confi)	open	Emitter commun
Collector supply (3 ^{ème} confi)	short	Emitter commun
Collector supply (4 ^{ème} confi)	Base commun	Emitter open
Collector supply (5 ^{ème} confi)	Base commun	Step generator
Open (6 ^{ème} confi)	Collector supply	Emitter commun

Tableau 2.1 : différentes configuration de Tektronix 370A

Pour les différents états de configuration émetteur commun, l'émetteur est mis à la terre et les commandes de configuration déterminent l'état de la Base :

Quand la configuration est placée sur STEP GEN (1^{er} confi), la tension de Step Generator output est appliquée à la Base. Dans le cas où la configuration Base est ouverte (2^{ème} confi), dans ce cas-ci des tensions externes peuvent être appliquées sur la base de dispositif sous teste en utilisant les commutateurs EXT BASE or EMITTER IN(52)^d ou bien Step Generator output(50)^d, ce que nous permet d'avoir d'autres configurations.

^d Figure 2.9 : Bloc configuration et contrôle d'indicateurs

Quand la configuration est placée sur SHORT ÉMETTEUR (3^{ème} confi), la borne de la Base est court-circuitée à l'émetteur, cette configuration nous permet d'extraire les caractéristiques mesurant les courants de fuite du canal et son évolution à des différentes tensions de polarisation. Cette configuration nous permet aussi de faire une caractérisation d'une diode, on mettant la cathode sur la borne de l'émetteur et l'anode sur la borne de collecteur.

Quand la configuration est placée sur COLLECTOR SUPPLY et la borne de collecteur est laissée ouverte (6^{ème} configuration), la tension de Collector Supply output est appliquée à la Base.

Pour les différents états de configuration base commun, la Base est mise à la terre et les commandes de configuration déterminent l'état de l'émetteur.

Quand la configuration est placée sur émetteur open, la borne d'émetteur est laissée ouverte, dans ce cas pour faire une caractérisation d'un transistor on utilisant cette configuration on doit utiliser les commutateurs EXT BASE or EMITTER IN(52)^d, en injectons des tension externe.

Les différentes configurations qu'on peut ce faire réalisé avec le traceur de courbe Tektronix 370A est résumés dans le tableau suivant :

Switch Setting			Measured by Display	
VERTICAL	HORIZONTAL	CONFIGURATION	Vertically	Horizontally
COLLECTOR	COLLECTOR	EMITTER COMMON ¹	IC	VCE
COLLECTOR	BASE/EMITTER	EMITTER COMMON ¹	IC	VBE
COLLECTOR	STEP GEN	EMITTER COMMON ¹	IC	IB or VBE
COLLECTOR	COLLECTOR	BASE COMMON	IC	VCB
COLLECTOR	BASE/EMITTER	BASE COMMON	IC	VEB ²
COLLECTOR	STEP GEN	BASE COMMON	IC	IB or VEB ²
COLLECTOR	COLLECTOR	BASE COLLECTOR SUPPLY	IB	VBE
EMITTER	COLLECTOR	EMITTER COMMON ¹	IE	VCE
EMITTER	COLLECTOR	BASE COMMON	IB	VCE
STEP GEN	COLLECTOR	EMITTER COMMON ¹	IB or VBE	VCE
STEP GEN	BASE/EMITTER	EMITTER COMMON ¹	IB or VBE	VBE
STEP GEN	COLLECTOR	BASE COMMON	IB or VBE	VCB
STEP GEN	BASE/EMITTER	BASE COMMON	IB or VEB ²	VEB ²

¹ : sauf le mode BASE COLLECTOR SUPPLY

² : VBE indique les mesures de la tension base-émetteur, avec l'horizontal est renversé.

Tableau 2.2 : différentes mode de configuration de Tektronix 370A

Les dispositifs sous test sont reliés au 370A par des connecteurs d'adaptateur (test fixturing) (48)^d. Ces connecteurs permettent à deux dispositifs d'être installés en même temps pour le test de comparaison. La commande LEFT-RIGHT-STANDBY(49)^d détermine quel dispositif est mis sous test.

Les connecteurs marqués "SENSE" permettent de garder les tensions mesurées dans des conditions de courants élevés et mesurer la tension avec deux bornes indépendantes qui relient à chacun des segments du DUT, le contact de ses connecteurs et les dispositifs (Figure 2.8) permet de fournir des sonde de courant au dispositif sous test par un ensemble de contacts et mesuré la tension par d'autres contacts.

On peut faire la mesure en courant élevée avec une grande précision, parce que l'effet de la conductibilité du contact entre les adaptateurs (test fixturing) et les fils de DUT est minimisé.

La mesure peut être effectuée sans connecter aux bornes Kelvin Sense, cependant, si on a besoin de l'utilisation à haute précision de mesure, Cette méthode élimine les erreurs dans les mesures de tension dues à la résistance de contact.

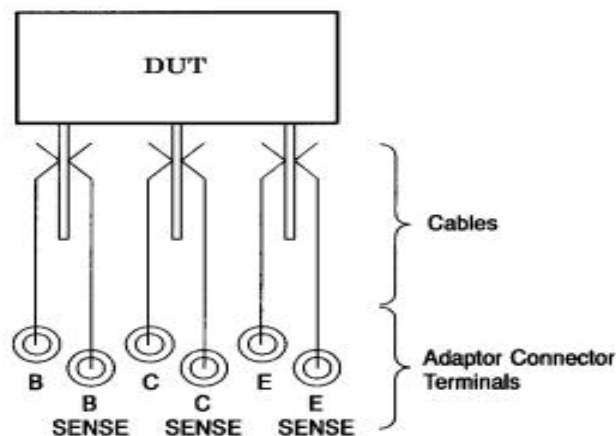


Figure 2.8 : Exemple de contact Sense (sonde) et dispositif sous test.

Le connecteur STEP GEN OUT(50)^d, permet au Step Generator output d'être employé extérieurement. Le connecteur EXT BASE or EMITTER IN(52)^d nous permet d'injecter un signal extérieurement produit à la base ou à l'émetteur du dispositif sous test. On applique le signal externe à la borne non choisie par les commutateurs de configuration. Le AUX SUPPLY OUT (51)^d fournit la tension auxiliaire externe, cette tension varie de -40 volts à +40Volts. Cette tension peut être appliquée à n'importe quelle borne du dispositif sous test.

^d Figure 2.9 : Bloc configuration et contrôle d'indicateurs

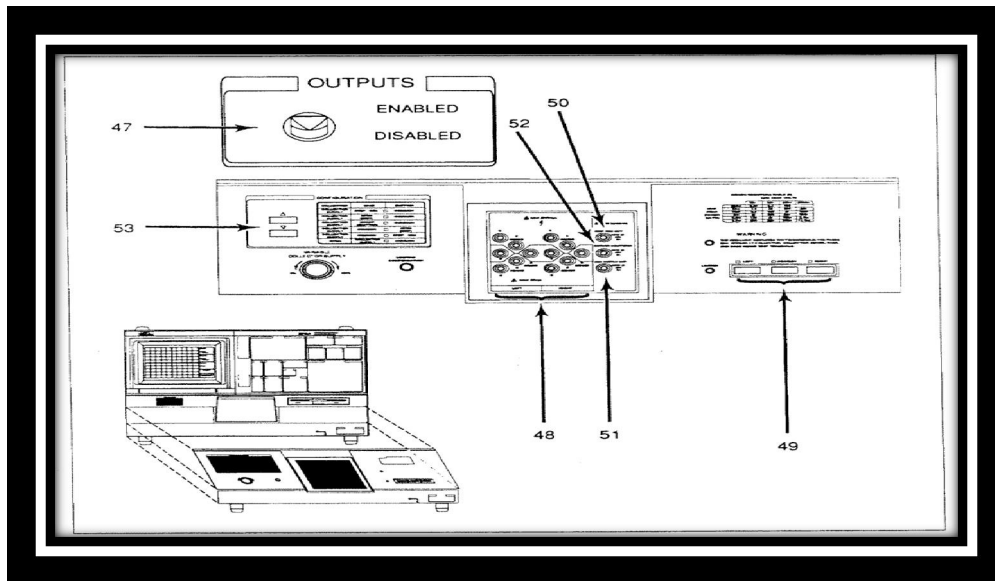


Figure 2.9 : Bloc configuration et contrôle d'indicateurs

E) Modes De Mesures

Le 370A à trois modes de mesure : Répétition(Repeat), simple(Single) et balayage (Sweep): Le mode de répétition est le mode de mesure automatiquement choisi quand le 370A est mis à son état initial sous tension.

1) mode de répétition (Repeat)(8)^f: la tension de Collector Supply et le Step Generator sont en continu.

2) mode Simple (Single)(9)^f: un ensemble d'étapes ondule où le signal d'impulsion est produit par le Step Generator, chaque fois que en appuyé sur le bouton de mesure SINGLE, le Collector Supply produit une interruption.

3) mode de balayage (Sweep)(10)^f: une série d'impulsions continus est montrés quand le collecteur supply est en mode DC, une situation qui produit et relié la norme avec un simple point sur l'affichage. Selon la configuration de la commande Horizontal VOI/DIV.Deux sorties différentes on mode Sweep sont disponible, le COLLECTOR et le STEP GENERATOR,

Le mode COLLECTOR SUPPLY SWEEP balaye la tension appliqué au DUT, la valeur choisi par la régulation de COLLECTEUR est variable de maximum jusque à 0%, le mode SWEEP est Activé quand on est sur $\pm DC$.

^f Figure 2.10 : Bloc mode de mesure

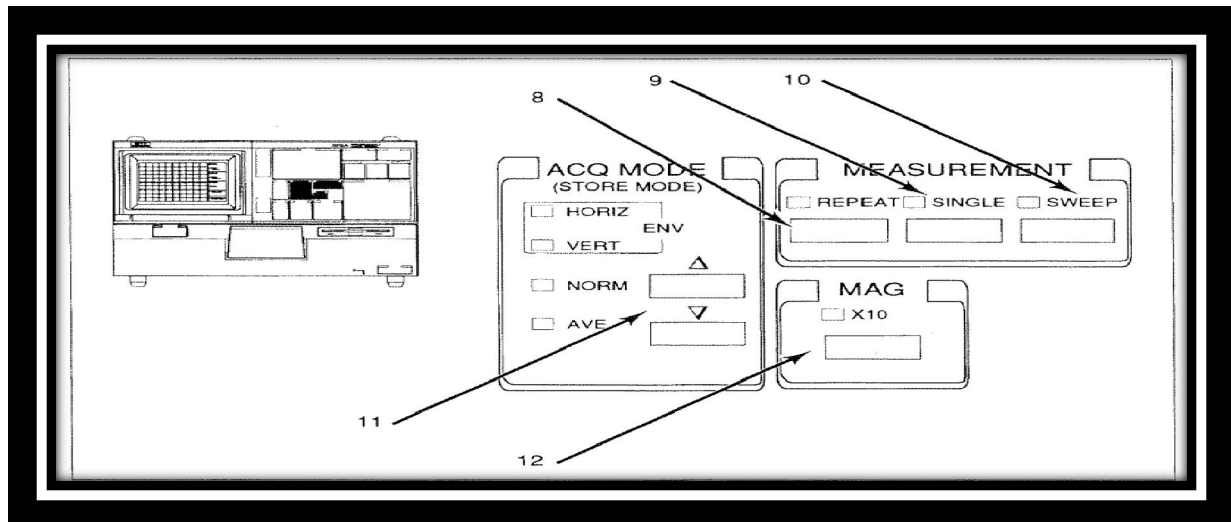


Figure 2.10 : Bloc mode de mesure

Quand les courants du DUT sont au-dessous de quelques μA , la boucle d'hystérésis est habituellement vue. Cette séparation dans le tracé est le résultat de la capacité dans l'adaptateur connecté au traceur de courbe et le DUT lui-même. La capacité parasite dans la région de DUT est au moins à 200 pf. Le traceur de courbe montre exactement le courant de la capacité aussi bien que les courants du dispositif sous test.

Le courant capacitif est proportionnel au changement de la tension en fonction du temps. Par conséquent, pour réduire au minimum le courant capacitif montrant où changement de la tension, le 370A fournit un mode de balayage sur le DUT beaucoup plus lent que le courant capacitif qui est réduit au minimum avec l'effet Kelvin Sense.

La tension de STEP GENERATOR est continue en mode Collector Supply Sweep et la tension de COLLECTOR SUPPLY est continue en mode de STEP GENERATOR SWEEP.

La tension ou le courant SWEEP est montrée dans la région excentrée de l'afficheur, où la valeur initiale est montrée sur l'affichage. Le nombre de STEP GENERATOR est automatiquement mis à 0 en mode SWEEP.

F) CURSOR

Les curseurs sont des marqueurs affichés à l'écran, que nous pouvons positionner dans l'affichage du signal pour effectuer des mesures manuelles sur les données capturées. Ils apparaissent sous forme de ligne fine, fenêtre, ou bien point DOT. Pour utiliser des curseurs sur les voies analogiques ou numériques on doit appuyer sur l'un des boutons en haut ou en bas(24)[°], l'état du curseur change sur les trois états possibles après quelle est à l'état off.

Quand la commande HORIZONTAL(21)[°] est mise sur COLLECTOR le curseur nous permet de mesurer la résistance R, si l'Horizontal est mise sur BASE/EMITTER, le curseur lire la valeur de l'admittance sur laquelle en place le curseur.

Dot (POINT) : Le curseur Point indique un point d'intensité montré sur le tracer de la courbe, La tension et le courant à la position du curseur sous forme point sont indiqués dans le secteur d'affichage du CURSEUR sur la barre d'affichage droit de l'écran. Le curseur Dot peut être déplacé avec les quatre boutons de commande Position (27)[°].

fLINE : est une ligne droite qui traverse la position de curseur de POINT à une PENTE qui peut être changée par les quatre boutons de position. Les mesures de la pente sont indiquées dans la région du CURSEUR de l'afficheur droit de l'écran.

WINDOW : Le curseur WINDOW (fenêtre) est montré comme rectangle et peut être employé dans n'importe quel mode d'affichage comme référence pour les contrôles visuels. Il peut également être employé on petit signal de mesure.

- **Contrôle et position de curseur**

Quand la commande CURSEUR (25)[°] est choisi, les quatre boutons de commande de position (27)[°], (vers le haut, vers le bas, à gauche ou à droite) sont utilisés pour varier l'offset de l'HORIZONTAL(21)[°] et de la VERTICAL (22)[°].

Display position(26)[°] : nous permet de varier l'offset de l'horizontal et de la vertical avec les quatre boutons de directions.

[°] Figure 2.11 : Bloc contrôle et position du CURSEUR

[°] Figure 2.7 : Bloc contrôle d'affichage

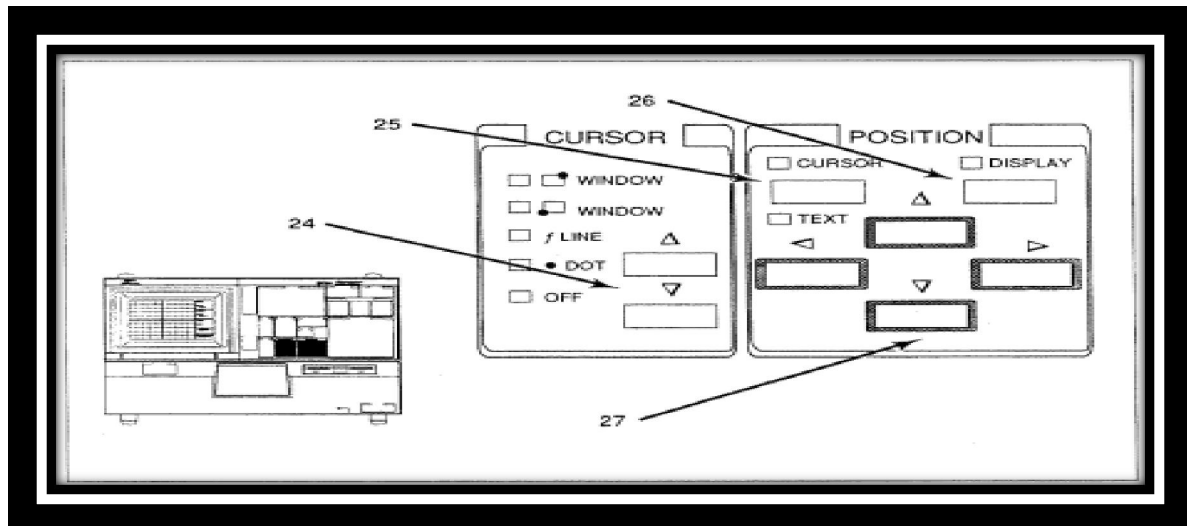


Figure 2.11 : Bloc contrôle et position du CURSEUR

III-3) Traceur De Courbe Programmable 370A À haute résolution

Le traceur de courbe 370A à haute résolution exécute la caractérisation paramétrique des courants continus des transistors, des thyristors, des diodes, des composants optoélectroniques, des piles solaires, des affichages à semi-conducteurs et d'autres dispositifs conducteurs et semi-conducteurs.

Le 370A est un workhouse souple dans beaucoup de laboratoires et stations de production avec des possibilités de conduction jusqu'à 400 A/3000 V combinées avec une résolution de mesure de 1 PA et 50 μ V.

La réussite des différentes configurations et les méthodes de caractérisations des composant est assuré par des adaptateurs conçus par le constructeur pour le bon emplacement et évité les défauts de contacte entre composant et l'instrument. (Figure 2.12).

III-4) Le fixateur et adaptateurs de test

Le fixateur des adaptateurs de test fournit avec le dispositif test présente une protection pour les adaptateurs de test et l'opérateur pendant les mesures est fournit comme accessoire standard.

Les doubles adaptateurs d'essai (test fixturing) sont conçus pour s'adapter dans l'ensemble d'emplacements de connecteurs (figure 2.12).

Les connecteurs sont identifiés par les nombres suivants : A1006, A1007, A1008, A1009, A1010, A1023 (figure 2.12)

Le montage sous test adapte à A1001 standard par les adaptateurs A1005 avec des sondes de 3 Kelvin, et les adaptateurs d'assemblage et de surface A1023 et A1024.



Figure 2.12 : différents adaptateur de teste de Tektronix 370A.

III-5) Enregistrement des courbes numérisées

La partie réservée pour le stockage des données est représentée en figure 2.13, la mémoire peut contenir jusqu'à 80 familles de courbes digitalisées (numériser). Ces caractéristiques peuvent être stockées dans des zones de mémoires internes au choix de référence de 1 jusqu'à 80 avec des boutons poussoirs (13)[§] et en fait entrer la caractéristique de la courbe on pressant sur le bouton ENTER(20)^c en suit SAVE (14)[§], le stockage ce fait dans la mémoire interne de l'instrument ou bien on serrons une disquette, elle peut être rappelés au contact du bouton VIEW(19)^c. Une courbe de phase peut alors être comparée à une courbe précédemment stockée pour évaluer la dérive de la tension ou d'autres changements des paramètres d'emploi. Pour aider à identifier les données, jusqu'à 25 caractères peuvent être employées pour marquer les données de la courbe.

Le traceur de courbe programmable 370A nous permet d'ajustés (13)[§], stockés(14)[§], et rappelés(15)[§] les données des tests dans des mémoires internes ou sur des disquettes, autre le

[§] Figure 2.13 : Bloc contrôle mémoire

contrôler ce fait par un unique maître, généralement un PC équipé d'une carte de contrôle dédiée, et d'une multitude d'instruments esclaves chaînés (un bus GPIB), ce que nous permet d'automatiser les essais, on utilisant des logiciel tel que LabView qui nous donne l'opportunité d'acquisition des données, le contrôle d'instruments série...

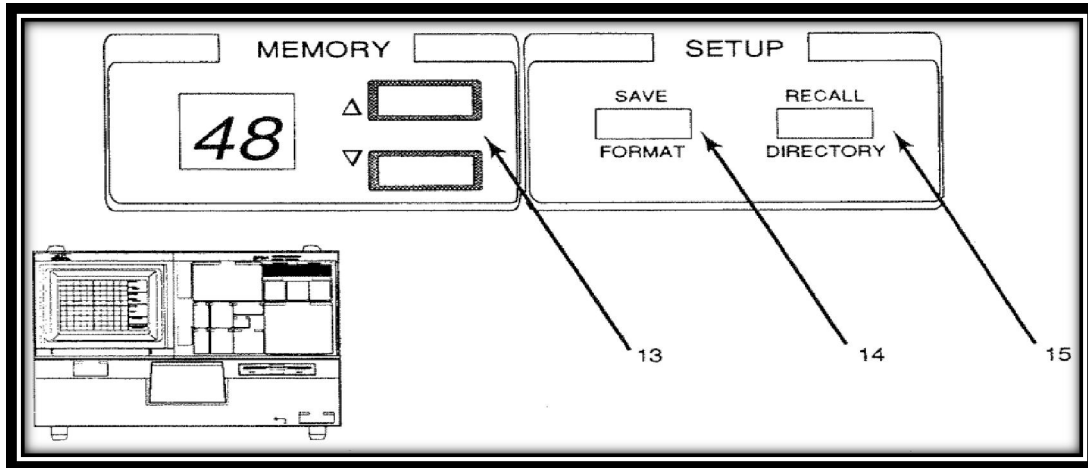


Figure 2.13 : Bloc contrôle mémoire

III.6) Commande Interactive et Programmable

La commande interactive de toutes les mesures de 370A est accomplie d'un panneau de commande ou d'un excédent complètement décrit le GPIB. Chaque paramètre d'emploi peut être commandé en utilisant un contrôleur GPIB. Pour la commande interactive, le logiciel métrique fournit la commande et l'analyse complètes sans devoir programmer l'instrument manuellement.

Les conducteurs de 370A séries LabView sont fournis par le BBS de Tektronix. Ces conducteurs ont plusieurs modules pour créer une solution faite sur commande de mesure.

III.7) Techniques de caractérisations I(V) avancées des MOSFETs avec le 370A

1) Caractérisation $I_{GS}(V_{GS})$

Pour faire une caractérisation $I_{GS}(V_{GS})$, on peut utiliser plusieurs techniques qui nous offrent le traceur de courbe Tektronix 370A, on exploitant les différentes configurations possibles :

On peut utiliser la première configuration «collector supply base step generator and Emitter commun», pour obtenir la caractéristique $I_{GS}(V_{GS})_{V_d=cst}$ en mettant la commande d'affichage verticale sur «step gen», et l'horizontale sur «Base/Emitter».

Pour utiliser la deuxième configuration «collector supply base open and Emitter commun», on doit injecter une tension externe sur le connecteur EXT BASE or EMITTER IN(52)^d, que on va relier à la borne de base ouverte, la polarité de collecteur

supply on doit la mettre sur leakage, la commande d'affichage verticale est automatiquement mise sur «Emitter» et l'horizontale sur «Base/Emitter».

Pour déterminer le courant de fuite de canal on peut utiliser la troisième configuration « collector supply base short and emitter commun», pour cela on choisi la polarité leakage de collecteur supply, la comande d'affichage et mise sur «Emitter» pour la verticale et sur «step gen» pour l'horizontal, la caractéristique de transistor s'affiche sous forme d'un point sur l'écran.

on peut utiliser la sixième configuration «collector open base collector supply and emitter commun», on relier la borne ouverte de collecteur sur Step Generator output(50)^d, on mettant la vertical sur «Emitter» et l'horizontal sur «Base/Emitter», cette configuration nous permet aussi d'actionné le transistor dans la région de déplétion entre zéro volts et le point de pincement, don le cas d'un transistor à effet de champ.

2) Caractérisation $I_{DS}(V_{GS})$

Pour avoir les caractéristiques de transfères $I_{DS}(V_{GS})$ d'un transistor MOSFET avec le traceur de courbe programmable Tektronix 370A, on peut utiliser la première et la deuxième configuration :

Pour la première configuration «collector supply base step generator and Emitter commun», on mit la polarité de collecteur supply sur le mode DC, la commande d'affichage verticale sur «collector» et l'horizontale sur «Base/Emitter».

Pour la deuxième configuration « collector supply base open and Emitter commun», on relier la base ouverte où Step Generator output(50)^d, la commande d'affichage verticale sur «collector», et l'horizontale sur «step gen».

3) Caractérisation $I_{DS}(V_{DS})$

Les caractéristiques de sortie $I_{DS}(V_{DS})$ avec V_G constant, on peut la faire avec les deux premières configurations, tel que pour la première configuration on mit les commandes d'affichage verticale et l'horizontale sur «collector», avec les même commande pour la deuxième configuration sauf que, on relier la borne de la base ouverte sur Step Generator output(50)^d.

Conclusion

Dans ce chapitre en a vue la description globale de traceur de courbe programmable Tektronix 370A, avec ces déferente bloc du panneau avant et certaines technique de caractérisation des composants de l'électronique avancée, on concluant que cette instrument de caractérisation a plusieurs caractères d'utilisations, comme il nous offre la possibilité d'interfaçages avec d'autre instruments de mesure, et la possibilité d'automatisation en utilisant des logiciel métrique.

Chapitre IV

Protocole de communication et résultats

IV-1) Introduction

Dans le premier chapitre, nous avons présenté le transistor MOSFET et ces comportements statiques et dynamiques. Notre tâche d'identification et de validation repose sur une confrontation entre des mesures électriques manuelles, et un système automatisé où nous avons besoin de concevoir un système expérimental qui nous permette d'acquérir des données expérimentales, basé sur différentes configurations appliquées sur le T MOSFET. Pour cela nous devons développer un banc de caractérisation après la maîtrise manuelle de l'instrument de mesure en vue de l'automatisation.

Nous aborderons ce chapitre par l'introduction du système de test basé sur le bus GPIB qui nous permet d'acquérir automatiquement les signaux électriques et d'extraire des données nécessaires, indépendamment du circuit utilisé.

Deuxièmement, nous aborderons un langage de programmation graphique LabView de National Instrument et d'autres techniques qui permettent de contrôler les processus de l'extraction des paramètres tel que le traceur de courbe programmable Tektronix 370A sous le contrôle de la carte GPIB.

La dernière partie de ce chapitre sera consacrée à la description d'une méthode automatisée, en construisant un programme qui nous permet d'automatiser notre banc de caractérisation pour mieux synchroniser avec le système matériel et logiciel et le stockage des données.

IV-2) Généralités

Les instruments de mesure professionnels sont en général pourvus d'une interface permettant de les relier à un ordinateur. Cette connexion permet de configurer l'instrument et de récupérer les données acquises. Deux grands standards se partagent le marché de l'instrumentation, le bus GPIB et la liaison série. Le bus GPIB est mieux défini par la norme. Plus robuste, il offre des avantages précieux en termes de synchronisation. Son coût est cependant nettement plus élevé.

La liaison série équipe en standard les ordinateurs.

IV-3) Configuration et communication GPIB

En général, un système d'acquisition de données est composé d'un ordinateur, d'un logiciel et d'une carte d'acquisition de données. On adopte une carte GPIB basée sur la transmission de données en parallèle ce qui permet des transferts rapides.

Le bus GPIB (General Purpose Interface Bus) est également appelé HP-IB (Hewlett-Packard Interface Bus). Il sert à simplifier les interconnexions entre des divers instruments de mesure entre un contrôleur/ordinateur. Les appareils de mesure sont connectés à un

ordinateur par un bus GPIB ayant une norme baptisée IEEE-488 (IEEE Standard Digital Interface for Programmable Instrumentation) qui définit généralement les règles d'échanges entre les divers matériels appelés à dialoguer. Grâce à ce bus, la réalisation d'un banc de mesures piloté par ordinateur se réduit à une simple connexion, figure IV-2. On peut classer ces appareils en trois types, en fonction de leurs rôles.

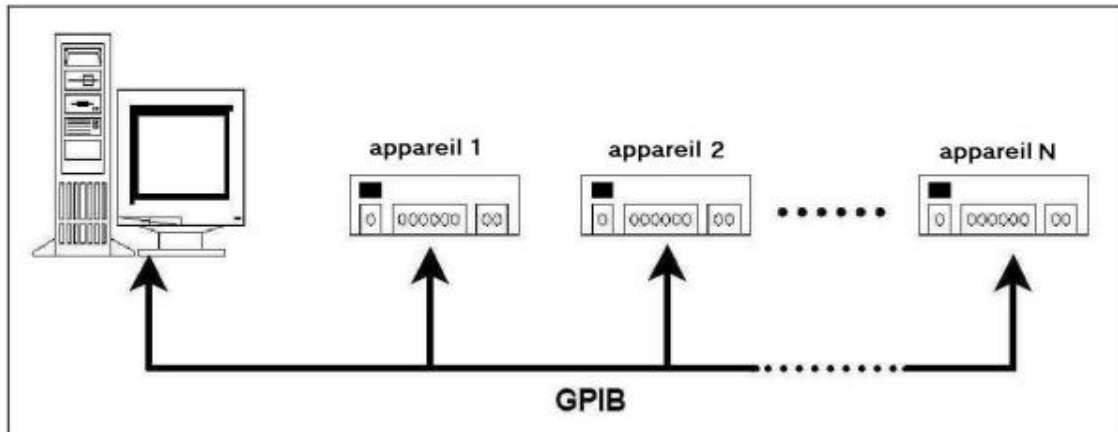


Figure IV-2 : Système d'interface GPIB

Les contrôleurs sont souvent des ordinateurs, commandent et supervisent les échanges de configuration avec les appareils de mesures, ils représentent la source des différentes fonctions et d'opérations. Il peut y avoir plusieurs contrôleurs dans le système mais un seul est actif à la fois.

Les émetteurs (talkers) envoient des messages à destination d'autres appareils: il s'agit d'appareils de mesure transférant leurs résultats.

Les récepteurs (listeners) reçoivent les messages envoyés par d'autres appareils.

Une carte d'extension à la norme IEEE-488, fournie par la société Keithley Instrument Corporation, a été choisie pour dialoguer avec notre banc de caractérisation. Cette carte comporte un circuit d'interface ordinateur/bus GPIB et un buffer permettant de transférer les données entre l'ordinateur et les appareils.

Pour contrôler des appareils et acquérir des données à partir de l'ordinateur, on se trouve face à un double choix: soit on utilise un progiciel d'application spécialisé conçu pour l'acquisition de données, par exemple LabWindows, soit on développe un progiciel à l'aide de langages généraux traditionnels. Nous avons choisi la première approche, car nous devons faire des tâches similaires dans le programme de pilotage des mesures.

IV-4) Technique de communication

La liaison GPIB est une liaison parallèle 8 bits, capable de débits à partir de 1.5Mo/s. Chaque interlocuteur du bus est repéré par une adresse unique (comprise entre 0 et 30). Les spécifications générales sont les suivantes :

Un maximum de 15 appareils connectés au bus,

Une longueur de câble de 4m au maximum entre 2 appareils,

Une longueur totale de câble maximale de 20m,

Au minimum, les 2/3 des appareils connectés doivent être sous tension.

- Il existe aussi un standard de communication, VISA (Virtual Instrument Software Architecture) qui décrit des fonctions d'interfaçages unifiées pour le contrôle des instruments GPIB, VXI, RS-232, TCP/IP, USB et autres.
- Des fonctions VISA sont donc utilisables pour dialoguer via le bus GPIB et de nombreux fabricants fournissent des bibliothèques pour la programmation dans les divers langages.
- National Instrument propose par exemple dans LabView un jeu de fonctions VISA et des fonctions bas niveau spécifiques GPIB.



Figure IV-3: Liaison et interfaçage d'instruments de laboratoire

Les fabricants d'appareils de mesures disposants de l'interface GPIB fournissent des bibliothèques de fonctions pour contrôler le matériel et souvent son des « pilotes » LabView. Ils donnent des exemples d'applications dans différents langages mettant en œuvre les fonctions GPIB qui peuvent servir de base de départ pour la réalisation d'un projet.

IV-5) Commandes GPIB de 370A

Les commandes GPIB de 370A sont divisées en trois classes, des commandes de configuration de panneau avant (front panel), des données d'affichage et des commandes I/O de l'afficheur et les commandes de système. Chaque classe à plusieurs groupes de commande, assortis par fonction.

Tous ces commandes sont détaillées par le fournisseur de l'instrument et programmer selon la carte (I/O) entrée/sortie.

IV-6) Banc de mesure piloté par un bus GPIB

Une vue de présentation de notre banc de mesures que nous avons mis en œuvre pour l'étude des caractéristiques $I(V)$, il est schématiquement représenté sur la figure suivante:

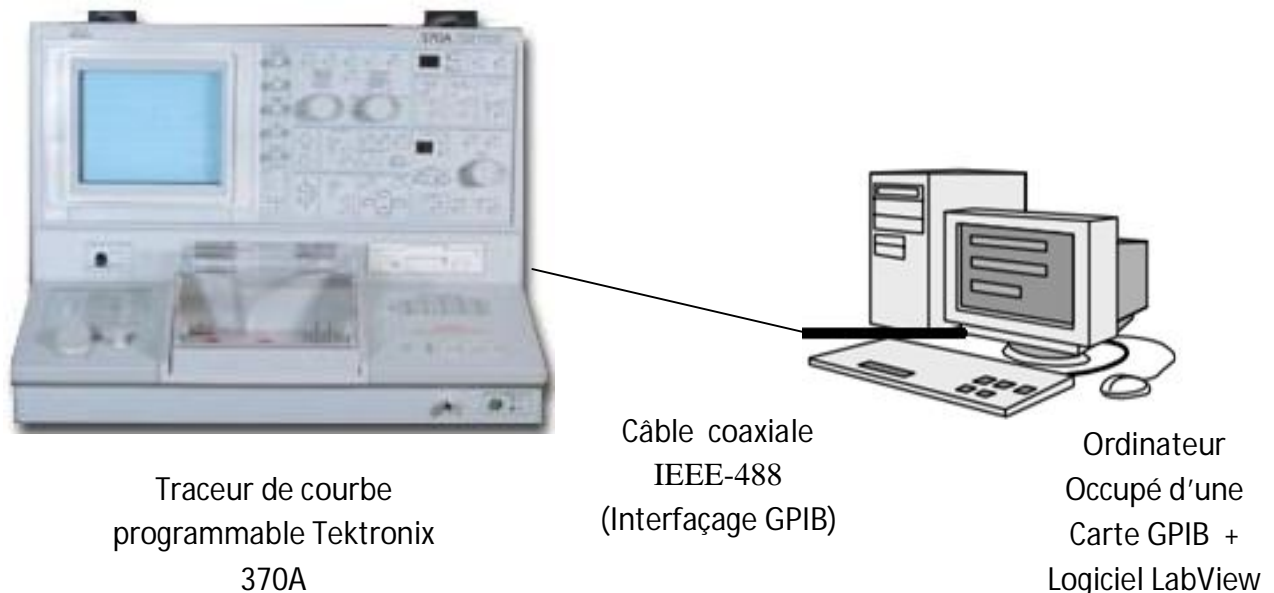


Figure IV-1 : constitution du banc de test des caractéristiques $I(V)$

Le Traceur de courbe programmable Tektronix 370A est utilisé pour les mesures $I(V)$, avec une grande résolution de teste à l'échelle micrométrique et plus.

Un tel appareil est très utile pour relever les courants au niveau du drain, la source, la grille et du substrat à laide d'une configuration particulier. Ceci permet de mieux vérifier les déférentes performances des mesures appliqué sur nous composants sous teste.

Les données de mesures obtenues pour chaque composant, ont ensuite transférées sur un ordinateur pour être traités avec le logiciel " Excel " ou bien " OriginLab" afin de mieux extraire les divers paramètres des transistors MOS.

IV-7) sources de perturbations

Dans tous les milieux où l'électricité et l'électronique sont utilisées, il y a présence de sources de perturbations, dans notre cas les perturbations les plus importantes se composent de deux parties. Une partie provient des composants à effet du champ sous test avec leurs di/dt élevés et l'autre partie c'est les sources de tension et de courant qui contribuent à la multiplication de ces perturbations électriques, pour cette aspis on minimise ces perturbation on utilisant des câbles de connexion blindé pour éviter d'autres perturbations externes sachant que le traceur de courbe à un system d'absorption des perturbation gênons les DUTs.

IV-8) Ecriture du programme

L'un des premiers aspects de mon travail consiste au développement complet d'un programme sous LabView afin de pouvoir automatiser le banc de caractérisation en utilisant le traceur de courbe programmable Tektronix 370A.

IV-9) Pourquoi utiliser LabView ?

LabVIEW nous permet de construire notre propre solution pour des systèmes scientifiques et techniques, il nous offre la flexibilité et les performances d'un langage de programmation puissant sans la difficulté qui est habituellement associées.

LabView offre des moyens plus rapides de programmer l'instrumentation, l'acquisition des données et les systèmes de commande. On peut l'utiliser pour réaliser les prototypes, la conception, les tests et la mise en application de nos systèmes d'instrumentation, nous pouvons réduire le temps de développement du système en augmentons la productivité de 4 à 10 fois.

IV-10) Présentation de LABVIEW

LabVIEW (Laboratory Virtual Instrument Engineering Workbench) est un langage de programmation à caractère universel particulièrement bien adapté à la mesure, l'instrumentation et l'automatisation. Un logiciel d'automatisation pourrait être défini comme un programme permettant de contrôler et commander un processus physique externe allant du simple capteur ou actionneur jusque à la chaîne de fabrication.

LabVIEW est l'un des premiers langages de programmation graphique destinés au développement d'applications d'instrumentations. Couplé à des cartes d'entrées/sorties, il permet de gérer des flux d'informations numériques ou analogiques et de simuler sur beaucoup d'instruments de mesures (oscilloscope, compteur d'impulsion, multimètre, etc...), on retrouve quatre fonctions de base nécessaires à ces applications industrielles :

► **Acquisition et restitution de données** : contrôle d'instruments, LabVIEW supporte les standards RS-232/422, IEEE 488 (GPIB) et VXI, gestion de cartes d'entrées/sorties, numériques/analogiques, gestion de carte d'acquisition d'images, commande d'axes moteurs.

► **analyse et traitement des données** : la bibliothèque d'analyse étendue contient les fonctions pour le traitement de signaux (les filtres, les fenêtres, la génération, etc).

► **Présentation et stockage des données** : affichage (courbes, graphique 2D, etc.)
Stockage des données (archivage, impression).

► **Exportation des données** : échange de données (Active X, etc), gestion d'un réseau (TCP/IP, Internet, Field Bus, série, etc).

IV-11) L'environnement de LabVIEW

Lorsque LabVIEW est lancé, celui-ci ouvre par défaut un nouveau VI. Deux fenêtres vierges apparaissent à l'écran : une face avant ou panel (fond gris) et une face diagramme (fond blanc).

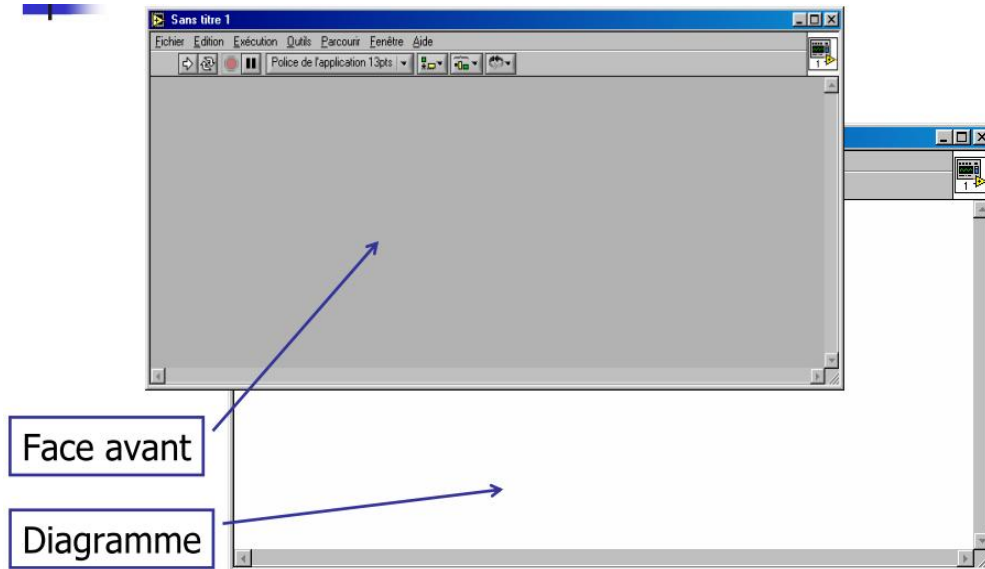


Figure IV-4 : représentation de la face avant et diagramme d'un nouveau VI

1- La face avant

La face avant est l'interface de VI LabView. Cette interface réceptionne les données entrées par l'utilisateur et affiche celles fournies par le programme. La face avant peut contenir des boutons rotatifs, des boutons poussoirs, des graphes et bien d'autres commandes ou indicateurs.

Lorsqu'on construit la face-avant, on intègre des commandes et des indicateurs, qui sont respectivement les terminaux interactifs d'entrée et de sortie du VI. Les commandes simulent les dispositifs d'entrée de l'instrument et fournissent des données au diagramme du VI. Les indicateurs simulent les dispositifs de sortie de l'instrument et affichent les données acquises ou générées par le diagramme.

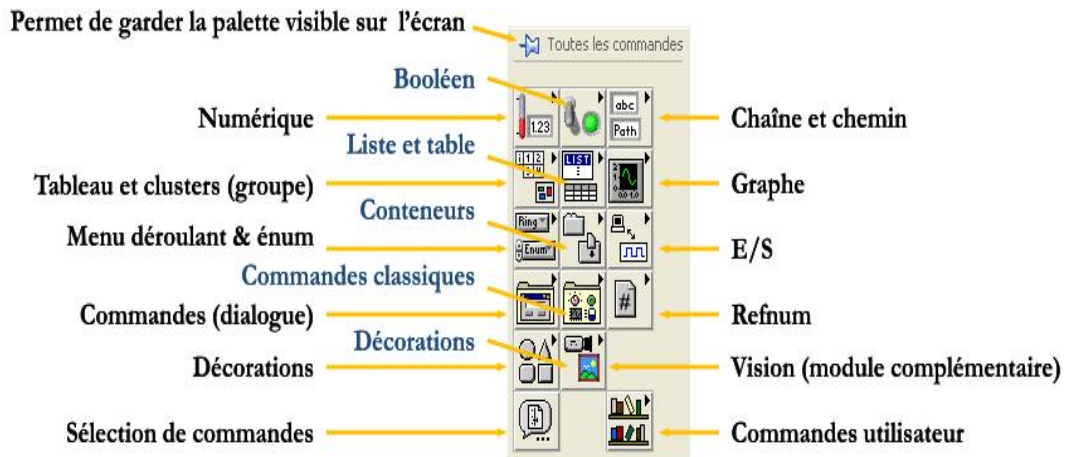


Figure IV-5 : barre d'outils de la face-avant :

Dans cette palette nous trouverons tous les éléments (commandes et indicateurs) nécessaires à la création de face-avant.

2- Le Diagramme

Le diagramme contient le code source graphique de VI. On programme le VI pour contrôler et remplir les fonctions des entrées et sorties créés dans la face-avant. Le diagramme peut contenir des fonctions et des structures issues des bibliothèques de VIs intégrées à LabView. Il peut aussi contenir des terminaux associés à des commandes et des indicateurs créés dans la face-avant.

Les objets de la face-avant apparaissent sous la forme des terminaux, comme ci contre sur le diagramme. Le terminal ne disparaît que lorsqu' on supprime les objets correspondants sur la face avant. Les objets du diagramme sont : les terminaux, les sous Vis, les fonctions, les constantes, les structures et les fils de liaison qui transfèrent les données aux autres objets du diagramme.

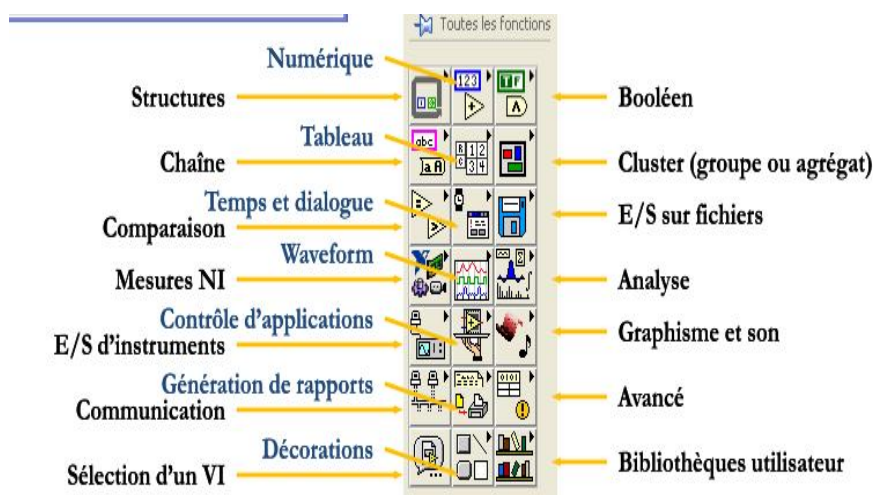


Figure IV-6 : Barre d'outils de diagramme

Dans cette palette nous trouverons tous les éléments (fonctions de base, VI Express,...) nécessaires à la création du code graphique dans la fenêtre diagramme.

IV-12) L'instrument virtuel (VI) principal de 370A

Le VI principal permet la configuration de l'appareil « 370A » en appliquant les différentes configurations nécessaires sur les différents partis du panneau avant, les différentes polarisations et la lecture des caractéristiques sont gérées en utilisant ce VI.

➤ **Face avant**

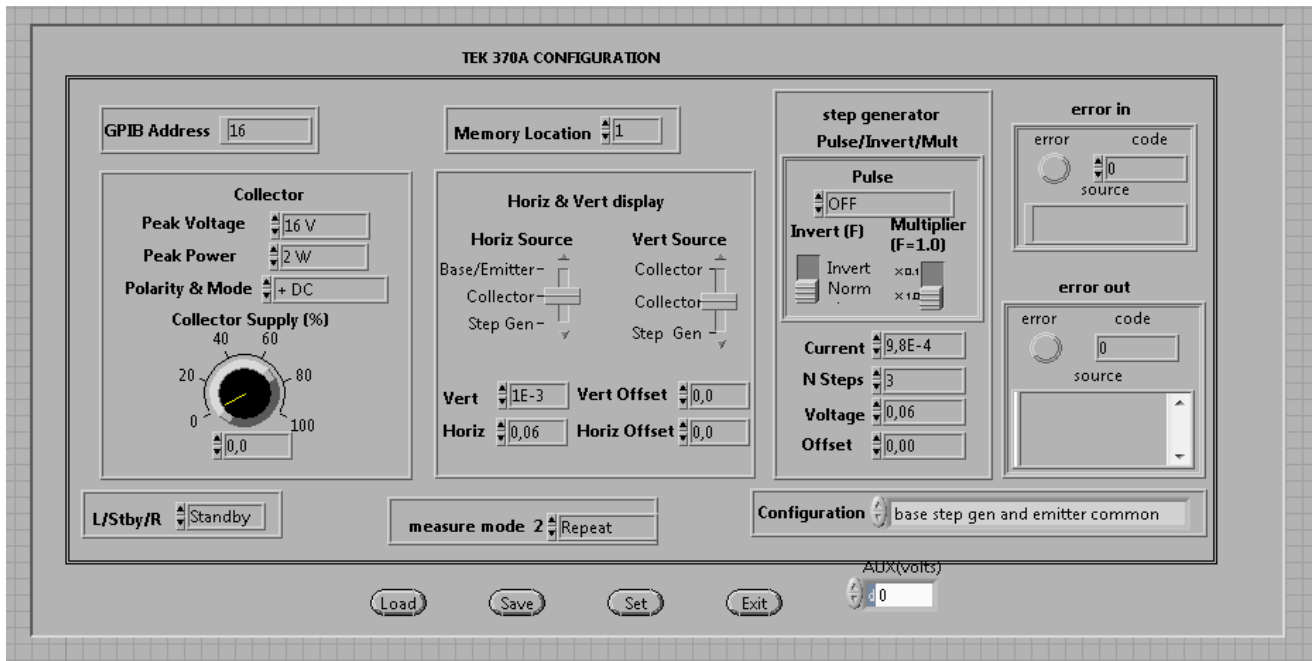


Figure IV-7 : face avant de l'instrument virtuel (VI) principal de 370A

➤ **Diagramme**

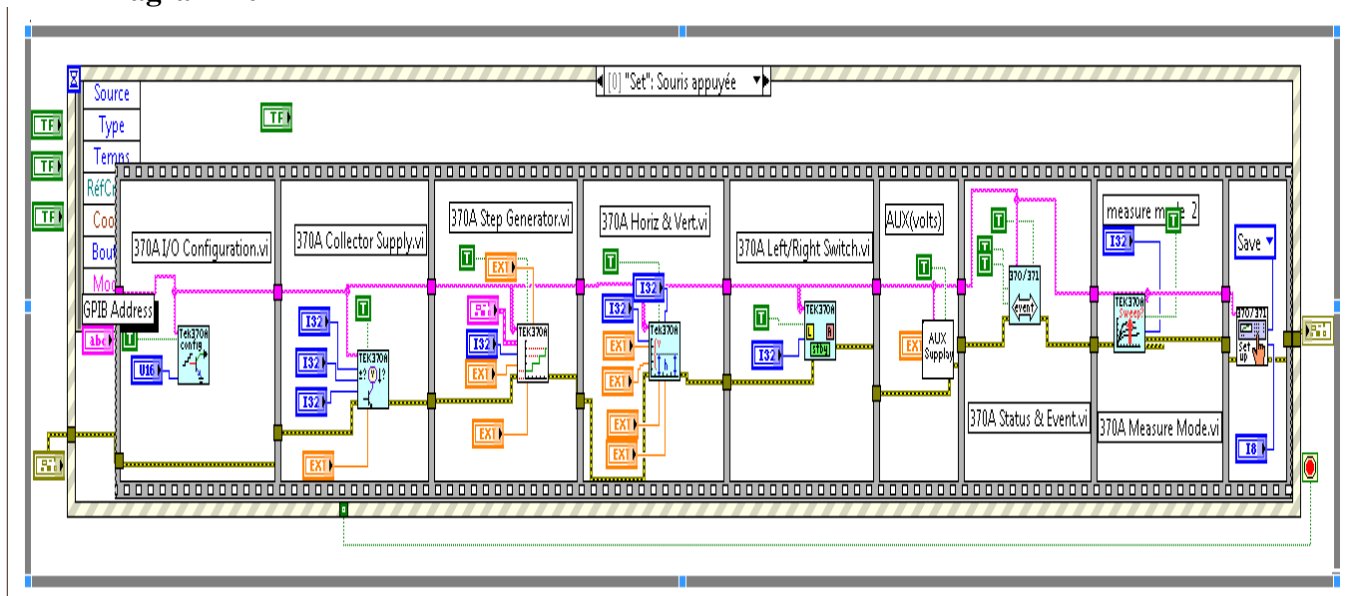


Figure IV-8 : Diagramme de l'instrument virtuel (VI) principal de 370A

Le digramme principal se compose de quatre étapes:

1: Trois structures distinctives :

- la boucle While qui répète l'exécution de son sous-diagramme tant que la structure condition est vraie.

- la structure condition, a deux sous-diagrammes, dont un seul est exécuté suivant la valeur passée à son terminal de sélection.

- la structure séquence qui exécute le code dans l'ordre numérique de ses sous-diagrammes.

2 : La communication entre les différents appareils pilotés en GPIB s'effectue au moyen de deux VI, écrire et lire les informations entre l'instrument de mesure et ordinateur, à l'aide de ces deux VI, on va pouvoir "communiquer" avec un appareil en envoyant les instructions en format ASCII et ensuite récupérer le résultat de l'opération demandée toujours au format ASCII, et un VI de vérification d'erreur qui vérifie le statut de l'appareil. Si une erreur survient l'acquisition s'arrête, les voies de l'appareil sont désactivées et une erreur est renvoyée à l'utilisateur.

3 : Un sous VI de configuration et traitement des données assure l'exécution de programme, est constituée de cinq sous VI : collector supply.vi, Horiz&Vert.vi, step Generator.vi, configuration.vi, Left/Right switch.vi. (Figure IV-9)

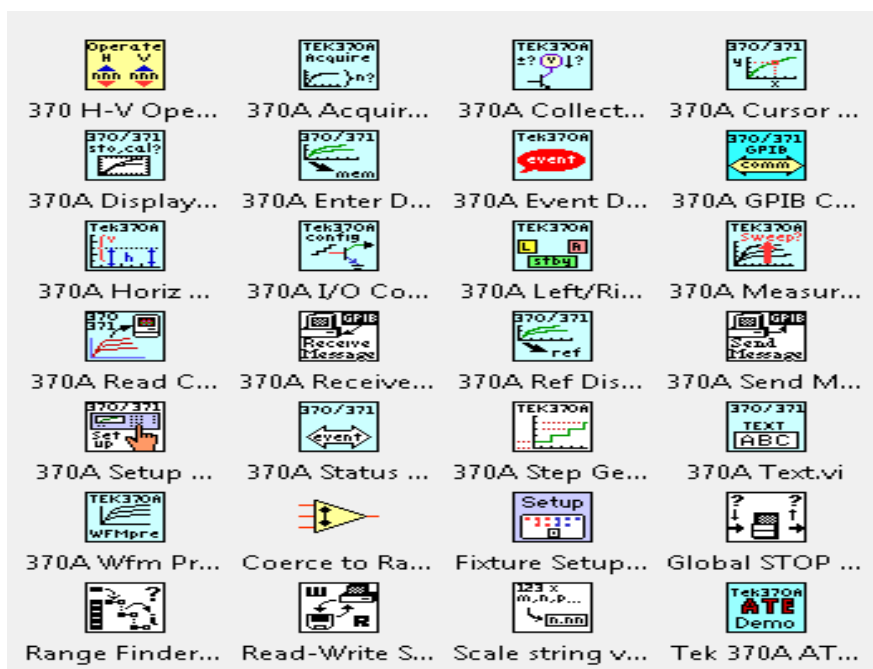


Figure IV-9 : palettes des VI de 370A

4 : Un sous VI de sauvegarde (Figure IV-10), qui enregistre les données dans un fichier tableau et affiche la caractéristique sur la face avant (Figure IV-11).

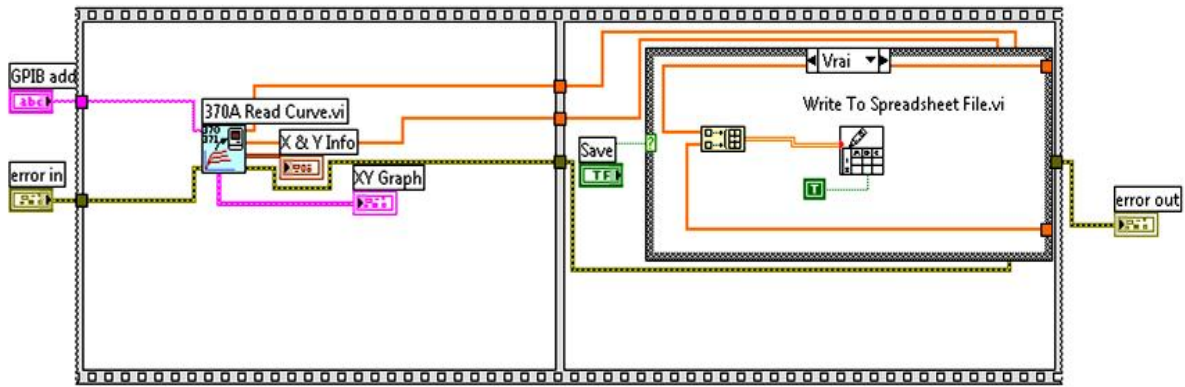


Figure IV-10 : diagramme de VI lecture et écriture des caractéristiques.

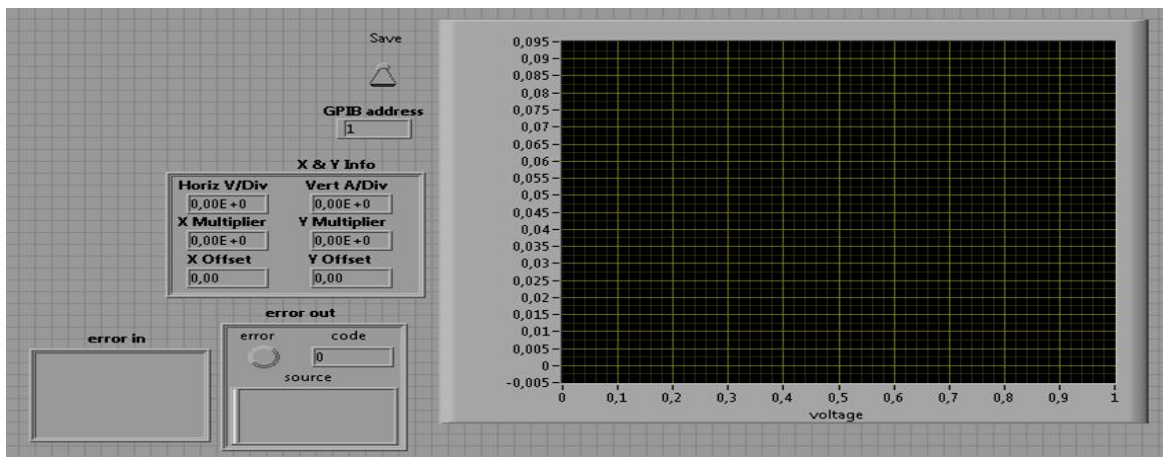


Figure IV-11 : face avant de VI lecture et mémorisation des caractéristiques.

IV-13) Description du principe de l'expérience

Le principe de l'expérience consiste à automatiser le banc de caractérisation, en construisant un VI qui nous permet d'extraire automatiquement les différentes caractéristiques des MOSFET.

IV-13.1) Exemple de caractérisation d'un transistor MOSFET

Le VI principale nécessaire pour la caractérisation d'un MOSFET est constitué de plusieurs sous programmes, chaque sous programme est composé de plusieurs sous VIs qui constituent le VI principale :

- Premier étape : Il s'agit de la désactivation des voies du 370A. En effet entre chaque test, le changement des composants sur le support de mesure se fait à la main. Il y a donc un risque électrique pour l'opérateur, et de court-circuité l'appareil. Dès la fin de l'acquisition, le

sous VI : **370A Left/Ri..**, met les voies du 370A au potentiel zéro si la condition set est vrai, la

commande du courant passe et on choisi le mode de mesure avec le sous VI : **370A Measur..**

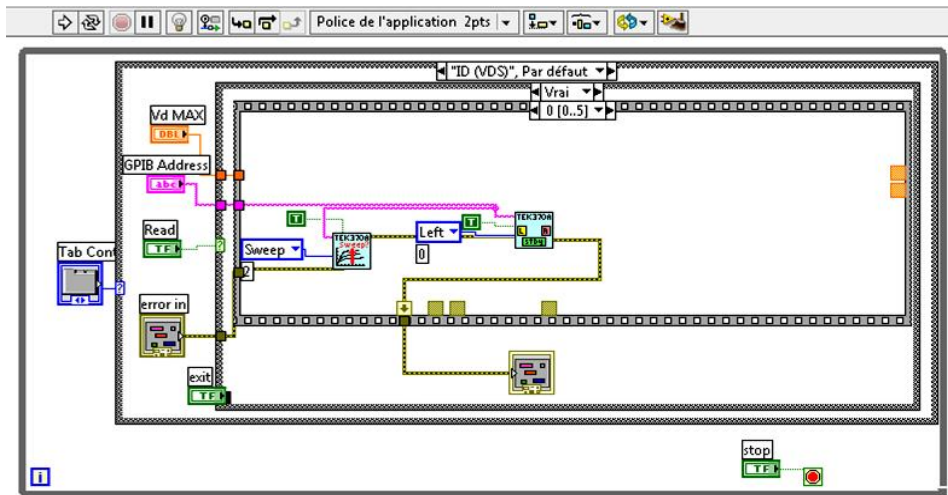


Figure IV-12 : représentation de sous VI initialisation et mode de mesure.

- La seconde étape c'est donnée la tension de polarisation sur le collecteur supply et choisir le type de la mesure, cette partie contiens une structure condition qui donne une exactitude d'exécution de la tension peak voltage. Le collecteur supply est configuré par le



sous VI : 370A Collect..., cette partie du programme s'exécute lorsque la commande set est vraie.

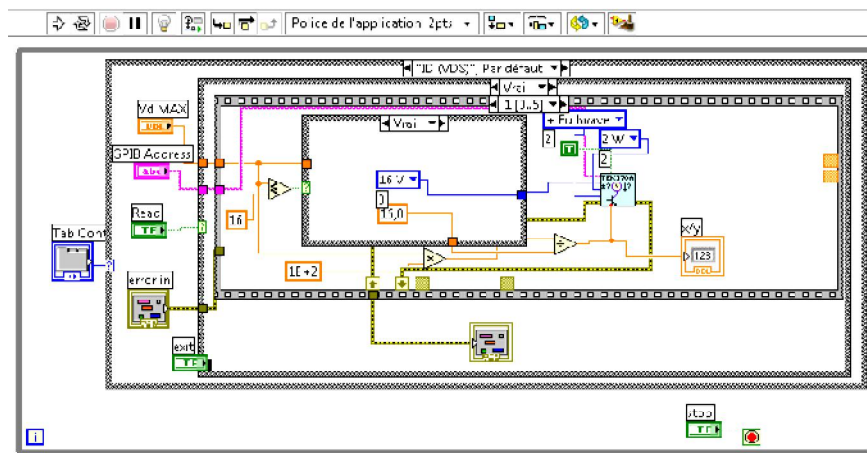


Figure IV-13 : représentation de sous VI collecteur supply et ses différentes configuration

- la troisième étape c'est le programme de step generator qui comporte le sous VI :



370A Step Ge..., plus un assembler pour assemblé les éléments individuelle de step generator et un sélecteur pour le chois du type de composant, si le sélecteur est vrai, cette fonction renvoie la valeur câblée à cas vrai, si sélecteur est faux, cette fonction renvoie la valeur câblée à cas faux.

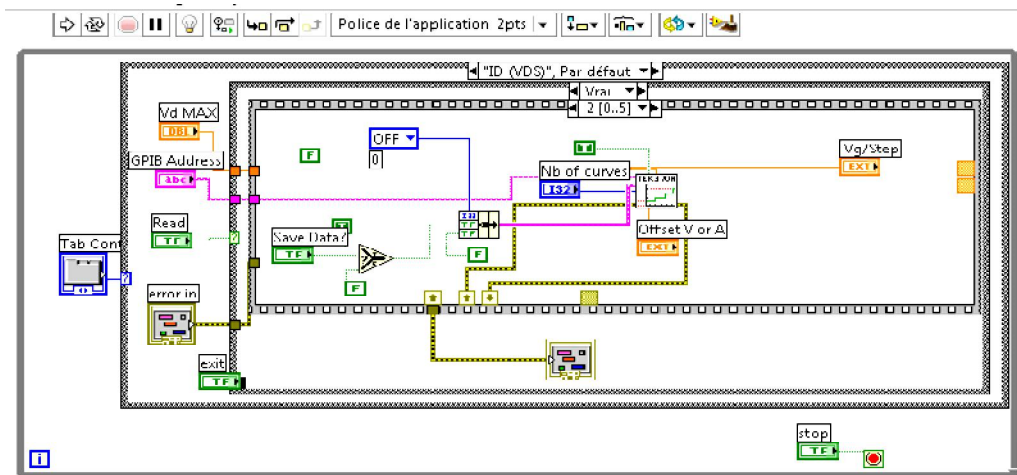


Figure IV-14 : représentation de sous VI step générateur

- la quatrième étape consiste à regrouper, le sous VI des différentes configurations

370A I/O Co., et ce-luit des commandes d'affichage horizontale et verticale 370A Horiz . c'est où niveau de cette étape le programme change ses configurations pour une caractérisation de $I_D(V_{DS})$ où bien $I_D(V_{GS})$.

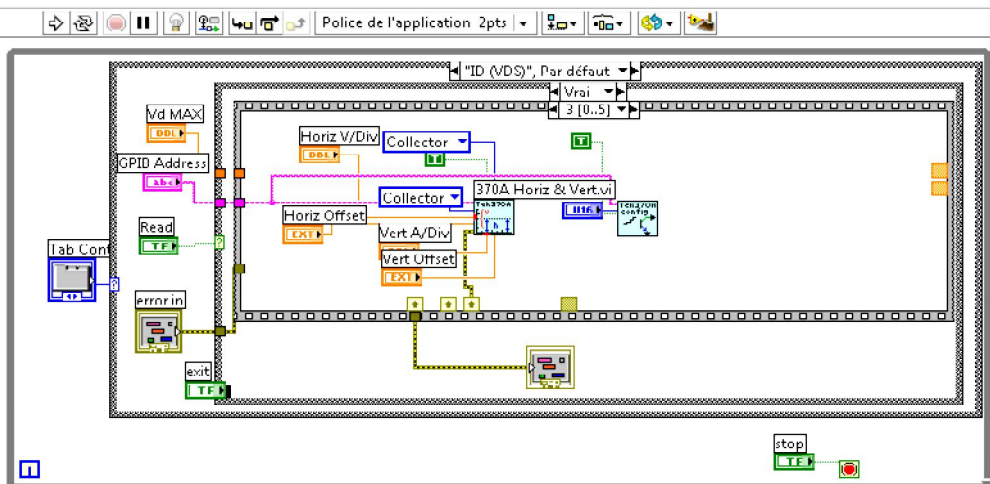


Figure IV-15 : représentation de sous VI de commande d'affichage et configuration

- la cinquième étape est mise pour la lecture des données des courbes et les affichées dans un graphique XY qui est actualisé en "temps réel", pour cela on utilise le sous VI :

370A Read C..., les données de cette étape sont alors enregistrées dans un tableau qui est construis à partir du programme de la sixième étape, Les valeurs des tensions et des courants sont alors enregistrées dans un fichier tableau, en précisant le chemin de ce fichier.

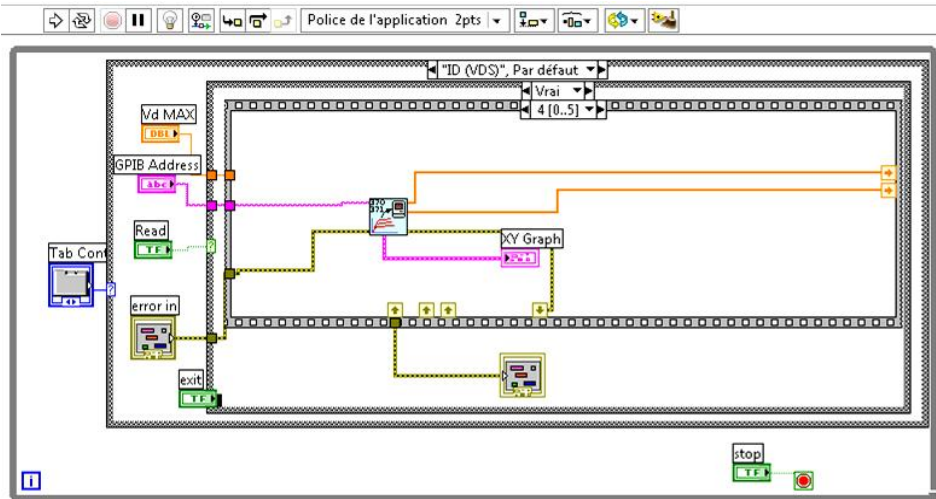


Figure IV-16 : représentation de sous VI de lecture des courbes

- Sixième étape: l'enregistrement des données acquises. Elle peut être facultative, en effet la création d'un fichier doit être demandée par l'utilisateur avant l'exécution du programme en cliquant sur une commande booléenne "écriture fichier". Cette commande



autorise l'exécution du sous VI : Read-Write S..., Ce sous VI va sauvegarder les données acquises lors des étapes précédentes sous la forme d'un tableau à deux colonnes, référençant les valeurs des courants mesurés aux tensions correspondantes. En plus il crée un en-tête qui comprends diverses informations tel que, la tension de polarisation et la valeur de la tension de seuil calculé.

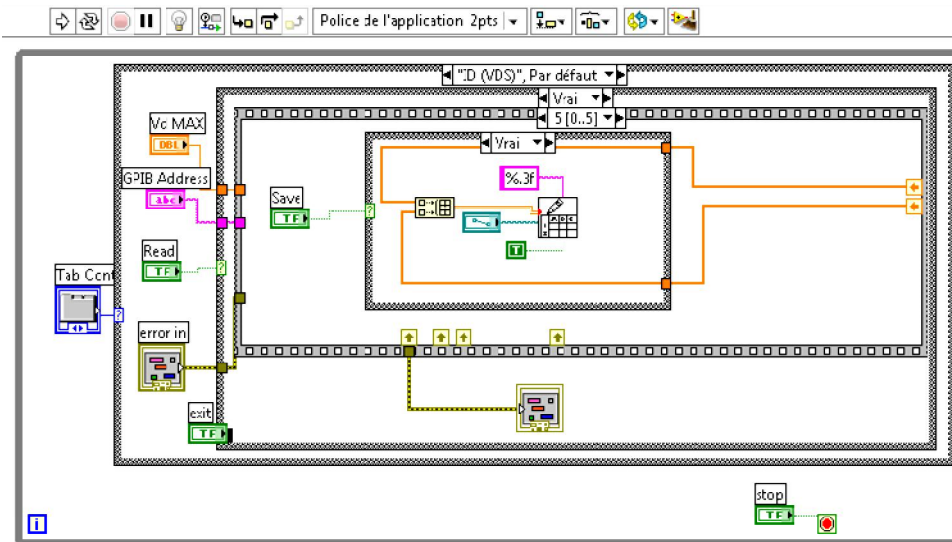


Figure IV-17 : représentation de sous VI de l'enregistrement des données



Toutes les étapes de la face diagramme sont reliées à un bus GPIB pour compléter l'acquisition des données. L'acquisition se compose d'une boucle While, qui s'exécute tant que la condition sur la valeur maximum est vraie. A chaque passage de la boucle While, la valeur minimale s'incrémente d'un pas de mesure, qui s'exécute d'une façon séquentielle, la structure séquence empilée utilisé pour garantir qu'un sous diagramme s'exécute avant ou après un autre sous-diagramme.



La commande (erreur out), permet de connaître le statut de l'appareil à la fin de l'exécution de chaque étape. Si une erreur survient, l'utilisateur est alerté et le sous VI arrête immédiatement le protocole de test. Le sous VI génère un code d'erreur qui permettra à l'utilisateur de savoir précisément quelle est l'erreur.

IV-13.2) Exécution du programme

L'exécution du program doit être faite à partir de la fenêtre face avant à l'aide du bouton d'exécution, cette exécution produit une caractéristique qui s'affiche sur l'objet indicateur XY graph de la face avant. Si on désire arrêter l'exécution et programmer avec des nouvelles instructions sans arrêter l'exécution complète du programme, on clic sur EXIT, et pour continuer l'exécution on clic sur READ, les différentes parties de la face diagramme est configurable à partir de la face avant de mesures.

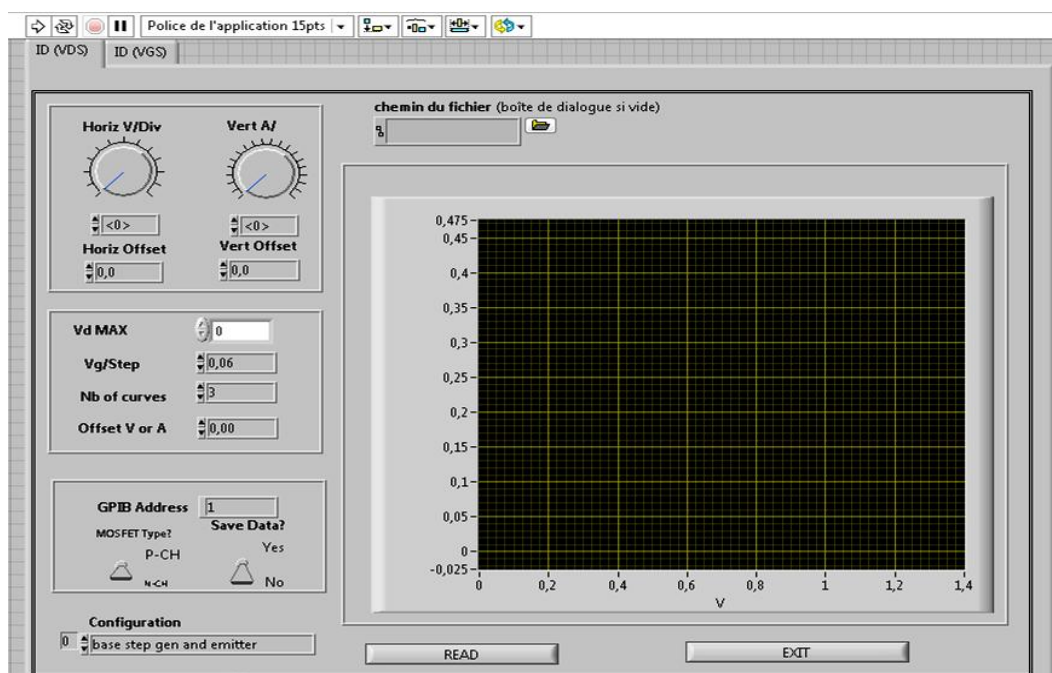


Figure IV-18 : VI de la face avant des mesures

IV-14) Récapitulatif des résultats expérimentaux

Les résultats de caractérisation d'un transistor nMOSFET obtenus au-cour de la manipulation confirme que l'automatisation de notre banc de caractérisation est satisfaisant, pour cela en doit mettre en évidence un autre logiciel tel que Originlab, Mathcad ou bien Excel pour mieux exploité les données enregistré dans le fichier tableau crée.

. Caractéristiques de grille

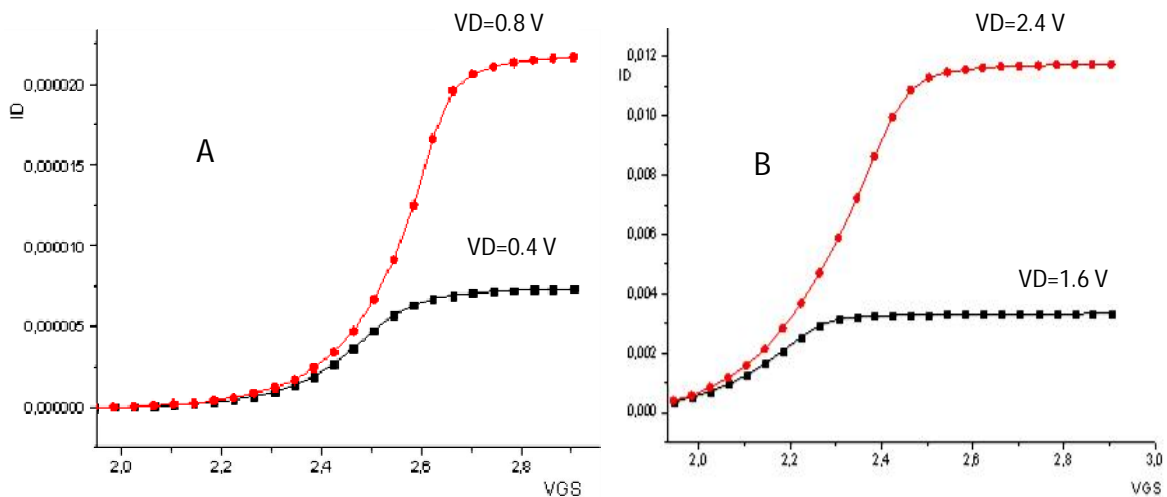


Figure IV-19 : caractéristique de transfère $I_D(V_{GS})$, A. obtenues pour ($V_{DS}=0.4V$; $0.8V$), B. obtenues pour ($V_{DS}=1.6V$; $2.4V$).

La commande d'un MOS canal N s'effectue en appliquant une tension positive entre Grille et Source. Comme dans un MOSFET de signal, on constate qu'il faut appliquer une certaine tension V_{GS} (th) pour obtenir un courant drain significatif

On remarque que le courant drain reste quasiment nul tant que la tension de commande n'atteint pas cette valeur de seuil.

Au delà de la tension de seuil, le courant drain suit approximativement de manière linéaire la tension grille-source jusque à une certain tension de polarisation où le transistor ce sature.

. Caractéristiques de drain

La figure IV-20 représente la caractéristique courant drain I_D en fonction de la tension Drain-Source, paramétrée en tension grille-source V_{GS} .

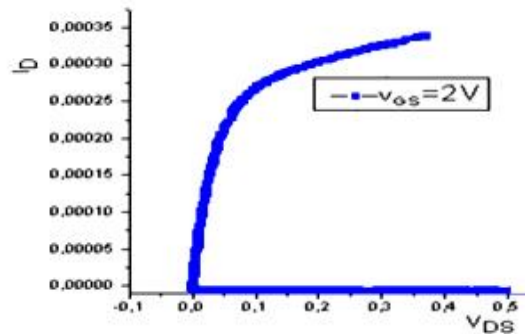


Figure IV-20: caractéristique de sortie $I_D (V_{DS})$ d'un nMOSFET

On remarque deux zones dans cette caractéristique :

- une zone à faible tension V_{DS} et un faible courant I_D dans laquelle le MOS se comporte comme une résistance $R_{DS\ on}$.
- une zone à tension V_{DS} légèrement élevée dans laquelle le courant drain I_D est quasiment indépendant de la tension V_{DS} . Cette zone est la zone de fonctionnement en amplification.

Conclusion

Bien que l'environnement LabView soit un langage de programmation graphique, le traitement des informations se fait avec des contraintes temporelles (temps réel) se traduisant d'une part en termes de rapidité, et d'autre part en termes de déterminisme de la réponse de notre test de mesure et d'automatisation sur PC.

Ce logiciel demeure plus utile et plus performant pour certaines applications de test automatique tel que l'automatisation d'un banc de caractérisation, et permet d'apporter un complément indispensable à notre formation puisque elle fut, pour moi, l'occasion de mettre en pratique mes connaissances théoriques.

Conclusion générale

Conclusion générale

Le travail réalisé dans ce mémoire a porté sur les techniques de caractérisation des MOSFET en exploitant l'automatisation d'un banc de caractérisation. Ce travail a été abordé une fois que la structure métal-oxyde-semi-conducteur et les techniques classiques de caractérisation ont été traitées.

Après l'introduction de toutes les notions et généralités concernant le MOSFET, on a trouvé que ce transistor tire ses meilleures performances en vitesse et en fréquence, de la charge d'inversion qui est contrôlée par le drain en plus de la grille et du canal conducteur de haute mobilité électronique. Ce transistor est un composant unipolaire, il ne souffre pas des effets de stockage de charge qui limitent la vitesse de fonctionnement contrairement au transistor bipolaire.

Les performances des transistors à effet de champ sont atteintes à travers une sélection rigoureuse du matériau (homogénéité) de base utilisé et un contrôle attentif des dimensions critiques du composant (longueur de grille, épaisseur de la couche active, qualité de l'oxyde), concernant la géométrie, le paramètre le plus important est la longueur de canal, sa réduction a plusieurs effets sur la mobilité ainsi que sur la transconductance du transistor. Dans le comportement réel cependant, lorsque la longueur du canal descend au-dessous du micromètre, les effets de canaux courts deviennent très influents par conséquent un choix optimal de tous ses paramètres devient nécessaire, i.e. la mise à l'échelle du transistor pour optimiser l'ensemble de ses performances.

Pour bien comprendre les différents phénomènes régissant le fonctionnement et la fiabilité de notre transistor, l'étude des états d'interface a une importance capitale pour les technologies d'avenir ce qui fait appel à l'étude d'une technique adaptée comme le pompage de charge qui donne des informations sur la densité moyenne des défauts à l'interface silicium-isolant et permet aussi d'évaluer la répartition énergétique dans la bande interdite du semi-conducteur.

Les mesures $I(V)$ permettant l'extraction des principales caractéristiques électriques des transistors MOS comme la tension de seuil, la mobilité, la transconductance et la relation entre la tension de la grille et le potentiel de surface, pour cela on a mis en évidence dans la partie pratique l'utilisation d'un instrument de caractérisation avancé à haute résolution qui nous permet d'extraire les différentes caractéristiques des composants électroniques, micro et nanoélectronique. En exploitant ses différentes configurations et sa possibilité

Conclusion générale

d'interfaçages avec d'autres instruments de mesure et l'automatisation en utilisant des logiciels métriques.

La réalisation du programme nous a permis d'acquérir une expérience dans le domaine des communications GPIB et la programmation sous LabView (instruments de mesure). En perspective la mise au point d'un banc de caractérisation des MOSFET, nous permettra de mieux cerner les paramètres contrôlant la fiabilité et la sensibilité des composants micro et nanoélectroniques cela pour bien conduire les nouvelles révolutions de la micro et nanotechnologies.

Ce travail étant un support fondamental, il pourra être complété par la réalisation d'expériences sur différents composants.

[1] H. Mathieu, Physique des semi-conducteurs et des composants électroniques, 6^{ème} édition, Dunod, Paris, 2009.

[2] Thomas SKOTNICKI, Transistor MOS et sa technologie de fabrication, Techniques de l'Ingénieur, traité d'électronique E2430.

[3] JOHN MULVEY, SEMICONDUCTOR DEVICE MEASUREMENTS, TEKTRONIX MEASUREMENT CONCEPTS.

[4] Operator Manual, Programmable Curve Tracer Tektronix 370A, 070-7779-05

[5] Service Manual, Programmable Curve Tracer Tektronix 370A, 070-7780-06

[6] B Sinardet, Liaison et interfaçage d'instruments de laboratoires – GPIB, 15^{ème} rencontre des électroniciens de Midi-Pyrénées 20 Octobre 2011

[7] Nicolas POUSSET, Cours d'initiation au logiciel labVIEW, Dernière mise à jour : 03/02/10

[8] Robert FRANCOIS, GENERALITES SUR LabVIEW, 24/06/98

[9] Thèse Emmanuel Bouhana, Thèse de DOCTORAT.

« Analyse du comportement petit signal du transistor MOS : contribution à une nouvelle approche d'extraction et de modélisation pour des applications RF » Soutenu publiquement le 29 octobre 2007

[10] Thèse Sandrine BERNARDINI. Thèse de DOCTORAT.

« MODELISATION DES STRUCTURES METAL-OXYDE-SEMICONDUCTEUR (MOS): APPLICATIONS AUX DISPOSITIFS MEMOIRES ». Soutenu publiquement le 8 octobre 2004

[11] Thèse Pascal MASSON. Thèse de DOCTORAT.

« ETUDE PAR POMPAGE DE CHARGE ET PAR MESURES DE BRUIT BASSE FREQUENCE DE TRANSISTORS MOS A OXYNITRURES DE GRILLE ULTRA-MINCES ». Soutenu publiquement le 13 janvier 1999

[12] Thèse Hakim ACHOUR, Thèse de DOCTORAT.

« Etude en courant continu et en bruit basse fréquence, en fonction de la température (10 K, 300 K), de transistor FinFETs ». Soutenue publiquement en Juin 2014

[13] Thèse Krunoslav ROMANJEK. Thèse de DOCTORAT.

« CARACTÉRISATION ET MODÉLISATION DES TRANSISTORS CMOS DES TECHNOLOGIES 50nm ET EN DEÇÀ » Soutenue publiquement le 9 Novembre 2004

[14] Thèse de Yves MANEGLIA. Thèse de DOCTORAT.

« Analyse en profondeur des défauts de l'interface Si-SiO₂ par la technique de pompage de charges » Soutenue publiquement le 18 décembre 1998

http://www.interfacebus.com/Design_Connector_GPIB.html

<http://www.ni.com/labview/community/f/>

Annexe

Annexe : Théorie des opérations interne de 370A

Cette section décrit le fonctionnement des circuits de 370A, en présentant une description de son schéma fonctionnel.

Description de schéma fonctionnel

La description qui suit est une vue d'ensemble de la circuiterie de Tektronix 370A. Le schéma de la Figure 2-14 est un excédent de tout le schéma fonctionnel du 370A. Les nombres joints dans les carreaux dans chaque bloc sur cette figure indiquent les diagrammes schématiques liés aux blocs.

Le 370A se compose de cinq sections fonctionnelles principales :

1. Collector Supply
2. Data Acquisition and Display (acquisition et affichage de données)
3. Control and Processing (commande et traitement)
4. Interface
5. Power Supply

Générateur des fonctions (Stimulus Generators)

Les générateurs des fonctions simulent des conditions de fonctionnement pour le DUT en produisant les tensions et les courants qui sont appliqués au DUT. Ils incluent le Collector Supply, le Step Generator, le Aux Supply, et les circuits PLL et d'horloge.

Les circuits PLL et d'horloge produit d'un signal synchrone pour le Step Gen et le générateur de signal alternatif. Ce circuit produit également des signaux synchrones pour les circuits d'acquisition.

Ce bloc comprend les circuits suivants :

AUX GEN, STEP GEN, PLL and CLOCK Circuits Diagram 4a

SIN GEN Circuit, Diagram 4b

Collector Supply Amp Circuit, Diagram 10

AUX SUPPLY et Step Amp Circuits, Diagram 11

H.V. Module Circuit, Diagram 12

L.V. Relay Circuit, Diagram 13

Collector Terminal Circuit, Diagram 27

Acquisition et affichage de données (Data Acquisition and Display)

Ces circuits montrent l'effet du Collector Supply et le Step Generator sur le dispositif sous teste DUT.

Le bloc consiste principalement des circuits Sense, circuit d'acquisition, circuit d'affichage numérique, circuit d'affichage

Le circuit Sense amplifie des tensions et des courants de chaque borne du dispositif DUT. Ce circuit compense également des erreurs produites par les capacités parasite entre les bornes de DUT et le Collector Supply. l'amplification de courant et de tension est contrôlable.

Le circuit d'acquisition convertit des données analogiques à des données numériques, c.-à-d., chercher les fonctions analogique et les converti au numérique. Ces données acquises sont envoyées au circuit d'unité centrale pour le traitement.

Le circuit d'affichage numérique Convertit des données numériques en signaux d'affichages analogiques. Ces données numériques incluent la courbe stockée et l'information de fonctionnement.

Les circuits d'acquisition et d'affichage de données comprennent :

Acquisition Circuit, Diagram 5

Display Counter Circuit, Diagram 6

Display D/A Converter Circuit, Diagram 7

Display Offset Circuit, Diagram 8

Display Select Circuit, Diagram 9

Vertical Sense, Sense Board Interface Circuits, Diagram 14

Horizontal Sense Circuit, Diagram 15

CRT Output Circuit, Diagram 19

H.V. Power Supply Circuit, Diagram 21

Commande et traitement (Control and Processing)

Ces circuits commandent le 370A et traitent des données acquises. Ils incluent le circuit d'unité centrale de traitement (CPU Circuit), Circuit de panneau avant (Front Panel Circuit), et circuit mémoire (Floppy Disk Circuit).

Le circuit d'unité centrale (CPU) commande toutes les opérations du 370A, compris la commande de Collector Supply et celle de Step Generator, la commande de circuit Sense, de

l'écran d'affichage CRT, la commande de panneau avant (Front Panel), et contrôle de mémoire (Floppy Disk)... etc, Le circuit traite également les données acquises du dispositif à l'essai.

Ces opérations sont commandées par le microprocesseur et ses programmes de fonctionnement par l'adresse des données, et les lignes de bus de commande.

Le circuit de panneau avant (Front Panel) connecte les indications au 370A. Ce circuit lit les clés, des commutateurs et l'information rotatoire d'encodeur pour placer le 370A à l'état désiré de la mesure.

Le circuit de mémorisation (Floppy Disk Circuit) acquérir des données du dispositif sous l'essai.

La commande et les circuits de traitement comprennent :

CPU Circuit, Diagram 2 and 3

Front Panel Circuit, Diagram 15b, 16, 17, 18 and 24

Floppy Disk Circuit (FDD), Diagram 25

Interface :

Ces circuits connectent les données de microprocesseur avec les périphériques de l'équipement. Le circuit comprend le circuit d'interface de GPIB (General Purpose Interface Bus) et le circuit de commande Plotter Control. Le circuit est représenté sur le diagramme 22.

Power Supply

Ces circuits fournissent la puissance de fonctionnement de basse tension pour le 370A. Ces tensions à leur tour sont employées pour produire des tensions élevées, comme cela utilisé sur le tube CRT. Il y a deux circuits principaux, le Power Supply et le générateur de signal d'interruption (Interrupt Signal Generator).

Le Power Supply convertir les courant alternative sur des lignes de tensions en courant continu qui assurent la puissance des opérations de 370A.

Le générateur de signal d'interruption produit des signaux d'interruption de temporisateur. Ces signaux synchronisent les circuits de 370A, et fournissent un arrêt inoffensif quand la puissance est faible. Les circuits sont représentés sur les diagrammes 10 et 20 (L.V. Power Supply).

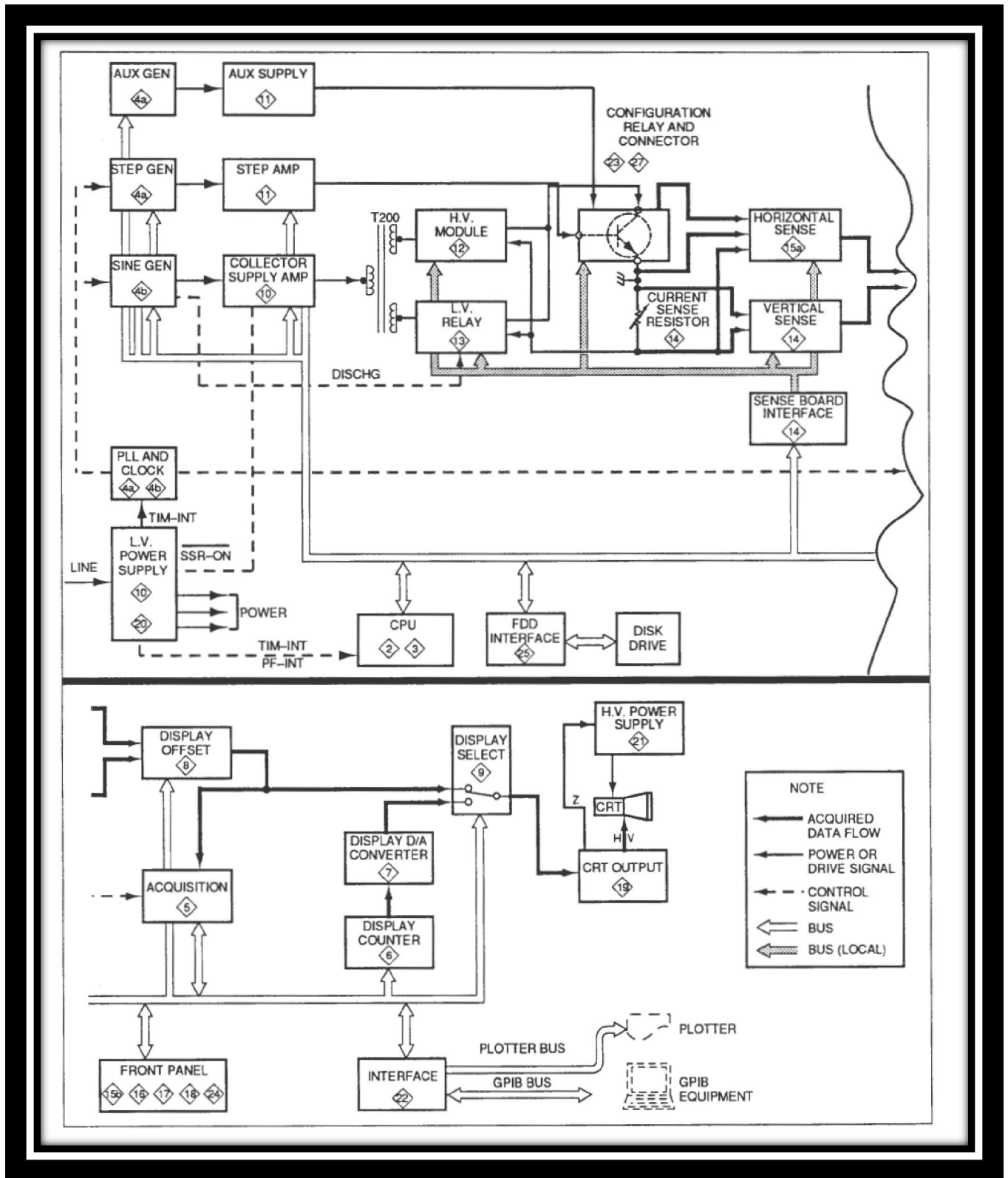


Figure : Bloc Diagramme de traceur de courbe programmable Tektronix 370A.