

RÉPUBLIQUE ALGÉRIENNE DÉMOCRATIQUE ET POPULAIRE
MINISTÈRE DE L'ENSEIGNEMENT SUPÉRIEUR
ET DE LA RECHERCHE SCIENTIFIQUE



UNIVERSITÉ MOULOUD MAMMERI DE TIZI OUZOU
FACULTÉ DE GÉNIE ÉLECTRIQUE ET D'INFORMATIQUE
DÉPARTEMENT ÉLECTRONIQUE

PROJET DE FIN D'ÉTUDES

En vue de l'obtention du diplôme d'ingénieur d'état en électronique

Option : Contrôle

THÈME :

**MISE EN ŒUVRE D'UNE DSPACE 1102
POUR UNE APPLICATION SUR UN HACHEUR S RIE**

Proposé et dirigé par :

M^{lle} : KACHENOURA. R

Mme : IASSAMEN.A

Étudié par :

M^r : TOUATI LYÉSS

M^r : TEZKRATT SID AL

PROMOTION 2010

Dédicace

*C'est avec toute mon affection que
Je dédie ce modeste travail :*

*A celle qui m'a donné la vie et qui m'a apporté sans
cesse son amour, ma mère.*

*A Mon très cher père qui m'a apporté son
Soutien et Encouragement...*

*A mes très chers frères et chères sœurs.
A toute ma famille, petits et grands
Et
A tous mes amis*



Remerciement

*En premier lieu, on tient à remercier **LE**
BONDIEU, notre créateur pour nous avoir donné
la volonté d'accomplir ce travail.*

*On tient à exprimer nos vifs remerciements à
tous les professeurs qui nous ont aidés tout au
long de notre cursus universitaire, notre
promotrice M^{lle} KECHENOURA. R.*

*Nos derniers remerciements vont à tous ceux qui
ont contribué de près ou de loin pour
l'aboutissement du travail, surtout
IASSAMEN. A.*



Table des matières

Chapitre I : Installation de la carte DS1102

Introduction Générale.

I) Introduction	1
I-1) Historique sur les DSP	1
I-2) Les DSP.....	1
I-2.1) Généralités sur les DSP.....	1
I-2.2) Caractéristiques des DSP.....	1
I-2.3) Domaines et applications des DSP.....	2
I-2.4) Numérisation d'un signal	3
I-3) Notion de temps réel	4
I-3.1) Les systèmes dits à contraintes <i>souples</i> ou <i>molles</i> (<i>soft real time</i>).....	5
I-3.2) Les systèmes dits à contraintes dures (<i>hard real time</i>).....	5
Conclusion.....	6
I-4) Installation et mise en marche de la carte dSPACE1102.....	6
I-4.1) Définition de la DS1102.....	6
I-4.2) Précaution et configuration à la manipulation.....	7
I-4.3) Branchement de la carte	7
I-4.4) Compatibilité de la machine hôte	7
I-4.4.1) Le port ISA	7
I-4.4.2) Modèle de la machine.....	8
I-4.4.3) Le processeur compatible.....	8
I-4.4.4) Mémoire nécessaire.....	9
I-4.4.5) systèmes d'exploitation.....	9
I-4.6) Installation du logiciel <i>ControlDesk</i>	10
I-4.6.1) Définition de <i>ControlDesk</i>	10
I-4.6.2) Pré-requis pour installer <i>ControlDesk</i>	10
I-4.6.3) Installation des logiciels additionnels.....	10
I-4.6.3.1) Matlab/Simulink.....	10
I-4.6.3.2) Texas instrument ANSI-C compiler.....	11
I-4.6.4) Les protections contre l'usage illicite	11
I-4.6.4.1) La licence Key	11
I-4.6.4.2) La clé mécanisme (<i>dongle</i>).....	11

I-4.6.5) L'installation.....	12
I-4.6.6) Installer une Expansion box	12
I-5) Configuration de <i>ControlDesk</i>	12
I-5.1) Mise en marche du <i>ControlDesk</i>	12
I-5.2) Configuration du mode de connexion.....	13
I-5.2.1) Définition	13
I-5.3) Choix du mode de connexion	13
I-5.4) Enregistrement de la carte DS1102.....	14
I-5.4.1) Définition	14
I-5.5) Choix de la plage mémoire pour la DS1102	14
I-5.6) Test de configuration de la DS1102	15
Conclusion	16

Chapitre II : Etude de l'interface (*ControlDesk* et périphériques) de la dS1102

II)Introduction	17
II -1) Description du CP1102 et du CLP1102.....	17
II-1.1) CP1102 ou <i>control panel</i>	17
II-1.2) CP1102 Control LED Panel:.....	17
II-2) Description des connecteurs du CP1102 et leurs références à la bibliothèque Simulink	18
II-2.1) Connecteurs BNC femelle	18
II-2.1.1) Le câble coaxial	18
II-2.1.2) Liaison avec la bibliothèque Simulink.....	19
II -2.1.2.1) Les convertisseurs analogique/numérique CAN	19
II -2.1.2.2) Caractéristiques des entrées/sorties du CAN	20
II -2.2) Configuration des convertisseurs sous Simulink	20
II -2.3) Convertisseur numérique/analogique CNA	20
II -2.3.1) Caractéristiques des entrées/sorties du CNA	21
II-2.3.2) Configuration des CNA	21
II -2.3.3) Configuration de la valeur initiale.....	21
II -2.3.4) Configuration de la valeur finale.....	21
II-2.4) Connecteur d'entrée/sortie Numérique	22
II-2.4.1) Référence des différentes I/O dans la bibliothèque Simulink	23

II -2.4.2) Configurations des entrées et sortie Numérique	24
II -2.5) Connecteurs encodeurs incrémental	25
II -2.5.1) Définition d'un encodeur incrémental	25
II -2.5.2) Acquisition de donnée de l'encodeur incrémental	26
II -2.5.3) Initialisation	26
II -2.5.4) Méthode de calcul de la position angulaire	27
II-2.6) Le connecteur RS232	27
II-2.7) Connecteur RS422 de capture/comparaison	28
II-3) Le bloc PWM	28
II-3.1) Caractéristique de sortie du bloc PWM	28
II-3.2) Configuration du nombre de canaux	29
II-3.3) Résolution de chaque canal	29
II-3.4) Configuration de la valeur initiale et de la valeur finale	29
II-3.5) Le signal PWM correspondant	30
II-4) Les interruptions	31
II-4.1) Localisation des entrées des interruptions	31
II-5) Utilisation de l'outil <i>ControlDesk</i> et Simulink	32
II-5.1) Introduction	32
II-5.2) Création d'un diagramme Simulink	32
II-5.3) Compilation et téléchargement du diagramme Simulink	33
II-5.4) Démarrer <i>ControlDesk</i> :.....	35
II-5.5) Vue d'ensemble de <i>ControlDesk</i>	35
II-5.5.1) Rôle de chaque boîte de dialogue	36
II-6) Le fichier (*.sdf).....	37
II-7) Espace de travail	37
II-8) Définition des instruments disponibles.....	37
II-8.1) Instruments de contrôle	37
II-8.2) Instruments d'acquisition	38
II-9) Création d'une expérience	39
II-9.1) Ouverture du fichier relatif à cette application	40
II-9.2) Ajout d'Instrumentation Layout	41
II-9.3) Ajout des variables à l'instrumentation Layout	43
II-9.4) Modification des paramètres du signal	43
II-9.5) Simulation d'une expérience	44
II-9.6) Arrêt de la simulation	45
II-9.7) Sauvegarder une expérience et impression des signaux	46

II-9.8) Exploitation du fichier sauvegardé	48
Conclusion	49

Chapitre III : Etude théorique du montage à réaliser

III) Introduction	50
III-1) Classification des composants	50
III-2) Transistor bipolaire	50
III-2.1) Transistor type NPN	51
III-2.2) Transistor type PNP	51
III-2.3) Principe de fonctionnement du transistor bipolaire NPN en commutation	52
III-2.4) Avantages et inconvénient du transistor bipolaire	53
III-3) Transistors MOSFET: (Metal Oxyde Silicom Field Effect Transistor).....	53
III-3.1) MOSFET à appauvrissement D-MOSFET	53
III-3.1.1) Structure du MOSFET à appauvrissement canal N	53
III-3.2) Les MOSFET à enrichissement E-MOSFET.....	54
III-3.2.1) Structure du MOSFET à enrichissement canal N.....	54
III-3.2.2) Structure du MOSFET à enrichissement canal P	55
III-3.3) Avantages et inconvénients du transistor MOSFET.....	55
III-4) Transistors IGBT: (Insulated Gate Bipolar Transistor)	56
III-4.1) Généralités.....	56
III-4.2) Structure Physique d'un IGBT	56
III-4.3) Modélisation statique des puces IGBT	67
III-4.4) Modélisation des effets capacitifs des puces IGBT.....	58
III-4.5) Considérations importantes.....	59
III-4.6) Cause de destruction d'un IGBT	60
III-5) Hacheur	61
III-5.1) Définition	61
III-5.2) Hacheur série	61
III-5.3) Structure.....	61
III-5.3.1) Cellule de commutation	61
III-5.4) Caractéristiques statique des interrupteur et commutation	62
III-5.5) Relations fondamentales	64
III-5.6) Valeur moyenne de U_S	65
III-5.7) Courant dans l'inductance L_S	66
III-5.8) L'ondulation du courant I_S	66

Chapitre IV : Réalisation pratique et essais expérimentaux

IV) Introduction.....	69
IV-1) Synoptique du travail à réaliser	69
IV-2) Rôle et description de chaque partie.....	69
IV-2.1) Partie commande	69
IV-2.1.1) Le signal de commande	69
IV-2.2) Isolation galvanique.....	70
IV-2.2.1) Principe de fonctionnement de l'Optocoupleur.....	70
IV-2.2.2) Calculs des résistances R_M et R_L	72
IV-2. 3) Circuit de mise en forme des signaux de commande	72
IV-2.3.1) Brochage du CD4069	73
IV-2.4) Le circuit d'attaque	73
IV-2.4.1) Caractéristique du driver IR2113	73
IV-2.4.2) Brochage de l'IR2113	74
IV-2.4.3) Fonctionnement du driver pour un bras d'onduleur	74
IV-2.4.4) Circuit de Bootstrap	75
IV-3) Réalisation du circuit imprimé	76
IV-3.1) Réalisation du schéma électrique sous Protel	76
IV-3.2) Exposition du circuit imprimé aux rayons UV	76
IV-3.3) La gravure	76
IV-3.4) Le perçage	77
IV-3.5) Implantation des composants	77
IV-4) Essais expérimentaux.....	78
IV-4.1) Essais avec un générateur de fonction	78
IV-4.2) Essais avec la dS1102	80
IV-4.2.1) avec Alpha=0.5	81
IV-4.2.2) Pour Alpha=0.4.....	83
IV-4.2.1) Pour Alpha=0.7.....	84
Conclusion	85
Conclusion Générale.....	86

Conclusion Générale :

Au terme de ce travail nous sommes arrivés d'une part à faire fonctionner la carte de contrôle DS1102, et définir le processus de son installation et son utilisation ensuite générer un signal de commande qui est caractéristique de la carte à savoir un signal avec un rapport cyclique contrôlé.

Ensuite on a pu vérifier son fonctionnement expérimentalement après avoir réalisé une maquette d'un hacheur série respectant toutes les consignes de sécurité relative au bon fonctionnement de la DS1102 et retrouver à la sortie du hacheur la tension voulue relative à la valeur du rapport cyclique injecté.

Cette étude nous a permis d'apporter un complément indispensable à notre formation, en enrichissant celle-ci par des connaissances nouvelles sur l'électronique de puissance.

On espère qu'on a été au bout de la tâche qui nous a été confiée et que notre travail, puisse servir de support pour les travaux à venir.

Chapitre I

Installation de la carte DS1102.

I) Introduction :

On assiste aujourd'hui à des événements majeurs marqués par le développement des cartes d'acquisitions et de contrôles à temps réels basés sur un type particulier de microprocesseur, c'est le **DSP** (*Digital Signal Processing*). La puissance et la rapidité de calcul de ces composants est le motif de leurs utilisations dans des domaines variés.

I- 1) Historique sur les DSP :

Vers les années 70, les DSP ont été initialement développés pour des applications de radars militaires et de télécommunications cryptées, c'est *Texas Instruments* qui en 1978 a introduit un DSP pour la synthèse de la voix pour des applications grand public.

Quinze ans plus tard, les DSP deviennent des composants incontournables dans le domaine de l'électronique grand public. Les domaines d'application du traitement numérique du signal sont nombreux et variés. De nos jours leur utilisation a permis la maîtrise de procédés industriels inimaginables avec l'électronique analogique [1].

I-2) Les DSP :**I-2.1) Généralités sur les DSP :**

Un *Digital Signal Processor* ou DSP en anglais, soit « processeur de signal numérique », est un microprocesseur optimisé pour des calculs, son application principale est le traitement du signal numérique (filtrage, extraction des signaux, etc.), d'où son nom.

Un DSP est un processeur dont l'architecture est optimisée pour effectuer des calculs complexes sur une période de l'horloge, mais aussi pour accéder très facilement à un grand nombre d'entrées-sorties numériques ou analogiques, pour cause, la compatibilité des signaux ne pose pas de problèmes de traitement, du fait que tout signal analogique est traduit facilement en numérique pour pouvoir être traité [2].

La fonction principale utilisée dans le DSP est la fonction MAC (*Multiply and Accumulate*), c'est-à-dire une multiplication suivie d'une addition et d'un stockage de résultat.

I-2.2) Caractéristiques des DSP [2] :

Tous les systèmes à bases de DSP bénéficient des avantages suivants :

➤ **Souplesse de la programmation :**

Un DSP avant tout est un processeur exécutant un programme. Ceci signifie que le système bénéficie donc d'une grande souplesse de développement, les fonctions de traitement numérique peuvent évoluer en fonction des mises à jour des programmes, cela pendant toute la durée de vie du produit incluant le système, ainsi modifier par exemple tel ou tel paramètre d'un filtre numérique ne nécessite pas un changement matériel.

➤ **Implémentation d'algorithmes adaptatifs:**

Une autre qualité issue de la souplesse de programmation c'est qu'il est possible d'adapter une fonction de traitement numérique en temps réel suivant certains critères d'évolutions du signal (exemple les filtres adaptatifs, les algorithmes prédictives (les algorithmes à réponse pile).....).

De plus certaines fonctions de traitement du signal sont difficiles à implanter en analogique, voire irréalisables (exemple : un filtre à réponse en phase linéaire).

➤ **Stabilité :**

En analogique, les composants sont toujours plus ou moins soumis à des variations paramétriques en fonction de la température, de la tension d'alimentation, du vieillissement, etc.... Une étude sérieuse doit tenir compte de ces phénomènes, ce qui complique considérablement l'élaboration des modèles et augmente leurs temps de développement, ces inconvénients n'existent pas en numérique.

➤ **Répétitivité et reproductibilité:**

Les valeurs des composants analogiques sont définies avec une marge de précision plus ou moins grande. Dans ces conditions, aucun montage analogique n'est strictement reproductible à l'identique, il existe toujours des différences qu'il convient de maintenir dans des limites acceptables. Un programme réalisant un traitement numérique est par contre parfaitement reproductible « à l'infini ».

I-2.3) Domaines et applications des DSP :

Les DSP sont généralement utilisés avec des systèmes qui comportent une quantité importante de calculs, nécessitant une rapidité dans l'exécution de ces algorithmes. On peut les trouver dans plusieurs domaines. Le *tableau (I.1)* montre les divers domaines d'utilisation du DSP :

Domaines	Applications
Contrôle	-Asservissement -Robotique
Télécommunication	-Modems - Multiplexeurs -Fax -Cryptage de données
Multimédia et imagerie	-Traitement d'image - Compression des images et du son -Suppression des bruits parasites
Militaire	-Traitement d'image - Radar -Sonar -Guidage de missile -Calculateur de trajectoires -Communication et sécurité -Navigation
Médical	-Echographie - Imagerie - Médicale
Instrumentation	-Analyse spectrale -Suppression de bruit
Grand public	-Automobile -Electroménager -Jeux -Synthétiseurs musicaux -Téléphone

Tableau (I.1) : Domaines d'applications des DSP.

I-2.4) Numérisation d'un signal [2] :

Les signaux physiques sont généralement analogiques. Pour les traiter avec un DSP, il faut les échantillonner et convertir chaque échantillon en une donnée numérique. Cette conversion est réalisée par un convertisseur analogique/numérique (CAN). La conversion se décompose en une quantification et une numérisation (codage) de la valeur quantifiée. Réciproquement, les résultats numériques fournis par un DSP peuvent être convertis en signaux analogiques à l'aide d'un convertisseur numérique/analogique (CNA). Ce qui montre que les systèmes DSP ne remettent pas en cause les fonctions de l'électronique analogique mais il représente une évolution plus que positive de ses derniers, car ils ne remettent pas en cause les modélisations de n'importe quels

systèmes analogiques, il suffit juste de transformer le signal, ce qui ne pose pas de problème, Pour pouvoir ensuite le traiter numériquement.

Le schéma de la *figure (I.1)* nous montre le principe du traitement numérique d'un signal analogique :

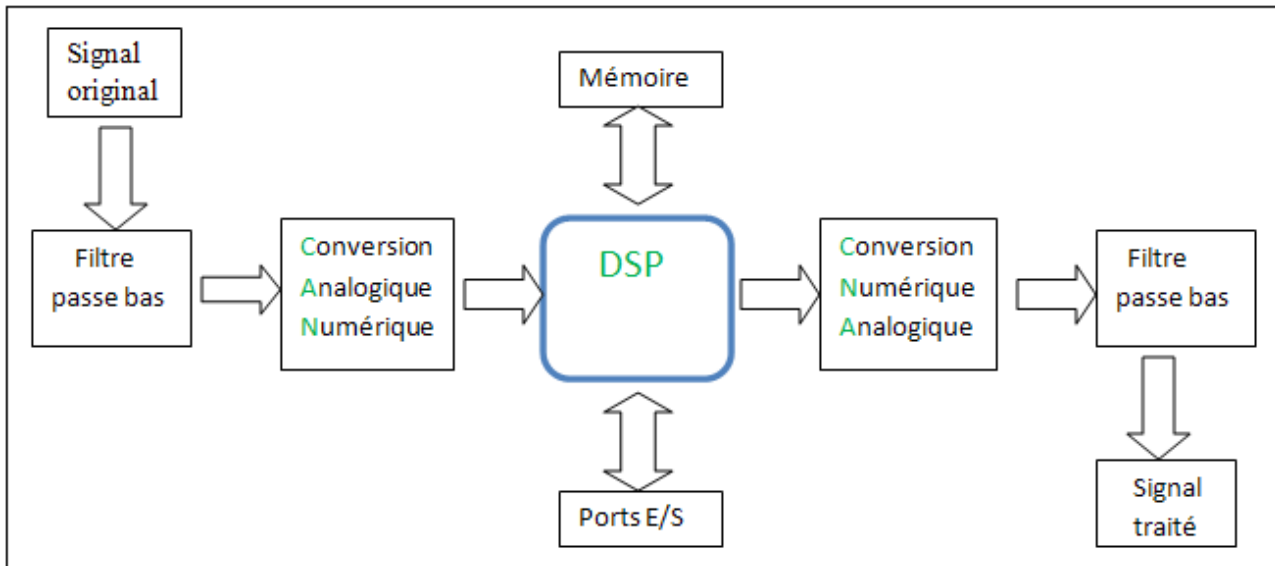


Figure (I.1) : Schéma Synoptique d'un Traitement Numérique d'un Signal Analogique à l'aide d'un DSP

I -3) Notion de temps réel [3] :

Il existe un grand nombre de définition d'un système dit temps réel mais une définition simple d'un tel système pourra être la suivante. Un système est dit temps réel lorsque l'information après acquisition et traitement reste encore pertinente.

Les systèmes informatiques temps réel se différencient des autres systèmes par la prise en compte de contraintes temporelles, dont le respect est aussi important que l'exactitude du résultat, autrement dit le système ne doit pas simplement délivrer des résultats exacts, mais il doit les délivrer dans des délais imposés. Les systèmes temps réel sont aujourd'hui présents dans de nombreux secteurs d'activités :

- Dans l'industrie de production par exemple, à travers des systèmes de contrôle de procédé (usines, centrales nucléaires), ce qui a aussi sensiblement amélioré la sécurité de ses installations ou le temps est un facteur déterminant en cas d'incident.
- Dans les salles de marché dont le traitement de données boursière en « temps réel » est un facteur déterminant pour les échanges boursiers.

- Dans l'aéronautique au travers des systèmes de pilotage embarqués (avions, tours de contrôle),
- Dans le secteur de l'audio visuel, toujours croissant, du traitement et de l'acheminement de l'information (vidéo, données, pilotage à distance, réalité virtuelle, ...).

On pourra diviser les systèmes dits temps réels en deux catégories :

I-3.1) Les systèmes dits à contraintes souples ou molles (soft real time) :

Ces systèmes acceptent des variations dans le traitement des données de l'ordre de la demi-seconde (500 ms) ou de la seconde. On tolère un dépassement exceptionnel, qui sera peut-être rattrapé à l'exécution suivante. On peut citer l'exemple des systèmes multimédia : si quelques images ne sont pas affichées, cela ne met pas en péril le fonctionnement correct de l'ensemble du système.

I-3.2) Les systèmes dits à contraintes dures (hard real time) :

Le temps réel strict ne tolère aucun dépassement de ces contraintes, ce qui est souvent le cas lorsque de tels dépassements peuvent conduire à des situations critiques, voire catastrophiques : pilote automatique d'avion, système de surveillance de centrale nucléaire ...etc.

Les systèmes dits a contraintes dures doivent répondre à trois critères fondamentaux :

- **Le déterminisme logique** : les mêmes entrées appliquées au système doivent produire les mêmes effets.
- **Le déterminisme temporel** : une tâche donnée doit obligatoirement être exécutée dans les délais impartis, on parle d'échéance.
- **La fiabilité** : le système doit être disponible. Cette contrainte est très forte dans le cas d'un système embarqué car les interventions d'un opérateur sont très difficiles voire même impossibles. Cette contrainte est indépendante de la notion de temps réel mais la fiabilité du système sera d'autant plus mise à l'épreuve dans le cas de contraintes dures. Un système temps réel n'est pas forcément plus rapide qu'un système à temps partagé. Il devra par contre satisfaire à des contraintes temporelles strictes, prévues à l'avance et imposées par le processus extérieur à contrôler. Une confusion classique est de mélanger temps réel et rapidité de calcul du système donc puissance du processeur (microprocesseur, microcontrôleur, DSP).

Conclusion :

Après s'être familiarisé avec les DSP et leurs domaines d'applications, on peut dire que leurs généralisations ne doivent pas rendre leurs développements plus difficile et plus contraignants étant donnée leurs vastes domaines d'utilisations, par conséquent les connaissances limitée de la population qui est appelé à les utilisés implique le développement de solution intermédiaire pour n'exploiter que leurs puissances et leurs efficacités. En effet, le développement de la technologie dans ce domaine doit être associé avec des réalisations d'interfaces adaptées, pour permettre à l'utilisateur une exploitation optimale des performances dont il dispose. C'est ce qui a conduit en parallèle la généralisation de la DSP dans des systèmes autonome au développement de carte de contrôle et de simulation alliant la puissance de calcul à la facilité d'utilisation et de programmation.

C'est ce que nous propose la société Dspace à travers sa gamme de cartes électroniques à base de DSP conçu spécialement pour la recherche et le développement, celle dont nous disposant est la DS1102, elle sera ainsi l'outil de base de notre travail.

I-4) Installation et mise en marche de la carte dSPACE 1102.**I-4.1) Définition de la DS1102:**

La DS1102 est une carte de contrôle conçu spécialement pour le développement, le contrôle et la simulation d'applications en temps réels, elle intègre des périphériques comme un microcontrôleur, (interface de communication série, interface JTAG, convertisseurs analogique/numérique et numérique/analogique, elle s'appuie sur un microprocesseur TMS320C31 de *Texas Instruments*. La *figure (I.2)* nous montre la carte DS1102 telle quelle-est :

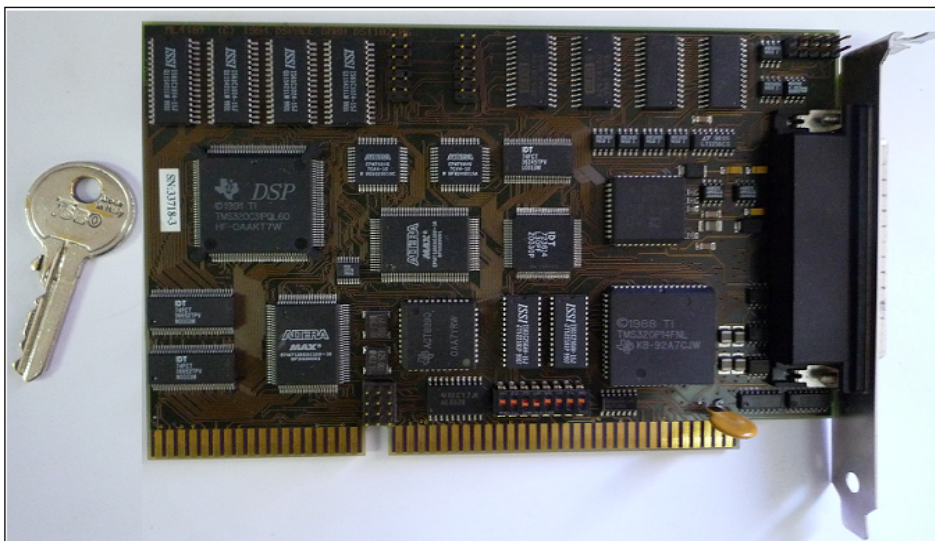


Figure (I.2) : La carte DS1102.

I-4.2) Précaution et configuration à la manipulation:

La DS1102 est un circuit électronique constituée de composants montés en surface (CMS), elle est implantable directement sur le port ISA d'un PC, ce qui la rend encore plus fragile a la manipulation. Voici les précautions à prendre en compte pour une mise en marche en toute sécurité:

- Il faut mettre le PC hors tension avant l'insertion de la carte.
- Eviter de connecter ou de déconnecter n'importe quel matériel lorsque la carte est alimentée.
- La carte est très sensible aux décharges électrostatiques, la prise en main doit se faire avec précaution pour éviter toute décharge électrostatique qui, peut causer des dommages irréversibles.

I-4.3) Branchement de la carte :

La DS1102 est conçu pour être monté sur le port ISA d'un ordinateur hôte, situé sur la carte mère elle-même, elle s'insère comme une RAM standard et doit être bien ajusté et fixé pour que tout ses connecteurs fassent contacte.

Machine a l'arrêt, on met la carte dans son emplacement réservé voir *figure (I. 3)*, cette étape est la première dans le procédé d'installation après avoir vérifié la compatibilité de la machine hôte.

I-4.4) Compatibilité de la machine hôte :**I-4.4.1) Le port ISA :**

Abréviation de *Industry standard architecture*, c'est un port qui a équipé les premiers ordinateurs d'IBM, et resté pendant plusieurs années le bus standard de tous les compatible *PC*, mais à la fin des années 90 il disparaît des cartes mères au profit du bus PCI.

De nos jours la plupart des ordinateurs ne disposent plus du port ISA, mais il reste très utilisé pour certaines applications industrielles.

Donc il faut avant tout s'assurer que notre machine dispose de ce port il se présente comme sur les *figures [(I.3), (I.4)]* :

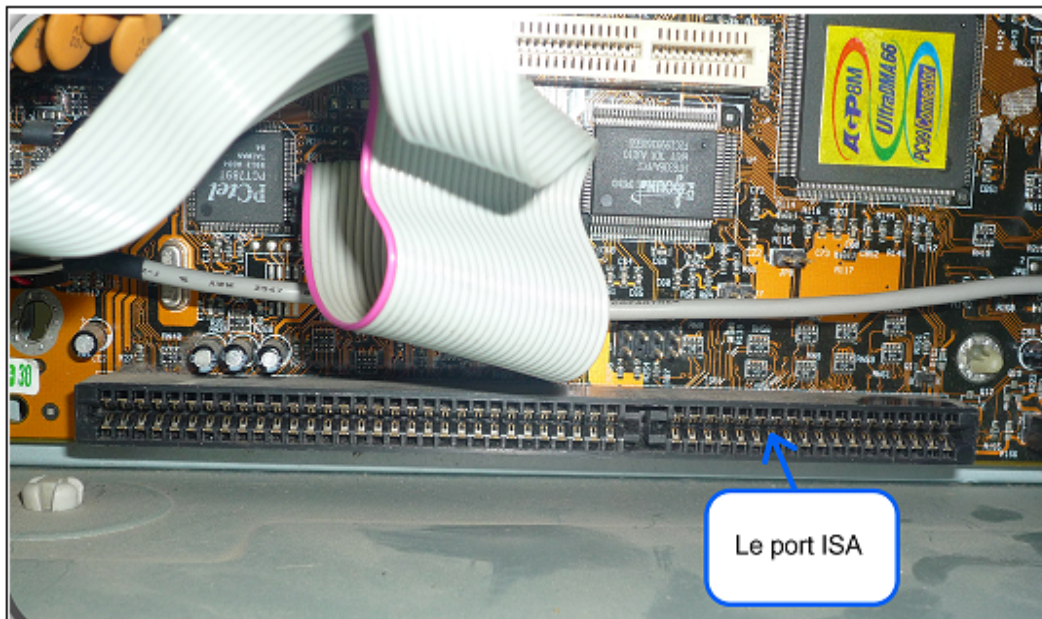


Figure (I.3) : Le port ISA.

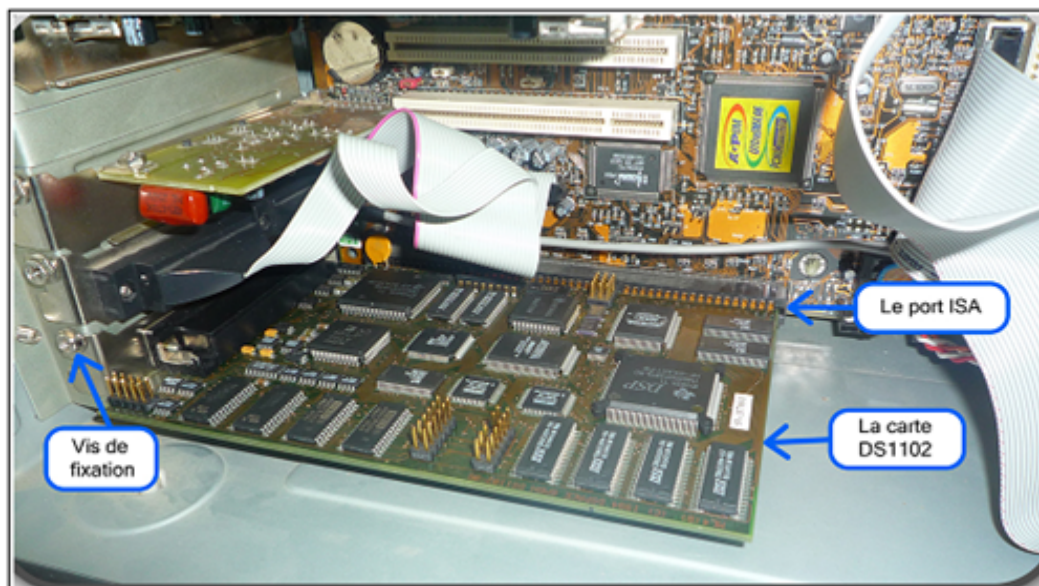


Figure (I.4) : Implémentation de la Carte DS1102.

I-4.4.2) Model de la machine:

L'ordinateur hôte de la DS1102 doit être un IBM-PC/AT ou compatible.

I-4.4.3) Le processeur compatible:

Le processeur de la machine compatible est un *Pentium II* à 450 MHz ou plus recommandé.

I-4.4.4) Mémoire nécessaire :

Comme tous logiciels utilisables sur un ordinateur, l'installation et l'exécution de ce dernier nécessite une mémoire de travail qui est un élément essentiel à prendre en compte, de cela, pour assurer la bonne exécution du logiciel dSPACE le constructeur nous recommande d'avoir au minimum une mémoire vive (RAM) de 128MB) ou plus.

L'espace minimum, nécessaire pour installer le logiciel *ControlDesk*, doit être supérieur à 200MB de mémoire disponible sur l'unité centrale de travail, il faut aussi tenir compte de l'ajout des logiciels indispensables pour faire fonctionner la carte DS1102 comme Matlab-Simulink qui nécessite un espace libre en plus.

I-4.4.5) systèmes d'exploitation :

Les systèmes d'exploitation reconnus par ControlDesk sont les suivants :

- Windows 95 et 98
- Windows 2000
- Windows NT 4.0

Pour le Windows NT le service pack 6.A est fortement recommandé et pour Windows 2000 le constructeur recommande le service pack 1.

Remarque :

Pour vérifier tous ses paramètres sur la machine on exécute la commande dxdiag dans le menu démarrer/exécuter, on vérifie que toutes les caractéristiques sont réunies pour assurer la bonne marche de la carte DS1102.

▪ Notre machine :

L'ordinateur dont on dispose est un compatible *IBM*, avec les caractéristiques suivantes :

- Processeur *Intel Pentium II MMX*.
- Mémoire RAM de 184MB.
- L'espace libre sur l'unité centrale est de 2000 MB ce qui est largement suffisant.

I-4.6) Installation du logiciel *ControlDesk*.**I-4.6.1) Définition de *ControlDesk* :**

C'est le logiciel qui pilote la carte DS1102, avec une interface graphique qui fournit le moyen de développement et de contrôle de toutes applications conçus sur la DS1102, il nous offre la possibilité de concevoir un panneau virtuel de commande en temps réel.

I-4.6.2) Pré-requis pour installer *ControlDesk* :

Les logiciels additionnels suivants doivent être installés sur la machine avant de procéder à l'installation du logiciel *ControlDesk* :

- Matlab-Simulink RTW.
- Texas Instrument ANSI-C compiler.

Ces deux logiciels ont un lien direct de compatibilité avec la DS1102. Le *tableau (I.2)* nous résume les versions compatibles à l'installation :

CD dSPACE		Version RTI	TI supporté
CD 2.1 ou en dessous		3.4 ou en dessous	4.70
CD 2.2	Matlab 5.2	3.3.2	4.70
	Matlab 5.3x(R11x)		
		3.4.1	4.70 et 5.11
CD 2.2.1		3.5.1	4.70 et 5.11
CD 3	Matlab 5.3x (R11x)	3.6	4.70 et 5.11
	Matlab 6.0 (R12)	4.0	4.70 et 5.11

Tableau (I.2) : Compatibilité entre Matlab /Simulink et le compiler.

Remarque :

Sous la version 5.11 l'exécution est meilleur et la compilation d'applications complexes est plus rapide que la version 4.70 du fait qu'elle a été tout simplement améliorée. Il existe aussi une autre version du compilateur qui est 5.0 mais elle n'est pas supportée.

I-4.6.3) Installation des logiciels additionnels.**I-4.6.3.1) Matlab/Simulink:**

Matlab est à la fois un langage de programmation et un environnement de développement très convivial au porté de tout le monde, développé et commercialisé par la société américaine *the Mathworks*.

Matlab est utilisé dans le domaine de l'éducation, de la recherche et de l'industrie pour le calcul numérique et aussi dans les phases de développement de projets. Le choix de la version à installer est dicté par le *Tableau(I.2)*.

I-4.6.3.2) Texas instrument ANSI-C compiler :

Le compilateur est livré avec le kit de la dSPACE sous forme d'un *CD-ROM* portant la référence suivante : *TMS320C3x/C4XDSP COMPILER/ASSEMBLER/LINKER*.

On insère le CD-ROM et on ouvre le fichier exécutable qui démarre le processus d'installation, une fois terminé il faut mettre à jour la bibliothèque du compilateur grâce à une commande sous dos, on ouvre l'invite de commande MS-DOS et on tape la commande *bldtirts.bat*.

Une fois ses deux étapes accomplies à savoir l'installation de *Matlab-Simulink* et le *TI-compiler* en respectant les prérogatives indiquées dans le *tableau(I.2)*, on peut poursuivre le processus d'installation de la carte DS1102.

I-4.6.4) Les protections contre l'usage illicite :

Comme tout logiciel *ControlDesk* est protégé par les lois internationales relatives à la duplication non autorisée et l'usage illicite, c'est pour cela qu'il est protégé par une double clé, l'une sous forme d'une licence Key livrée sur disquette et l'autre une clé à mécanisme matérielle livrée sous forme d'une fiche connectable au port parallèle de la machine hôte.

I-4.6.4.1) La licence Key :

Elle est livrée sous disquette amovible avec le *CD 3.0* contenant *ControlDesk*, elle est essentielle pour pouvoir installer ce dernier.

I-4.6.4.2) La clé mécanisme (dongle):

C'est un boîtier de couleur verte qui se présente comme tel *figure(I.5)*:

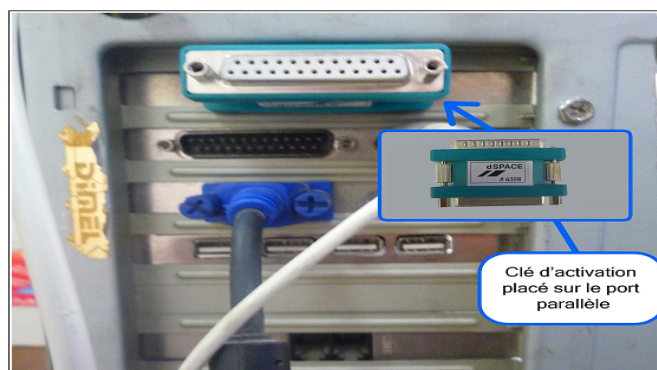


Figure (I.5) : La Clé d'activation de la Carte DS1102 et son emplacement dans le PC.

C'est la clé d'activation nécessaire pour pouvoir utiliser *ControlDesk* sa présence sur le port parallèle est obligatoire pendant tout le temps de l'utilisation de DS1102 qui, nous signal sa présence ou pas a chaque démarrage.

I-4.6.5) L'installation :

Pour installer *ControlDesk* on suit les étapes suivantes:

- Fermer tout les programmes en cours d'utilisation ;
- Insérer le CD dSPACE, (*dans notre cas c'est le CD 3.0*) ;
- Insérer la disquette contenant la clé licence (*portant la mention Key-Disk*) ;
- Ouvrir le contenu du CD-ROM et exécuter le fichier *CDsetup.exe*.

On suivant les instructions relatives au processus d'installation, à la fin, on enlève le CD-ROM et la disquette et on redémarre le système.

I-4.6.6) Installer une Expansion box :

La boîte d'expansion est une autre solution proposé par la société dSPACE, elle permet le branchement de plusieurs cartes sur le même support relié à un ordinateur hôte, la boîte d'expansion nous permet d'avoir :

- Des systèmes adaptés à notre besoin ;
- Une plage d'application illimitée ;
- Un concept matériel ouvert et flexible ;
- Une extensibilité à volonté grâce à toutes les cartes d'E/S dSPACE.

I-5) Configuration de ControlDesk :

L'installation ainsi terminée, *ControlDesk* n'est pas encore opérationnel, on doit le configurer selon le besoin de notre travail qui est régi par le mode de fonctionnement voulu symbolisé par la connexion utilisée pour Contrôler la carte et l'enregistrement de celle-ci, pour qu'elle puisse fonctionner sans conflit avec les autres périphériques de l'ordinateur.

I-5.1) Mise en marche du ControlDesk :

Deux manières s'offrent à nous :

- Démarrer ➔ Tous les Programmes ➔ dSPACE Tools ➔ ControlDesk.
- Ou bien directement par le raccourci qui se trouve sur le bureau



I-5.2) Configuration du mode de connexion.

I-5.2.1) Définition :

Le mode de connexion défini le moyen utilisé pour contrôler la carte, le *tableau (I.3)* ci dessous résume le réglage adéquat selon le mode de connexion utilisé, voir *figure(I.3)*:

Le système dSPACE installé	Le mode de connexion requis
...avec un seul PC	bus
...dans une extension box et connecté a un link board	bus
...dans une extension box et connecté a un réseau Ethernet	net

Tableau (I.3) : Modes de connexions possible.

I-5.3) Choix du mode de connexion :

- Via la barre de Menu de *ControlDesk*, on sélectionne *Platform* ➔ *Change connexion*, une boîte de dialogue comme celle-ci dessous s'affiche *figure (I.6)*:

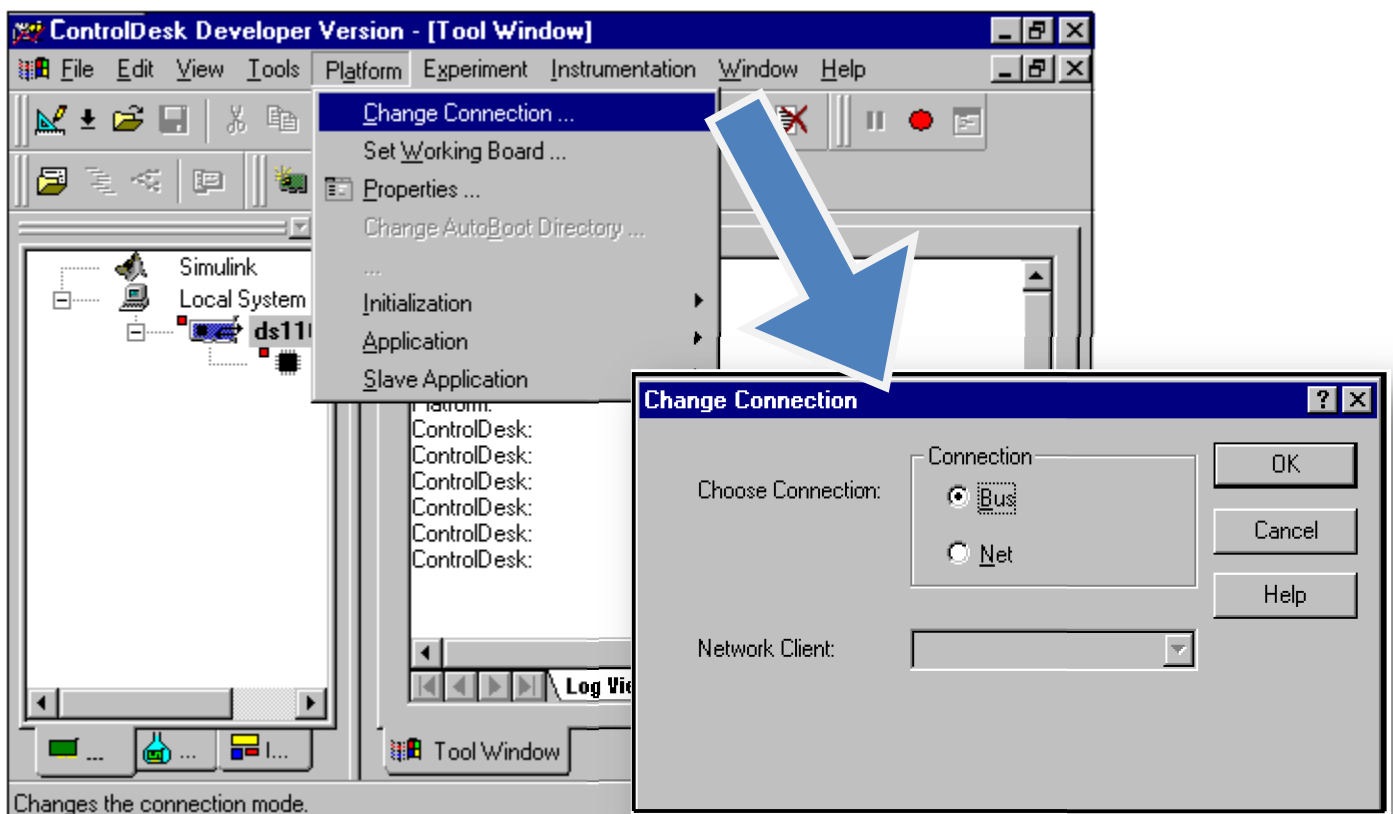
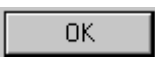


Figure (I.6) : Pour changer le Mode de Connexion.


- On sélectionne le mode de connexion désiré avec cette boîte de dialogue.
- On clic sur  pour valider la configuration.

I-5.4) Enregistrement de la carte DS1102.

I-5.4.1) Définition :

L'enregistrement de la DS1102 permet d'allouer une plage mémoire pour l'adressage des E/S de la carte ce qui lui permet de ne pas entrer en conflit avec les autres équipements de l'ordinateur, et aussi d'optimiser un ajout de matériel future, l'adresse par défaut est 300H.

I-5.5) Choix de la plage mémoire pour la D S1102 :

- Via la barre de Menu de *ControlDesk*, on sélectionne *Platform* ➔ *Initialisation* ➔ *Register* une boîte de dialogue s'affiche figure (I.7) ;
- Dans la boîte de dialogue sélectionner « *DS1102 dsp controller*» pour la DS1102 ;
- Saisir l'adresse choisie pour les E/S dans la rubrique *Port Address* ;
- cliquer sur 

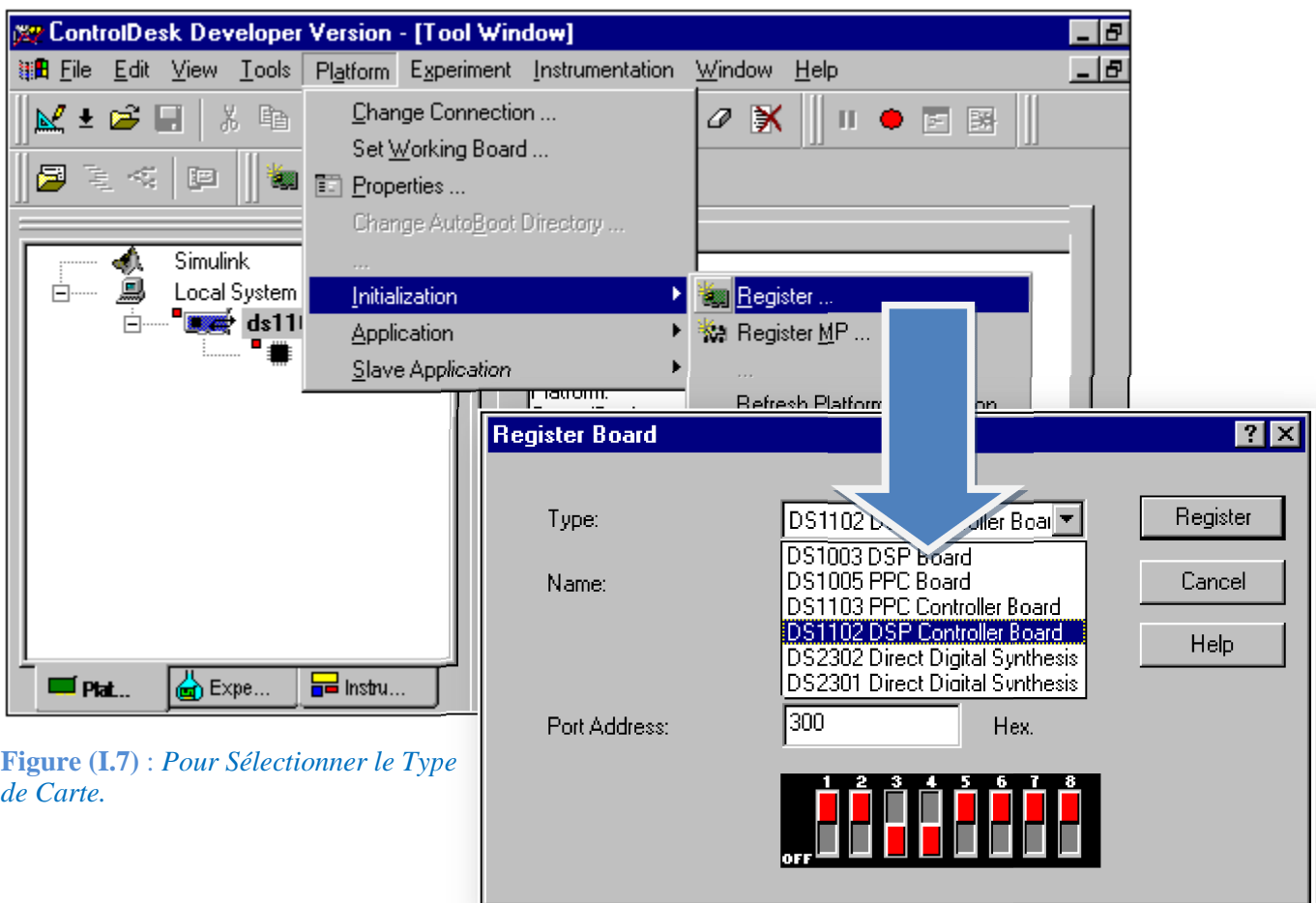


Figure (I.7) : Pour Sélectionner le Type de Carte.

I-5.6) Test de configuration de la DS1102 :

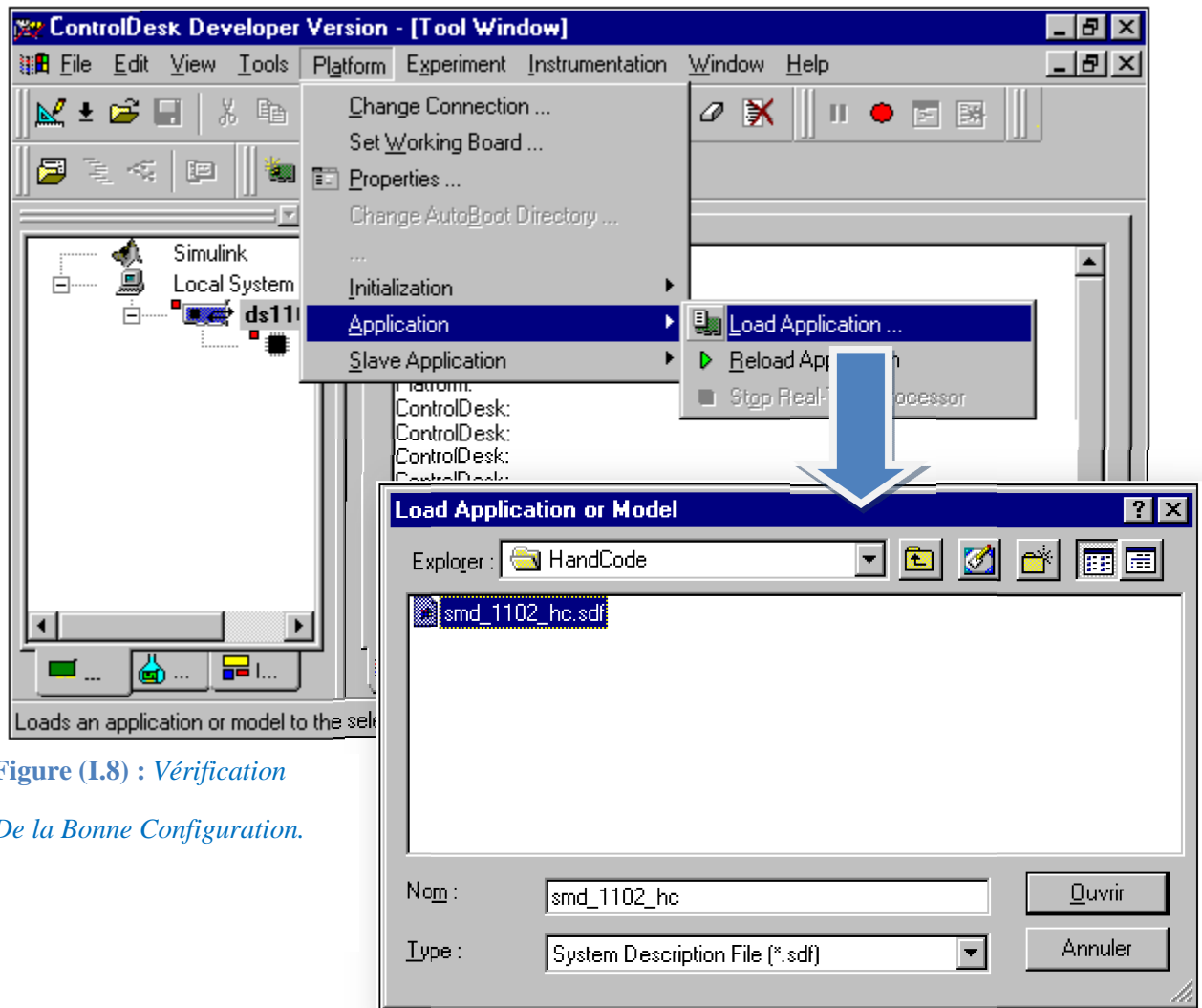
La méthode de vérification de la bonne configuration de la carte de contrôle DS1102, consiste à télécharger une application vers le DSP, pour ce faire on procède de la manière suivante :

- Sur *ControlDesk* via la barre de menu on sélectionne
Platform ➔ *Application* ➔ *Load Application*

Par défaut *ControlDesk* ouvre sur le dossier *handcode* contenant le fichier *Smd_1102_hc.sdf*, on sélectionne ce dernier puis on clic sur  .

Si aucun message d'erreur est affiché donc la carte DS1102 est prête a l'emploi.

La *figure (I.8)* explique en détail les étapes décrites précédemment :



**Figure (I.8) : Vérification
De la Bonne Configuration.**

Conclusion :

Dans ce chapitre, on s'est intéressé à un type particulier de microprocesseur, à savoir le DSP de Texas Instrument, ainsi que son rôle vital et capital dans la réalisation et le développement des applications temps réel, puis on a défini la notion de temps réel, tout cela nous a amené à étudier la carte de contrôle qui est la DS1102 dont on dispose dans nos laboratoires. Le but du chapitre suivant, sera de nous familiariser avec *ControlDesk* puis d'étudier en détails les E/S de la carte DS1102 disponible sur le CP1102.

Chapitre II

Étude de l'interface (ControlDesk et périphériques) de la DS1102.

II) Introduction :

Après avoir installé la carte DS1102, avec les différents logiciels nécessaires à son fonctionnement (*MATLAB-Simulink et ControlDesk*), on se propose d'étudier un autre aspect tout aussi important, qui est le dialogue avec le monde extérieur et les solutions proposés pour une communication facile.

La carte Dspace propose avec notre modèle un panneau de contrôle sous la référence du CP1102 couplé au CLP1102, nous fournissons un moyen de communication avec la périphérie externe que ce soit pour transmettre ou recevoir des données.

Donc on comprend bien le rôle de ce dernier dans toute expérience, et on se doit de connaître les différents branchements le constituant, les caractéristiques associées à chaque fiche, cela du point de vue matériel et compatibilité, ensuite on fera un lien entre chacune d'elles et la bibliothèque Simulink correspondante, puis finalement comment les configurer une à une.

Pour terminer, on fera une étude comparative pour pouvoir déterminer l'utilisation du panneau selon les caractéristiques techniques des entrées/sorties et les contraintes liées aux types de signaux à traiter.

II -1) Description du CP1102 et du CLP1102.

II -1.1) CP1102 ou *control panel* :

C'est un panneau de connexion entre la carte Dspace et les organes à contrôler, il permet un dialogue aussi facile que conviviale grâce à des différents ports d'entrées/sorties standard, fait selon des normes internationales.

On trouve sur le CP1102 :

- Huit connecteurs BNC femelle ;
- Connecteur d'entrées/sorties Digitale sub-D femelle de 37 pins ;
- Connecteur RS 232 sub-D mâle de 9 pins ;
- Deux connecteurs encodeurs incrémental sub-D femelle de 15 pins ;
- Connecteur RS 422 de capture/comparaison sub-D mâle de 15 pins ;
- Deux connecteurs inférieurs internes.

II-1.2) CP1102 Control LED Panel:

Le dispositif est complété par un affichage visuel au moyen de (38) LED qui nous renseignent sur l'état des signaux digitaux en temps réel. À chaque fois qu'une LED s'allume, cela signifie que l'état du signal respectif à celle-ci est au niveau logique haut « 1 ».

La figure (II.1) nous montre le schéma de CP1102 et CLP 1102.

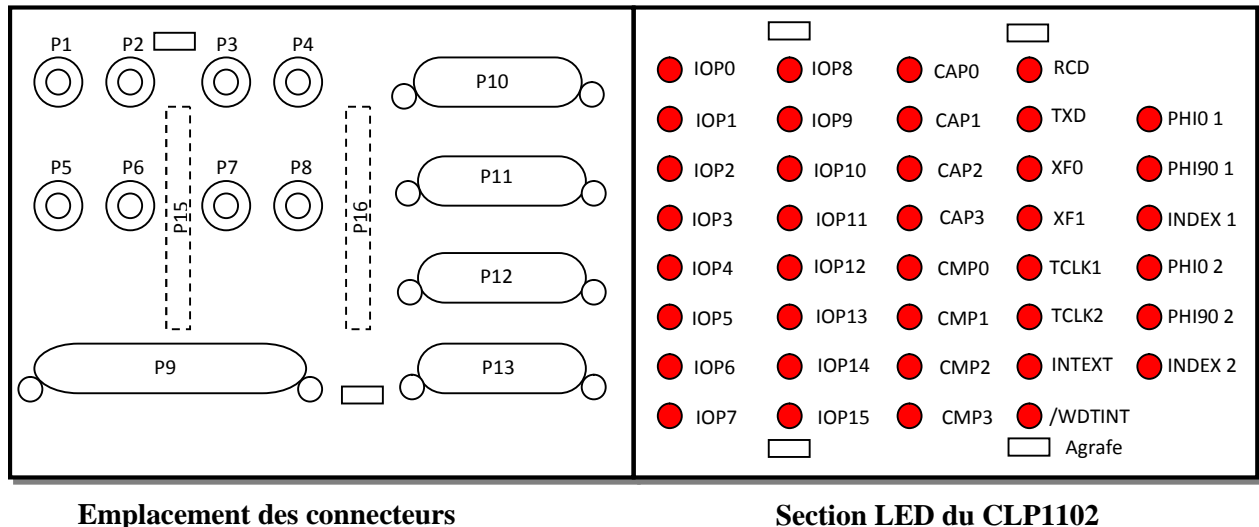


Figure (II.1) : Représentation du CP1102 et CLP1102.

Donc chaque fiche de ce panneau a un lien direct avec un bloc dans la bibliothèque Simulink de la DS1102, les connecteurs sont représentés sur la bibliothèque sous formes de bloc offrant selon la configuration une entrée ou une sortie, nous allons nous intéresser à ses entrées et sorties leurs localisation, le moyen de les configurer et de les utiliser.

II-2) Description des connecteurs du CP1102 et leurs références à la bibliothèque Simulink.

II-2.1) Connecteurs BNC femelle :

Ils sont symbolisé sur la figure (II.1) sous la référence de P1 jusqu'à P8, le connecteur BNC est essentiellement utilisé sur les sondes des oscilloscopes c'est le moyen de liaison d'un câble coaxiale, Dans le CP 1102 ils représentent respectivement les entrées et sorties de quatre convertisseurs analogique/numérique et de quatre autres convertisseurs numériques/analogiques.

II-2.1.1) Le câble coaxial :

Le câble coaxial a été longtemps le câblage de prédilection pour la simple raison qu'il est peut couteux et très maniable, c'est le câble qui est utilisé pour relier une antenne à un téléviseur ou sur les sondes des oscilloscopes, il est constitué d'une partie centrale en cuivre enveloppé dans un isolant, puis un blindage métallique tressé et enfin une gaine extérieure.

Le tableau (II.1) représente la signification de chaque connecteur et la fonction qui lui est attribuée :

connecteurs	Signal
P1	ADC 1
P2	ADC 2
P3	ADC 3
P4	ADC 4
P5	DAC 1
P6	DAC 2
P7	DAC 3
P8	DAC 4

Tableau (II. 1) : BNC Connecteur (P1...P8).

II-2.1.2) Liaison avec la bibliothèque Simulink.

II -2.1.2.1) Les convertisseurs analogique/numérique CAN :

Les convertisseurs analogique/numérique sont symbolisé sur Simulink avec des blocs qui se présente comme telle :

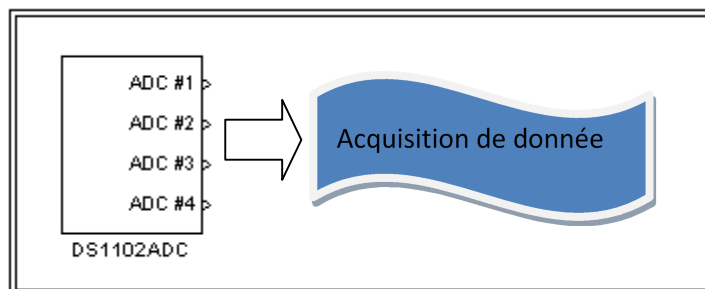


Figure (II.2) : Schéma bloc du convertisseur ADC.

Où chaque sortie est numéroté et représente les quatre convertisseurs analogique/numérique. Ses blocs sont en liaison directe avec le CP1102 c'est-à-dire que l'entrée et la sortie de chaque convertisseurs est accessible, par un bloc représenté par un schéma correspondant sur Simulink. La figure (II.3) montre la liaison réelle créée entre CP1102 et ControlDesk.

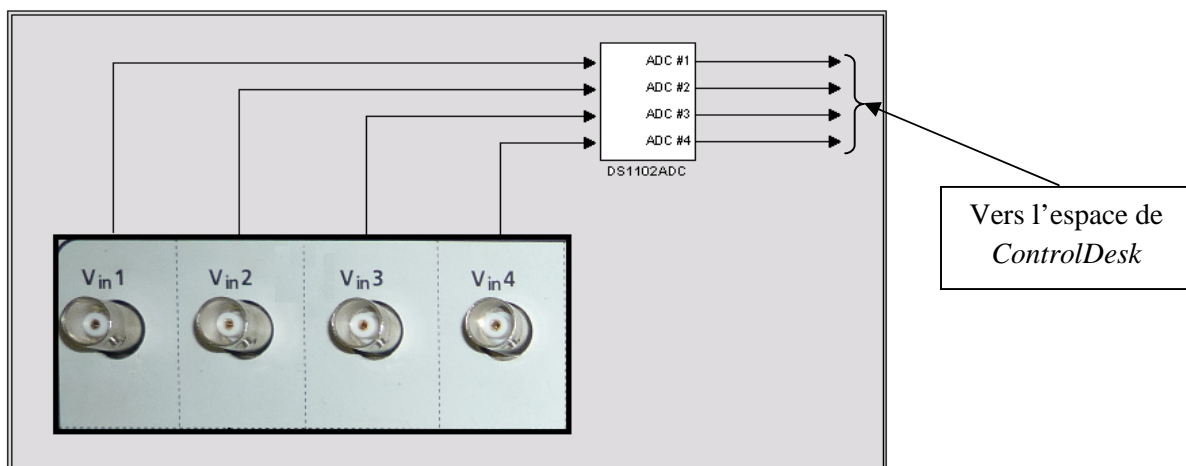


Figure (II. 3) : Liaison entre CP1102 et ControlDesk.

II -2.1.2.2) Caractéristiques des entrées/sorties du CAN :

Les caractéristiques des convertisseurs Analogique/Numérique sont données par le *tableau(II.2)*.

convertisseur	Résolution	Temps de conversion	Tension entrée	Sortie de Simulink
ADC 1	16 bits ou 0.0015%	4 μ s à 250Khz	± 10 Volts	± 1
ADC 2	16 bits ou 0.0015%	4 μ s à 250Khz	± 10 Volts	± 1
ADC 3	12 bits ou 0.02%	1.25 μ s à 800Khz	± 10 Volts	± 1
ADC 4	12 bits ou 0.02%	1.25 μ s à 800Khz	± 10 Volts	± 1

Tableau (II.2) : Caractéristiques des entrées/sorties du CAN.

II -2.2) Configuration des convertisseurs sous Simulink :

Pour pouvoir acquérir un signal depuis le CP1102 sur l'espace de travail Simulink on utilise la bibliothèque *DS1102* où se trouve le bloc ADC, pour ensuite le ramener sur Simulink, il suffit juste de connecter le bloc selon le travail à effectuer que ce soit pour visualiser le signal ou lui faire subir un traitement, dans la limite des possibilités de Simulink.

La configuration de chaque convertisseur est standard et n'a pas besoin de réglage, du fait que son rôle est juste d'acquérir un signal, cependant il faut faire attention aux caractéristique de chaque convertisseur à savoir la résolution et le temps de conversion cité dans *le tableau(II.2)*.

II -2.3) Convertisseur numérique/analogique CNA :

Les CNA sont représenté dans la bibliothèque Simulink par le bloc suivant :

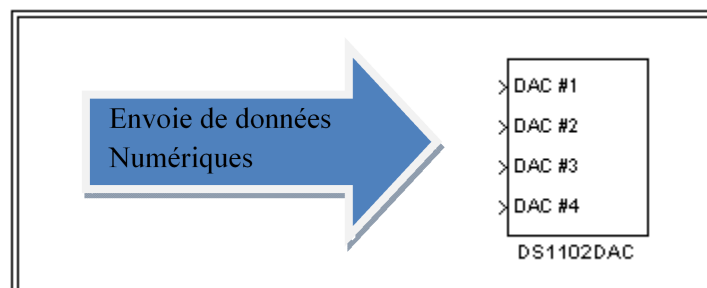


Figure (II.4) : Schéma bloc du convertisseur DAC.

L'envoi de donnée numérique se fait de l'espace de travail Simulink ou les données connectés sur le bloc DAC se retrouve sur les connecteurs du CP1102 directement exploitable. La *figure (II.5)* nous éclaire sur la connexion entre Simulink et le CP1102.

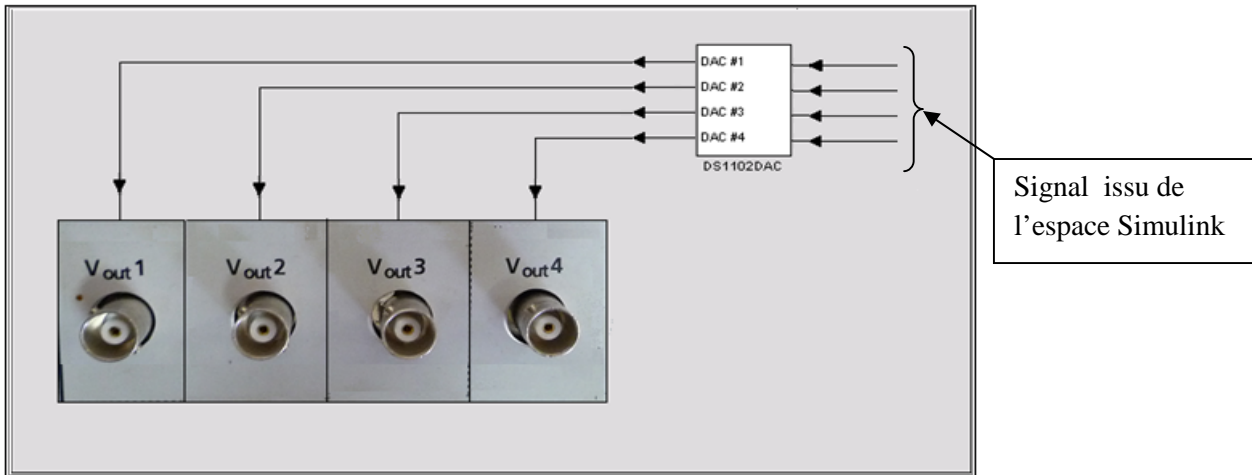


Figure (II.5) : Liaison entre espace de Simulink et CP1102.

II -2.3.1) Caractéristiques des entrées/sorties du CNA :

- La résolution des quatre convertisseurs Numérique/Analogique est de 12 bits.
- Entrée de Simulink ± 1 .
- Tension de sortie des convertisseurs CNA ± 10 Volts.

II-2.3.2) Configuration des CNA :

Simulink nous offre la possibilité de configurer les convertisseurs avec deux points très importants, qui sont la valeur initiale et la valeur finale de chaque sortie.

II -2.3.3) Configuration de la valeur initiale:

Elle représente une impulsion de 10 ms avec une amplitude configurable, qui apparaît sur l'oscilloscope avant l'envoi du signal à transmettre, C'est une impulsion qui signifie le début de la transmission, il est configurable à partir du bloc correspondant sur Simulink, et cela en double cliquant sur celui-ci. La fenêtre de la *figure (II.6)* s'ouvre, on a le choix entre la plage couverte de ± 10 volts et une configuration individuelle de chaque canal.

II -2.3.4) Configuration de la valeur finale:

La valeur finale c'est celle qui sera présente à la sortie de chaque convertisseur à la fin d'une expérience ou d'une transmission. Sur la même fenêtre, voir *figure (II.6)*, on change sur l'onglet **Termination** qui nous offre la possibilité de configurer la valeur finale de chaque convertisseur.

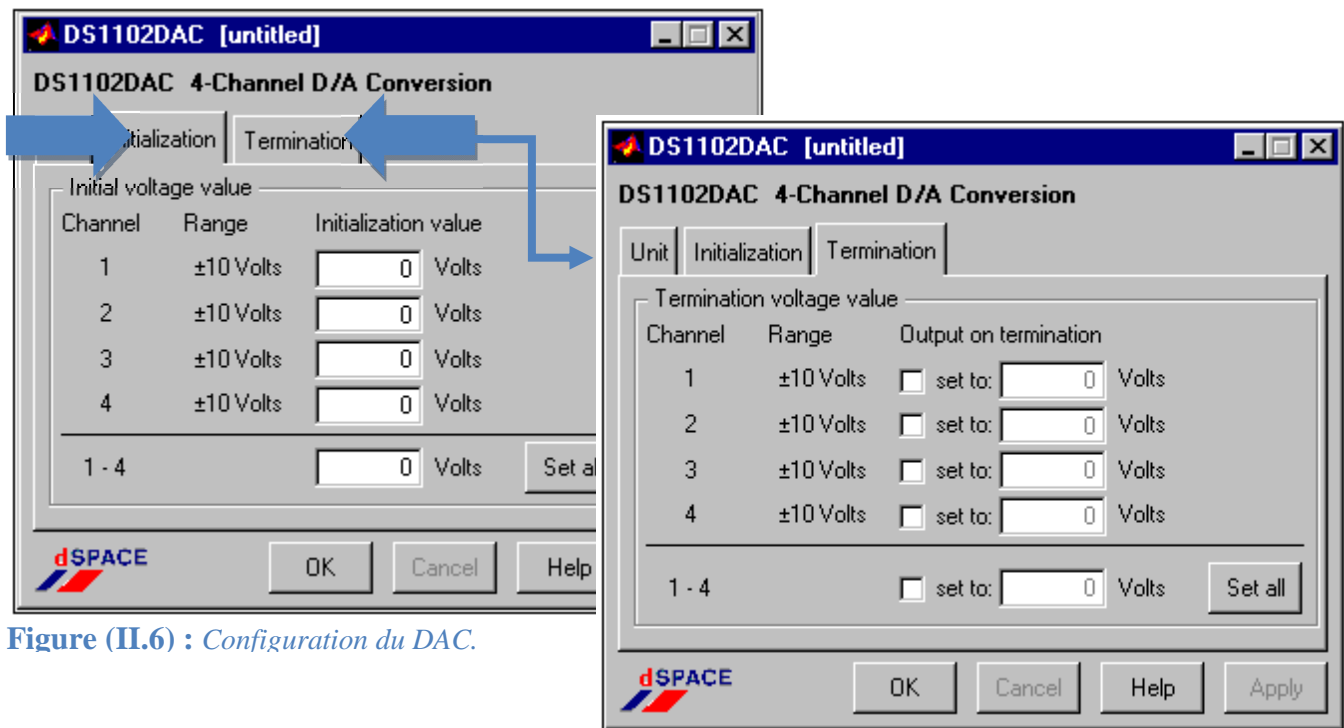


Figure (II.6) : Configuration du DAC.

II-2.4) Connecteur d'entrée/sortie Numérique :

Le connecteur d'entrée et sortie numérique nous fournit un accès en lecture ou en écriture à 16 ligne (bits) parallèle, qui représentent le système I/O de la carte DS1102 consigné sur 16 bloc sélectionnable individuellement en entrée ou en sortie, c'est un connecteur sub-D femelle 37 pins représenté sur le panneau CP1102 sous la référence P9.

La figure(II.7), représente la fiche correspondante sur le panneau et la nomenclature des différents ports *tableau* (II.3):

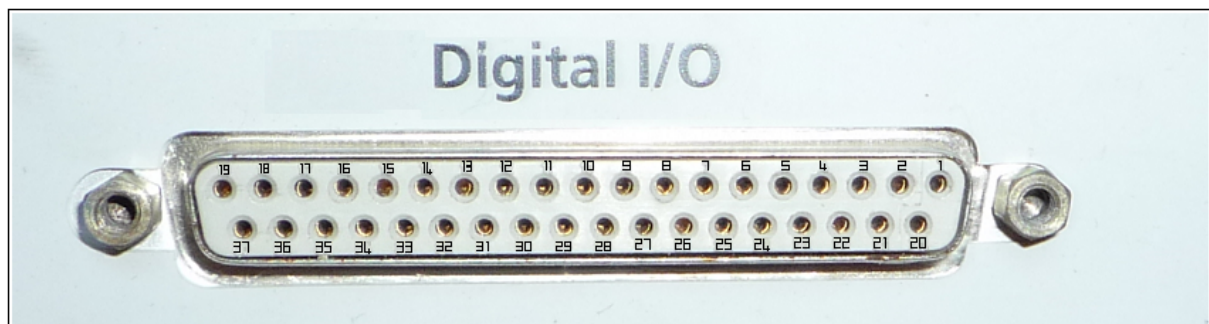


Figure (II.7): Le port digital.

Pin	Signal	Pin	Signal
1	Digital GND	20	IPO0
2	IPO1	21	IPO2
3	IPO3	22	Digital GND
4	Digital GND	23	IPO4
5	IPO5	24	IPO6
6	IPO7	25	Digital GND
7	Digital GND	26	IPO8
8	IPO9	27	IPO10
9	IPO11	28	Digital GND
10	Digital GND	29	IPO12
11	IPO13	30	IPO14
12	IPO15	31	Digital GND
13	Digital GND	32	XF0
14	Digital GND	33	XF1
15	Digital GND	34	TLCK1
16	Digital GND	35	TLCK2
17	Digital GND	36	INTEXT
18	Digital GND	37	/WDTINT
19	Digital GND		

Tableau (II. 3) : Connecteurs des pins de sorties digital I/O. P(9).

II-2.4.1) Référence des différentes I/O dans la bibliothèque Simulink :

Comme pour les convertisseurs vu précédemment les entrées et sorties digitales sont accessible en lecture ou en écriture directement sur l'espace de travail de Simulink selon le bloc correspondant, que ce soit pour lire ou écrire sur le CP1102.

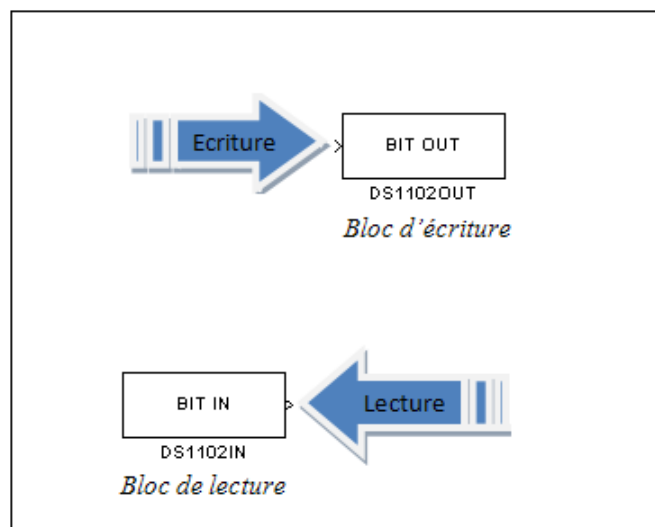


Figure (II.8): Les deux blocs digitaux.

II -2.4.2) Configurations des entrées et sortie Numérique :

Les entrées et sorties numérique nous fournissent un moyen d'écriture ou de lecture de donnée numérique seulement, leurs configurations est possible en double cliquant sur le bloc correspondant sur Simulink, et on obtient la fenêtre illustré en figures [(II.9), (II.10)].

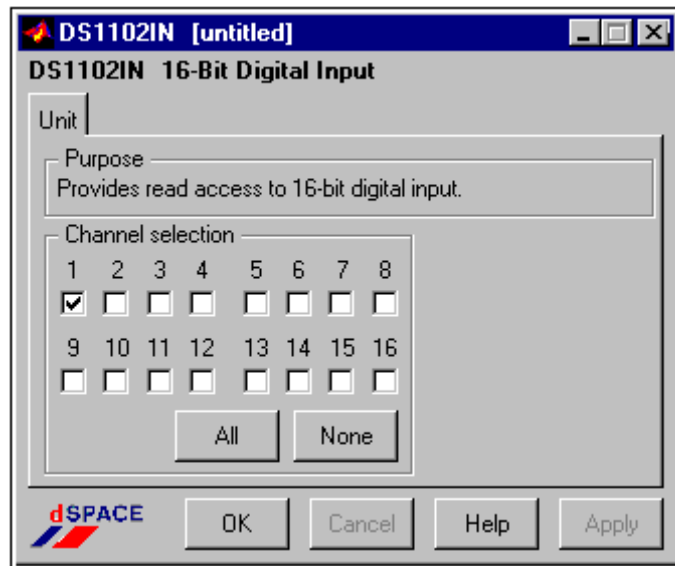


Figure (II.9): Configuration des entées

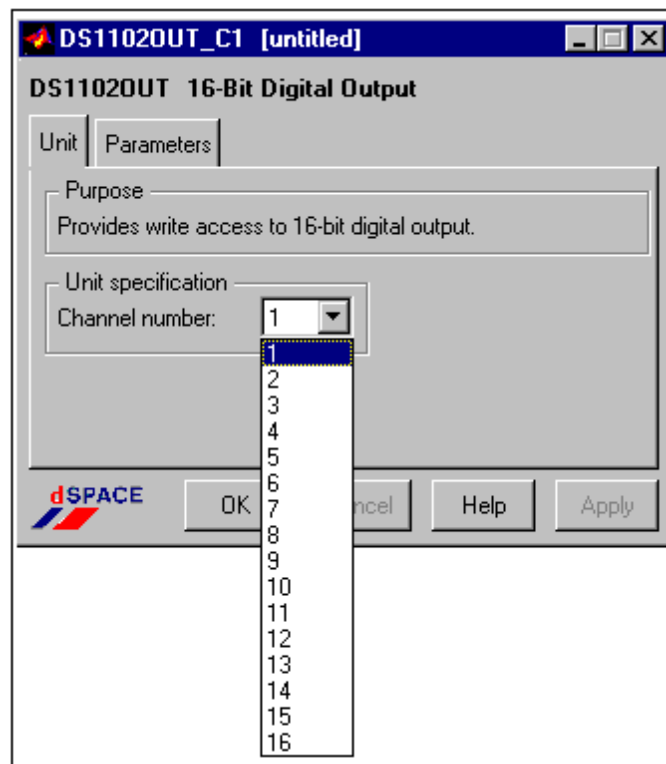


Figure (II.10) : Configuration des sorties numériques

Remarque :

Le nombre d'entrée et sortie est limité à 16 que ce soit en lecture ou en écriture, il faut veiller à ne pas engendrer de conflits dans le choix de ses dernières, ne pas mettre plusieurs blocs pour une seule entrée ou sortie.

II -2.5) Connecteurs encodeurs incrémental :

Les connecteurs encodeurs incrémentales nous offre la possibilité de brancher un capteur encodeur incrémentale sur le CP1102.

II -2.5.1) Définition d'un encodeur incrémental :

Un encodeur incrémental est un capteur de position rotatif qui permet de capturer la position angulaire d'un objet tournant, il fournit en général 2 signaux sous formes impulsionnelles ou chaque capteur est caractérisé par le nombre d'impulsion délivré par tour, le comptage de ses impulsions permet de savoir la position angulaire de la machine, le sens de rotation est connue en calculant le déphasage entre les deux signaux A et B.

La carte DS1102 intègre via le connecteur encodeur incrémental un compteur qui nous fournit le nombre d'impulsion directement sur l'espace de travail Simulink grâce à son bloc correspondant, et qui est représenté en *figure (II.11)*.

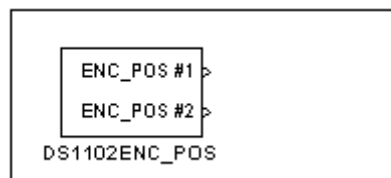


Figure (II.11) : Schéma bloc de l'encodeur incrémental.

La valeur du compteur est comprise entre -1 et +1 et elle doit être multipliée par 2^{23} pour déterminer la valeur des impulsions. Le bloc *DS1102ENC-POS* nous donne cette lecture pour son exploitation.

La nomenclature de la fiche est donnée dans le *tableau (II.4)*.

PIN	SIGNAL	PIN	SIGNAL
1	VSUPPLY (1 & 2)	9	Non utilisé
2	PHI0 (1 & 2)	10	Digital GND
3	/PHI0 (1 & 2)	11	Digital GND
4	PHI90 (1 & 2)	12	Digital GND
5	/PHI90 (1 & 2)	13	Digital GND
6	INDEX (1 & 2)	14	Digital GND
7	/INDEX (1 & 2)	15	Non utilisé
8	Digital GND		

Tableau (II.4) : Les pins du connecteur encodeur incrémental.

Signification :

VSUPPLY : Représente l'alimentation incorporée de la fiche pour 1 et 2

/PHI0 (1&2) : Représente le signal issu du capteur pour 1 et 2

/PHI05 (1&2) : Représente le complément du signal PHI0

II -2.5.2) Acquisition de donnée de l'encodeur incrémental :

L'encodeur incrémental contient un compteur de 24 bits qui représente la position absolue du transducteur connecté, qui correspond à un intervalle de (-2^{23}) à $(2^{23} - 1)$ ou chaque valeur est automatiquement convertit entre $[-1, +1]$ donc a la sortie pour retrouver la valeur des compte on doit multiplier par 2^{23} .

II -2.5.3) Initialisation :

Le compteur du codeur incrémental est remis à zéro dans deux cas :

Au chargement de l'application la valeur de chaque compteur est remise à zéro, ce qui fait que le comptage commence seulement au commencement de l'application.

Mais si on a besoin de remettre la position du compteur manuellement à zéro, et cela selon que l'application l'exige, on dispose du bloc sous Simulink dont la référence est *DS1102ENC RESET Cx* une impulsion envoyée sur ce bloc permet de remettre la position des deux compteurs a zéro.

Le compteur du codeur incrémental est aussi remis a zéro quant l'alimentation est coupé

Remarque :

La régulation de position grâce à un encodeur incrémental est peut fiable, car à la coupure de l'alimentation l'information de la position est perdue et elle est réactualisée seulement quand le compteur est remis à zéro

II -2.5.4) Méthode de calcul de la position angulaire :

Pour acquérir un angle en radian sur le capteur encodeur incrémental on doit procéder au calcul suivant :

Soit un encodeur incrémental qui fournit par exemple 1024 impulsions par révolution.

Pour retrouver l'angle parcouru on applique la formule suivante :

$$\varphi = 2^3 \cdot \frac{2\pi}{4 \cdot \text{nombre de ligne}} \cdot \text{valeur de la sortie (rad)}$$

Ou :

Nombre de ligne : Représente le nombre d'impulsion par tour du transducteur.

La valeur de la sortie : C'est le nombre d'impulsion compté dans le compteur de la DS1102.

Remarque :

Cette équation peut être modélisée par le bloc gain qui se trouve dans la bibliothèque de Simulink.

II-2.6) Le connecteur RS232 :

Le connecteur RS232 est désigné par la référence P10 sur le CP1102, c'est un connecteur sub-D mal de 9 pins. Les pins de sortie sont les mêmes que celles du connecteur RS232 du PC. Le tableau (II.5) donne les signaux adaptés à cette norme :

Pins	Signal	Pins	Signal
1	Non Utilisé	6	Non utilisé
2	R_{CD}	7	Non utilisé
3	T_{XD}	8	Non utilisé
4	Non utilisé	9	Non utilisé
5	Digital GND		

Tableau (II.5) : Pins du connecteur RS232.

II-2.7) Connecteur RS422 de capture/comparaison :

Le connecteur capture comparaison référencie par l'indice P13 sur le Control Panel de la DS1102, est un connecteur sub-D 15 pins mal, il fournit les signaux pour le sous système capture /compare du DS1102. Le *tableau(II.6)* suivant montre les signaux issus des différents pins :

Pins	Signal	Pins	Signal
1	CAP0	9	Digital GND
2	CAP1	10	Digital GND
3	CAP2	11	Digital GND
4	CAP3	12	Digital GND
5	CMP0	13	Digital GND
6	CMP1	14	Digital GND
7	CMP2	15	Non utilisé
8	CMP3		

Tableau (II.6) : Pins du connecteur capture/comparaison.

II-3) Le bloc PWM :

La *figure(II.12)* représente le bloc PWM de la librairie DS1102 dans Simulink, c'est un bloc générateur de signaux PWM qui nous fournit selon la configuration, 4 ou 6 canaux générateurs de PWM avec un rapport cyclique variable, la *figure (II.12)* montre le bloc et la liaison sur Simulink.

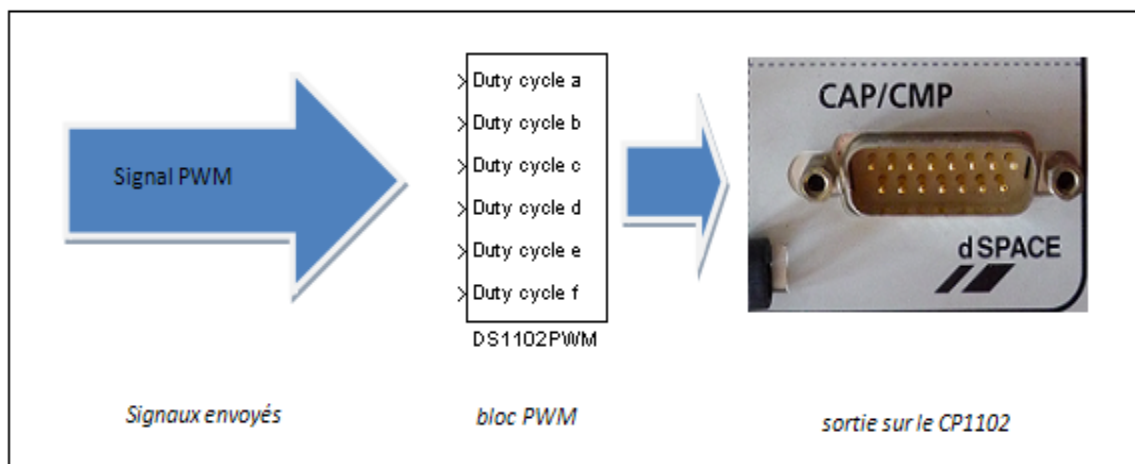


Figure (II.12) : Liaison entre le bloc PWM et l'interface de DS1102.

II-3.1) Caractéristique de sortie du bloc PWM :

Le tableau (II.7) suivant résume la caractéristique d'entrée du bloc par rapport aux variable injecté et le rapport cyclique résultant :

Rapport cyclique	Variable d'entrée sur Simulink
0 à 100%	0 à 1

Tableau (II.7) : Correspondance entre la variable Simulink et la valeur du rapport cyclique.

II-3.2) Configuration du nombre de canaux :

Que ce soit 4 ou 6 la configuration du nombre de canaux du générateur de la PWM est possible selon la connexion établi sur le bloc correspondant, en effet, si le canal 5 et 6 nommée respectivement *duty cycle e* et *duty cycle f* sont déconnecté alors le bloc fourni 4 canaux, mais si l'une de ses entrée est connecté alors le bloc fourni 6 canaux générateurs de PWM.

II-3.3) Résolution de chaque canal :

La résolution de chaque canal est de 40 s pour une PWM de fréquence supérieure ou égale à 385 HZ et de 60 s autrement.

II-3.4) Configuration de la valeur initiale et de la valeur finale :

En double cliquant sur le bloc PWM nous avons la possibilité de configurer, soit la valeur initiale du rapport cyclique avant le début de l'application, ou sa valeur finale qui sera visible a la sortie des canaux a la fin de l'application, comme le montre la *figure(II.13)*, la valeur par défaut pour les rapports cyclique de chaque sortie est de 0.5. Mais on peut la choisir en lui donnant une valeur comprise entre 0 et 1.

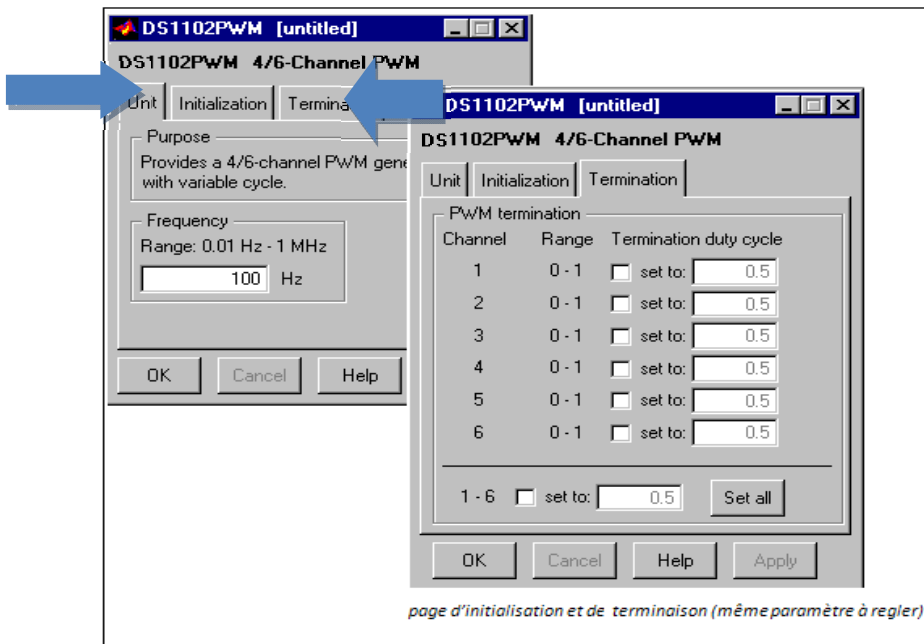


Figure (II.13) : Configuration du bloc PWM.

Le changement des valeurs initial ou final du rapport cyclique pour chaque sortie est possible en cochant la case correspondante pour un changement individuel, si par contre on veut changer toute les entrées à la fois il suffi de cocher la case 1-6 d'écrire la valeur désiré et appuyer sur *set all* pour voire toutes les entrées passer a la valeur du rapport cyclique désiré.

Remarque :

La page dédié a la valeur initiale et finale comprend les mêmes paramètres, même si on a représenté que la page termination sur la figure (II.12), la page initialisation est la même sous tous les aspects.

II-3.5) Le signal PWM correspondant :

On retrouve les sorties du bloc PWM sur la fiche de la capture comparaison comme le montre le *tableau (II.8)*.

Pin	Sur le panneau	Sortie du bloc PWM
5	CMP0	duty cycle a
6	CMP1	duty cycle b
7	CMP2	duty cycle c
8	CMP3	duty cycle d
3	CAP2	duty cycle e
4	CAP3	duty cycle f

Tableau (II.8) : Lien direct entre les pins du RS422 et les rapports cycliques

II-4) Les interruptions :

Le bloc DS1102 Board user-interrupt produit acquiert les interruptions hardware issue de l'environnement extérieur il est symbolisé par la figure (II.14) :

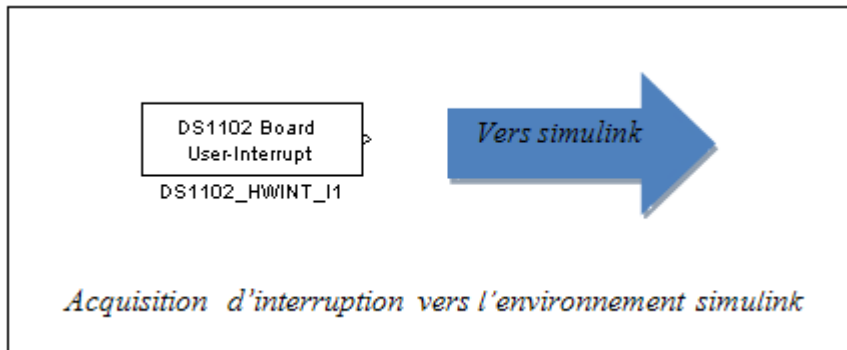


Figure (II.14) : Schéma bloc d'interruption dans Simulink.

II-4.1) Localisations des entées des interruptions :

On a le choix entre deux modes d'interruption qui sont les interruptions utilisateur (*user interrupt*), et les interruptions relative aux encodeurs incrémentaux (*index found Channel 1 et index found chanel 2*) donc tout compte fait on possède trois sources d'interruption bien distincte le tableau(II.9) résume leurs entrées sur le CP1102.

N° d'interruption	Le type	localisation
0	User interrupt	Pin 36 sur le port I/O
1	Index found chanel 1	Pin 6 sur INC 1
2	Index found chanel 2	Pin 6 sur INC 2

Tableau (II.9) : Localisation des interruptions.

Remarque :

La masse de ses signaux peut être branché sur les pins 13 a 19 du connecteur d'entrée et sortie digitale portant la référence digital GND.

II-5) Utilisation de l'outil *ControlDesk* et Simulink :

II-5.1) Introduction :

Dans cette partie du chapitre nous expliquerons comment utiliser *ControlDesk* avec la librairie Simulink définis précédemment, cela pour la création, la gestion et la simulation d'une expérience en temps réel.

II-5.2) Création d'un diagramme Simulink :

L'une des caractéristiques majeure de la carte de control DS1102 est sa facilité de programmation car elle utilise simplement des schémas bloc sous Simulink, qui grâce à un compilateur installé automatiquement convertit ce schémas bloc en langage C, pour ensuite les exécuter sur le panneau de *ControlDesk*, pour la gestion et la visualisation de tous les paramètres de simulation, donc il faut réaliser des schémas fonctionnels sur MATLAB/Simulink

Lancer MATLAB en cliquant sur l'icône MATLAB, ensuite on clique sur Simulink. Voir *figure (II.15)*.

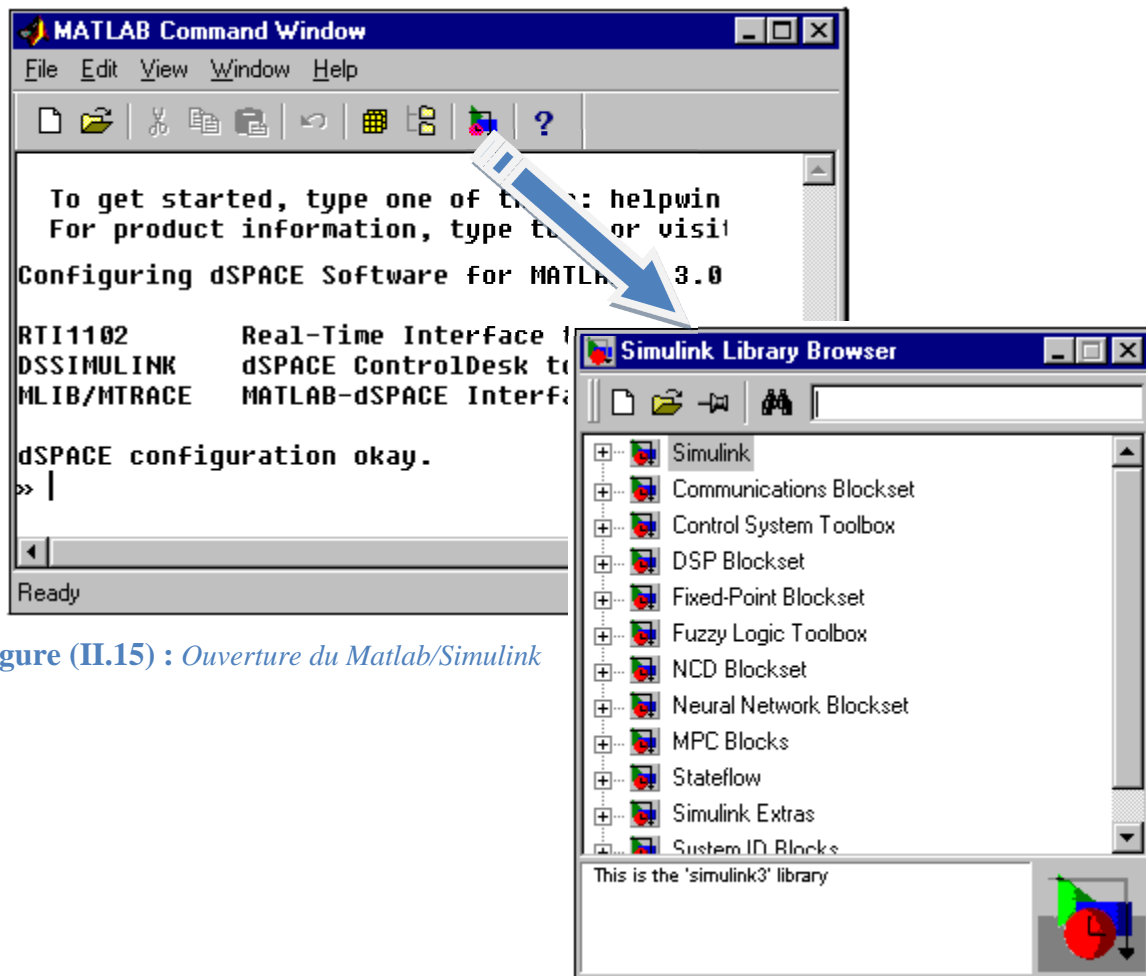


Figure (II.15) : Ouverture du Matlab/Simulink

Remarque :

Il très commode que le schéma bloc conserve le nom de « étudiant.mdl » tout le long de cette expérience.

II-5.3) Compilation et téléchargement du diagramme Simulink :

Afin de convertir le schéma bloc de Simulink en un langage évolue le C, on se positionne sur la barre d'outil puis en sélectionne dessus *Tools RTW Build* voire figure (II.16).

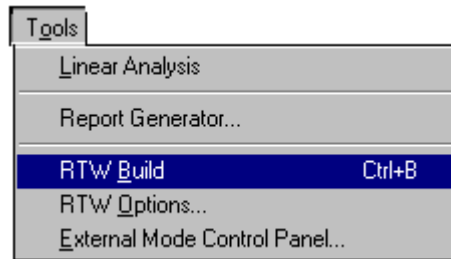


Figure (II.16): *Compilation du Diagramme fonctionnel de Simulink.*

Il est nécessaire de suivre ces étapes de configuration, pour pouvoir générer le code C depuis le schéma bloc de Simulink.

- Sélectionner l'onglet *Solver* puis donner une valeur en seconde à *Fixed step size*, cela permet de déterminer le temps d'échantillonnage.

Remarque :

La résolution des signaux sur la Dspace dépend de temps d'échantillonnage, à chaque fois que le temps d'échantillonnage est petit la résolution est meilleure.

Dans l'onglet *solver* on peu régler le temps de simulation a souhait selon que l'application l'exige mais pour une simulation en temps réel sans que le facteur temps de simulation soit pris en compte il faut le mettre en *inf*. sinon la simulation s'arrêteras a la fin du temps impartis. Détails sur ce point sont représentés sur la figure (II.17).

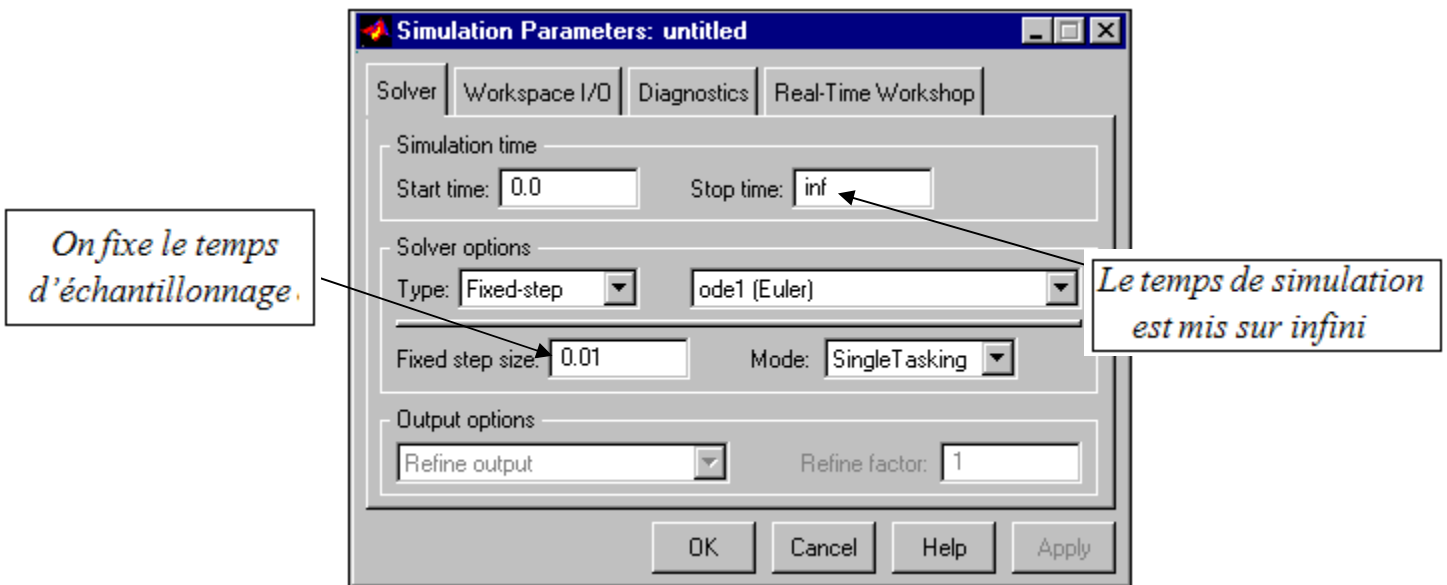



Figure (II.17) : Configuration des paramètres de simulation de Simulink

Une fois le temps de simulation fixé, maintenant on sélectionne *Real time workshop*, puis on clic sur  cela permet de compiler le schéma bloc et le télécharger par la suite dans la carte dSPACE. Les détails sont décrits sur la figure (II.18).

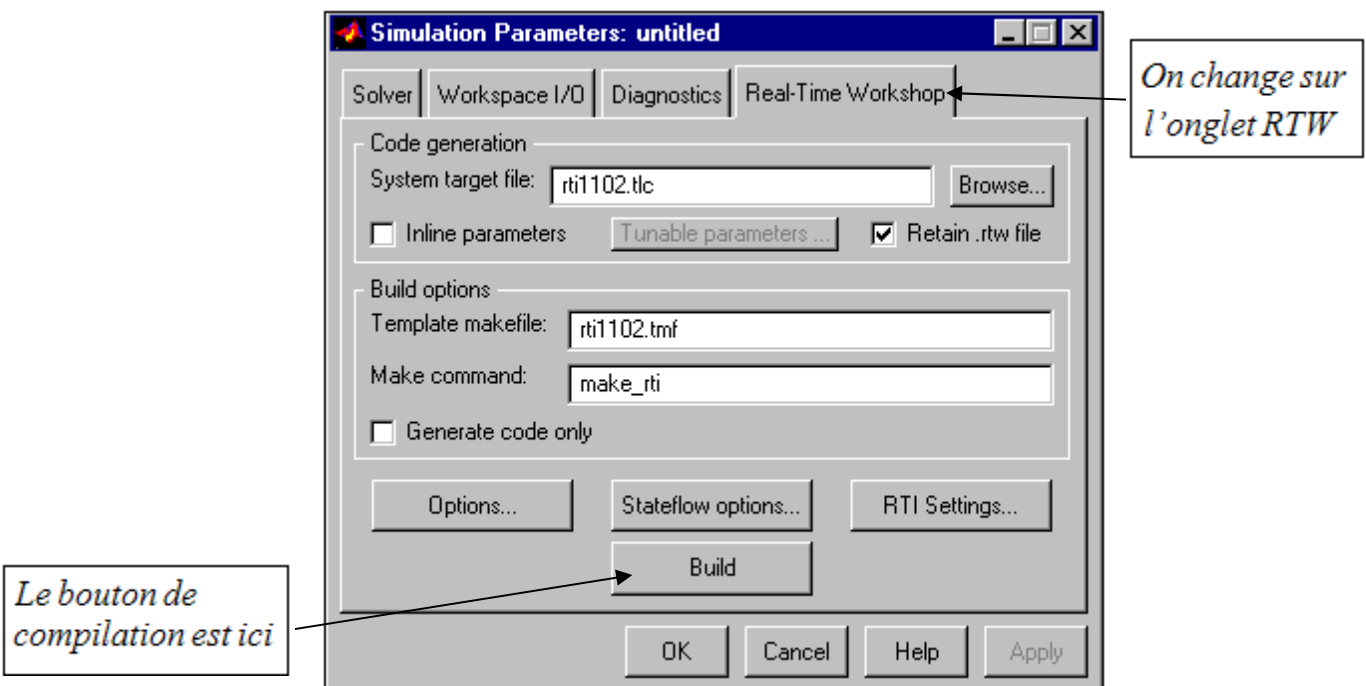


Figure (II.18) : Compilation du schéma bloc de Simulink.

Remarque :

Après un clic sur build, avant compilation une fenêtre de confirmation s'affiche elle contient les paramètres déjà spécifié, il suffit de poursuivre en cliquant sur OK pour confirmer.

II-5.4) Démarrer ControlDesk :

Pour démarrer ControlDesk, on double clic sur l'icône qui lui appartient sur le bureau.

II-5.5) Vue d'ensemble de ControlDesk :

ControlDesk est comme d'autres logiciels de développements, il intègre l'ensemble des paramètres et des onglets, on trouve sur ControlDesk :

- Barre de menu ;
- Barre d'outils ;
- Espace de travail ;
- Navigateur ;
- Fenêtre d'outils ;
- Barre d'état.

La fenêtre principale de ControlDesk est donnée en figure (II.19).

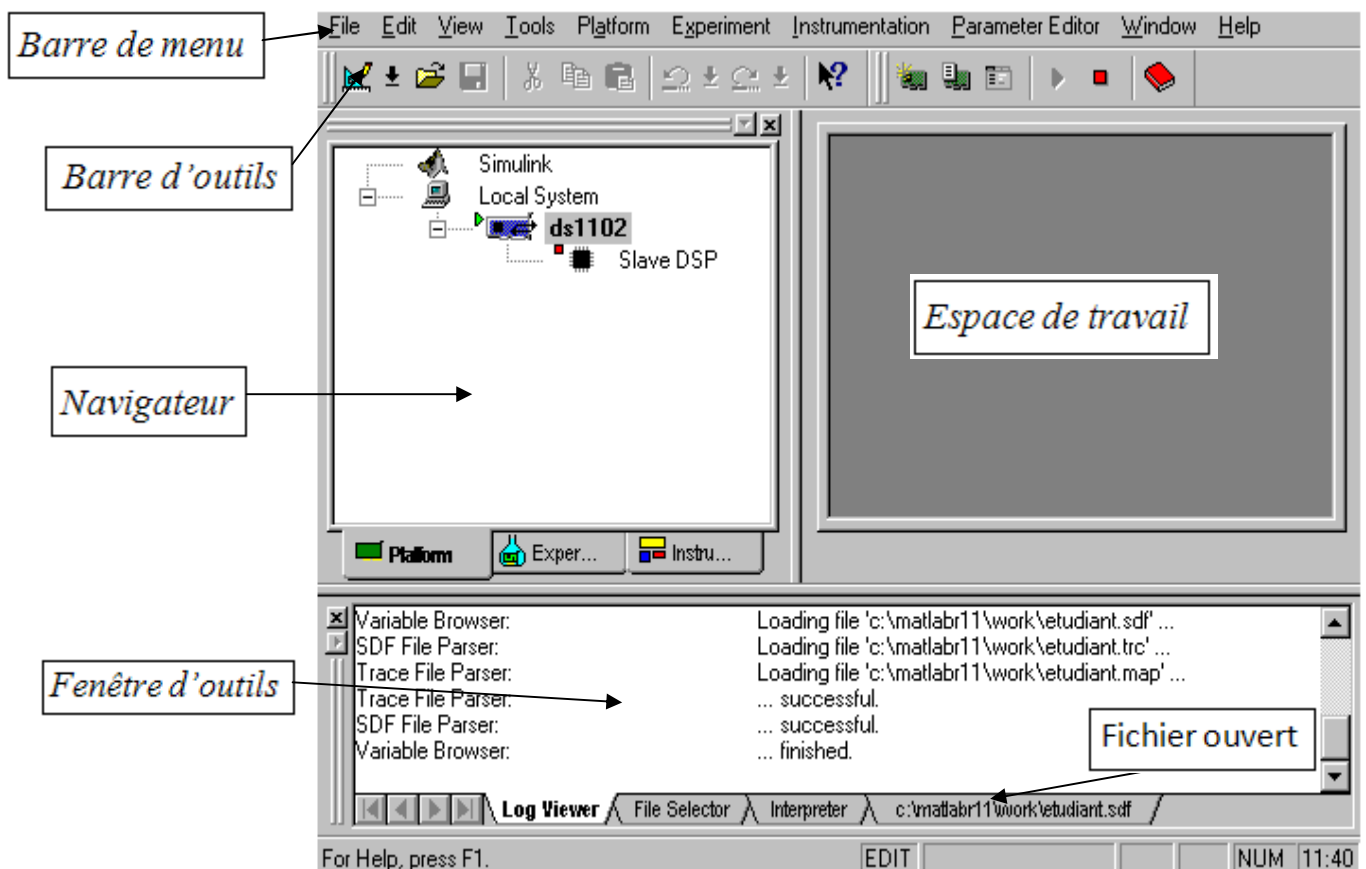


Figure (II.19) : Espace de ControlDesk

II-5.5.1) Rôle de chaque boîte de dialogue :

- **Barre de menu :**

Via cette barre *ControlDesk* profère un accès facile a toutes ses commandes c'est la barre de travail qui permet d'explorer, de chercher, d'ouvrir un fichier de le simuler et d'arrêter la simulation, elle permet aussi de modifier l'affichage graphique en ajustant les différentes fenêtres, c'est la barre de fonctionnement commune à tout logiciel.

- **Barre d'outils :**

Elle nous fournisse les éléments d'accès rapide, déjà contenu dans la barre de menu et elle est configurable par cette dernière.

- **Navigateur :**

La fenêtre du navigateur permet un accès direct aux expériences on peut trouver dans cette rubrique : *Hardware view*, *Experiment view*, *Instrument view*.

- Platform Navigator :**

La plateforme Navigateur affiche toute les plateformes installé dans notre système qui est Simulink, qui travail avec le processeur de la DS1102, il nous renseigne aussi sur l'application téléchargé dans le DSP de la carte voire *figure (II.20)*.

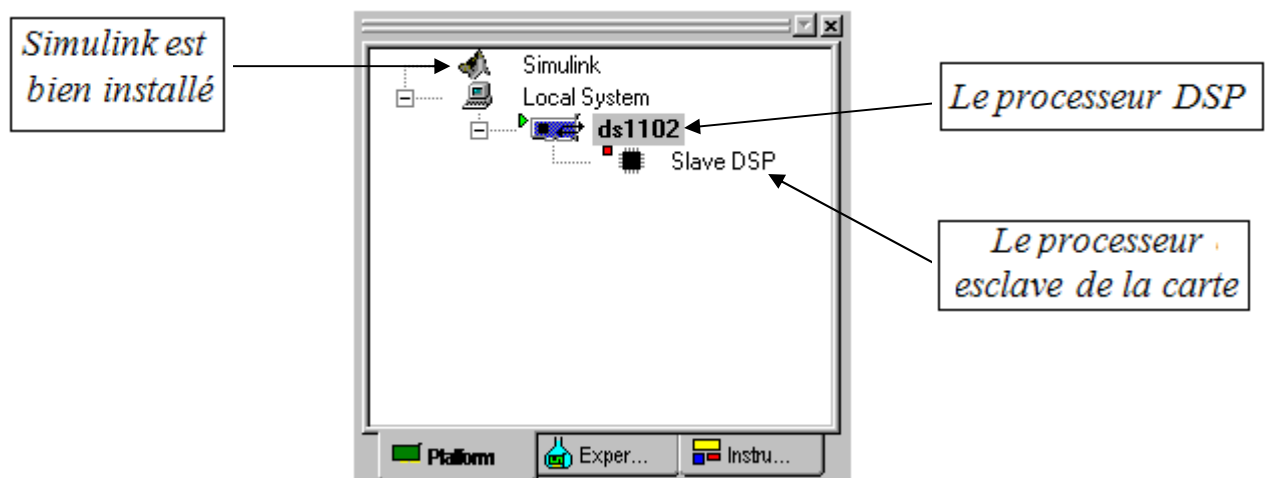


Figure (II.20) : Plateforme navigateur.

- **La fenêtre d'outils :**

Elle fournisse certain outils accessible selon l'onglet actif elle se présente comme telle :

- Log viewer :**

Cet onglet affiche les messages relatifs au fonctionnement de *ControlDesk* ou le processeur temps réel.

-Interpreter :

C'est la partie où l'on peut écrire un programme en langage python ou un script d'exécution.

-File selector :

Quant on est sur cet onglet on peut explorer le contenu du disque dur et télécharger une application directement sur le processeur DSP de la carte, en sélectionnant le fichier .sdf de ladite application, et en utilisant le drag and drop on le colle directement sur le processeur DSP.

II-6) Le fichier (*.sdf):

Comme tout logiciel *ControlDesk* ne peut ouvrir que des fichiers dont il reconnaît l'extension et c'est le cas des fichiers (*.sdf), qui contiennent les informations de compilation de toute application téléchargée de l'espace de travail Simulink, qui comprend les variables utilisées et les réglages de tous les paramètres relatifs à l'expérience compilée. Donc pour pouvoir travailler sur une expérience on doit être en possession de son fichier (*.sdf).

II-7) Espace de travail :

Après avoir téléchargé une application via son fichier .sdf on a accès à ses variables et tous les paramètres spécifiés sur Simulink, pour le contrôle de ses derniers et suivre les étapes d'évolution de chacun d'eux. *ControlDesk* intègre un ensemble d'instrument virtuel d'acquisition et de visualisation, disponible sur l'espace de travail, ils nous fournissent le moyen de conception d'un panneau virtuel regroupant selon le souhait l'ensemble des paramètres qui définissent une application ou une expérience.

II-8) Définition des instruments disponibles.**II-8.1) Instruments de contrôle :**

Le *tableau* suivant résume tous les instruments de contrôle à notre disposition:



















Icone	Désignation
 AnimatedNeedle	Pour afficher la valeur d'une variable connecté a l'aide d'une aiguille
 Bar	Pour afficher la valeur d'une variable a l'aide d'une barre
 CheckButton	Pour fixer une valeur a une variable via une case a cocher
 Display	Pour afficher une valeur sous forme numérique
 Frame	Pour arranger des instruments dans le layout
 Gauge	Pour afficher une variable a l'aide d'un compteur a aiguille
 MultiStateLED	C'est une Led virtuelle
 NumericInput	Pour affecter ou acquérir une variable
 OnOffButton	Représente un bouton a deux états
 PushButton	Représente un bouton poussoir
 Slider	Pour changer la valeur d'une variable avec un slider
 RadioButton	C'est Une case a cocher qui affecte une valeur donnée à une variable
 MultiStateLED	C'est une Led virtuelle
 NumericInput	Pour affecter ou acquérir une variable
 OnOffButton	Représente un bouton a deux états
 PushButton	Représente un bouton poussoir
 Slider	Pour changer la valeur d'une variable avec un slider
 RadioButton	C'est Une case a cocher qui affecte une valeur donnée à une variable

Tableau (II.11) : Instruments de contrôle

II-8.2) Instrument d'acquisition :

Le tableau (II.12) suivant représente les instruments d'acquisition des signaux disponibles dans l'espace de travail :






Icône	Désignation
	Capture Settings
	LogicAnalyzer
	Plotter
	Template
	XYPlot

Tableau (II.12) : Instruments d'acquisition

Ces instruments d'acquisitions sont utilisés pour l'affichage et l'édition des expériences, ils permettent de gérer les expériences.

II-9) Création d'une expérience :

A présent on va essayer de créer une expérience sur Simulink la compiler et la télécharger sur *ControlDesk*, son diagramme fonctionnel est représenté sur la *figure (II.20)*.

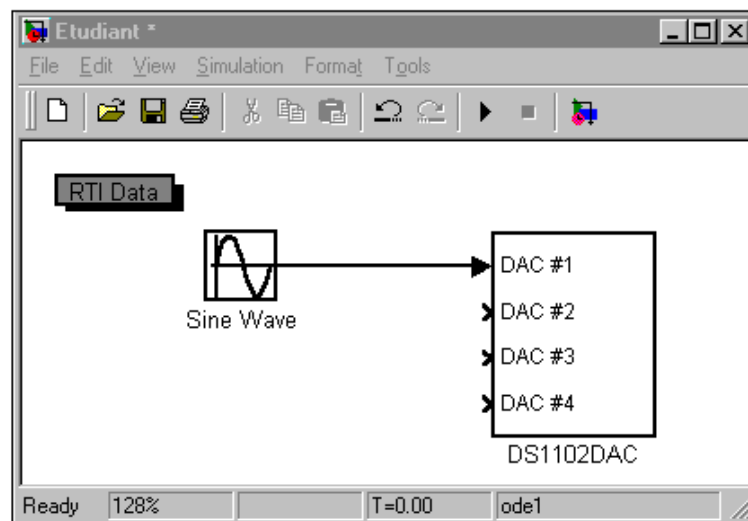


Figure (II.20) : Exemple sur Simulink.

▪ Explication :

Le but de cette expérience est de générer un signal sinus dans l'espace de travail Simulink à l'aide du schéma bloc *Sine wave*, et ensuite de l'envoyer via le convertisseur Numérique/Analogique pour le retrouver à la sortie du CP1102. Par la suite on va étudier tous ses paramètres sur *ControlDesk*.

Après compilation de cette application on suit les étapes suivantes sur *ControlDesk* :

- Aller à la barre de menu puis cliquer sur *File*.
- Sélectionner *New Experiment*, une fois que cette fenêtre s'ouvre, vous devez donner un nom pour l'expérience, pour notre expérience on va la nommer

étudiant par exemple, et on doit aussi spécifier le répertoire de sauvegarde C:\MATLABR11\Work\étudiant, par exemple.

Ces étapes sont illustrées dans la figure(II.21).

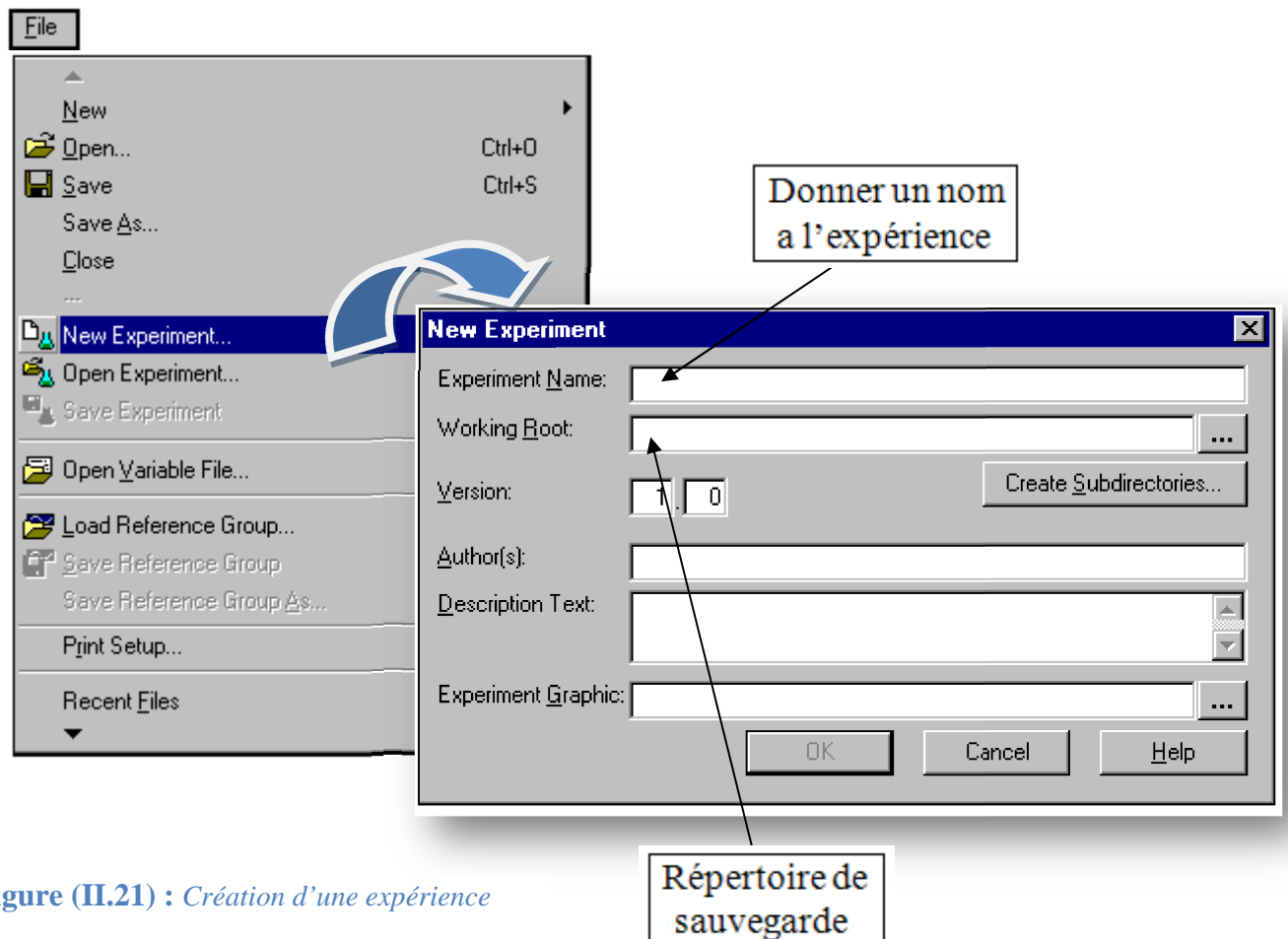


Figure (II.21) : *Création d'une expérience*

II-9.1) Ouverture du fichier relatif a cette application :

Si pendant la compilation *ControlDesk* est ouvert le fichier .sdf sera automatiquement chargé, sinon on l'ouvre manuellement en suivant ses étapes :

- Sur la barre de menu on sélectionne *File*.
- On sélectionne *Open Variable File*.
- Et on ouvre le répertoire où a été sauvegardé notre expérience, et on sélectionne le fichier qui a l'extension .sdf portant le même nom pour notre expérience c'est *étudiant.sdf*.

Comme l'illustre la figure (II.22).

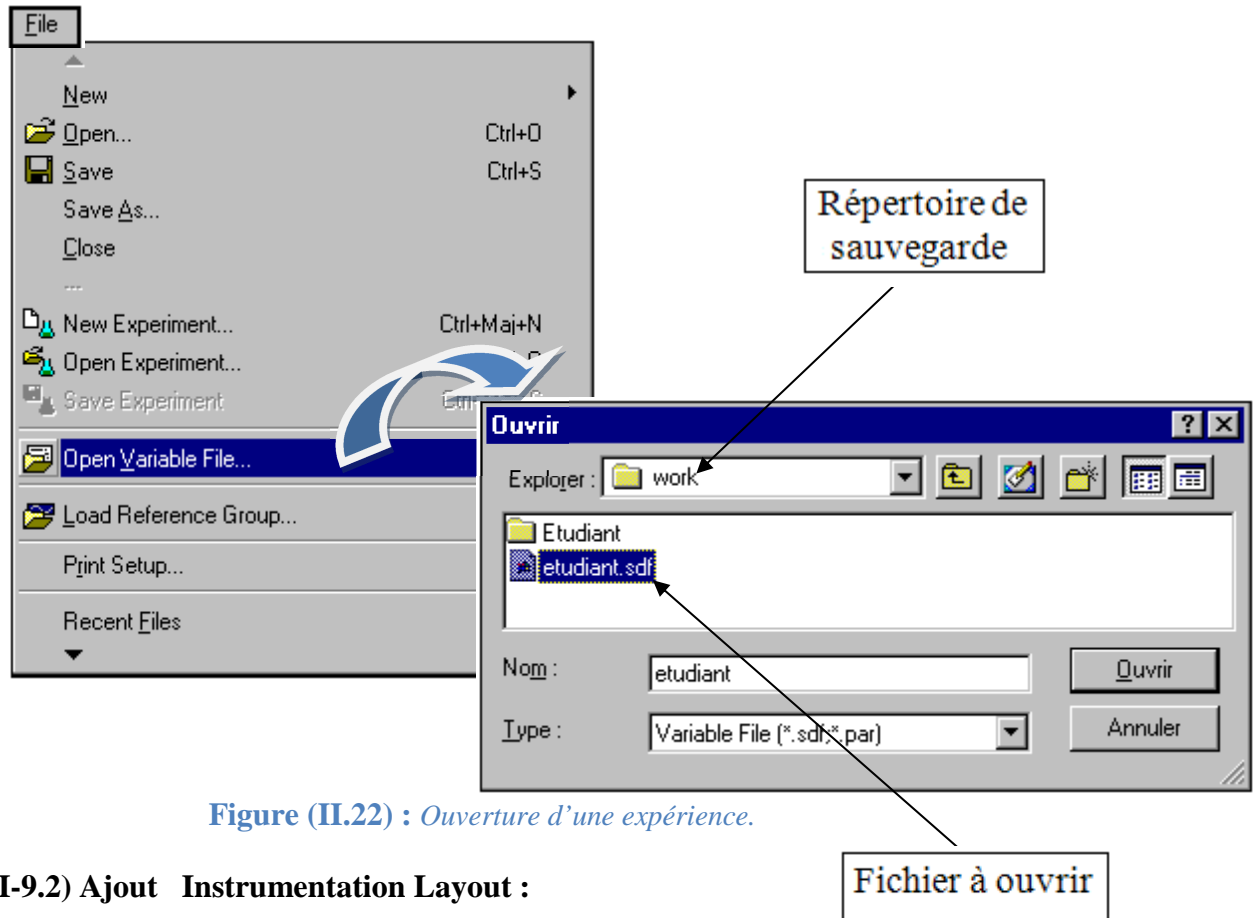


Figure (II.22) : Ouverture d'une expérience.

II-9.2) Ajout Instrumentation Layout :

Une fois l'application chargé on peut maintenant travailler dessus via la plateforme de travail pour visualiser le signal et contrôler ses paramètres, et cela en ouvrant un *layout* sur la plateforme de travail qui nous permet d'ajouter les instruments de mesure voulus :

- Sur la barre de menu on sélectionne *File*.
- On clique sur *New*.
- On choisit *Layout*.
- On clique sur le panneau *Data Acquisition*.
- On sélectionne *Plotter*, et on le déplace vers la zone *Layout* et on dessine un rectangle via la souris, deux axes ont affichés.

Remarque:

La dimension de ce rectangle peut être ajustée plus tard.

Détails de ces points sont illustrés sur les figures *Figure [(II.23), (II.24)]*.

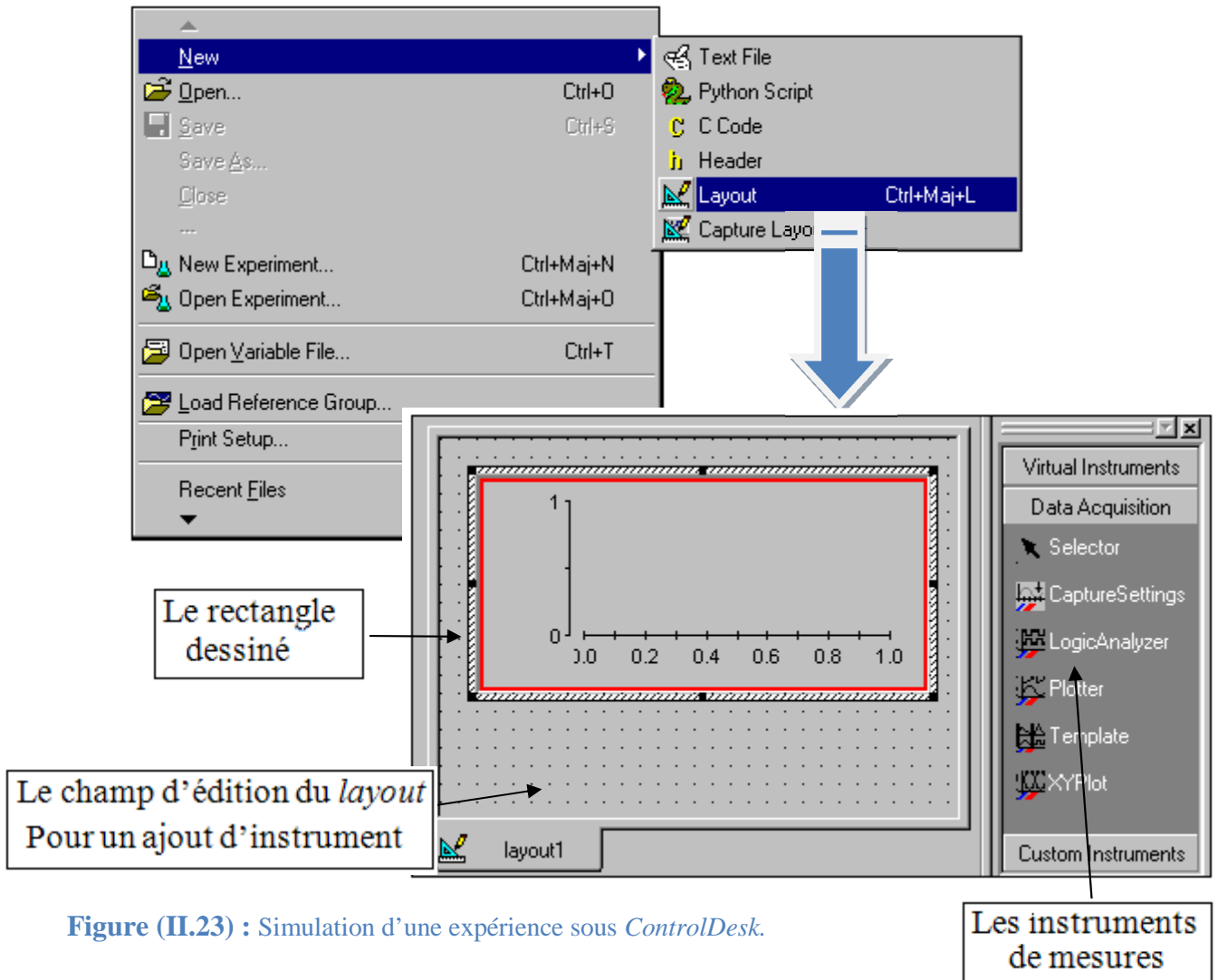


Figure (II.23) : Simulation d'une expérience sous *ControlDesk*.

Pour ajuster la dimension de *plotter* on clique à l'intérieur du carré rouge, puis on sélectionne *Propriétés* voir *figure(II.24)* :

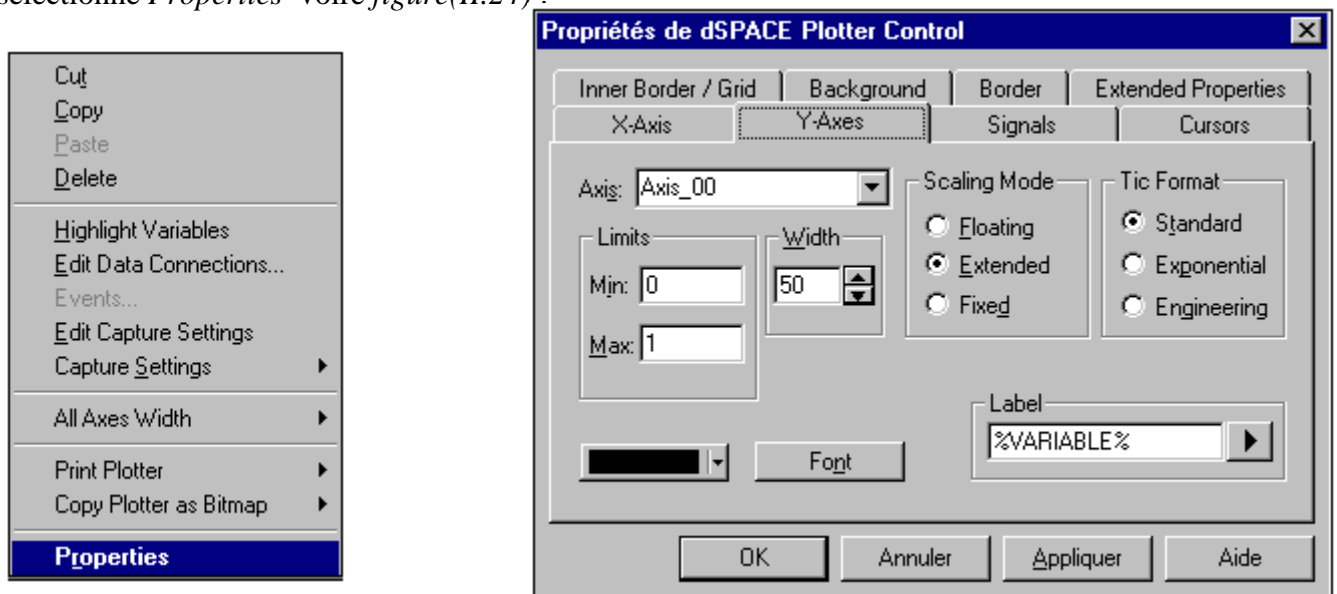


Figure (II.24) : Configuration des zones d'affichage.

II-9.3) Ajout des variables à l'instrumentation Layout :

Une fois que le plotter est affiché il faut maintenant lui affecter la variable à visualiser, voici les étapes à suivre :

- Dans la zone *Tool window* on sélectionne *étudiant*, puis *Model Root*.
- On sélectionne *Sine Wave*, des variables vont être affichés à coté.
- On déplace la variable *Out1* vers l'axe Y du plotter, un petit rectangle rouge indique la couleur du signal.

Remarque :

La même opération peut être répétée plusieurs fois avec des variables différentes qui abouti à un affichage multiples des variables qu'on peut distinguer par leurs couleurs, automatiquement attribué.

II-9.4) Modification des paramètres du signal :

Le *sine wave* possède 3 paramètres a savoir l'amplitude, la fréquence et la phase, ses 3 paramètres sont contrôlable directement depuis *ControlDesk*, pour les modifier on ajoute les instruments nécessaire, comme on a ajouté *le plotter*, on clic sur *slider* dans *instrument panel* et on dessine un rectangle, une barre gradué apparait il suffit de ramener le paramètre a faire varier a l'intérieur du rectangle, et le tour est joué, maintenant le mouvement de la barre, qu'on peut contrôler via la souris, est proportionnel à la valeur du paramètre. Voir *figures [(II.25), (II.26)]*

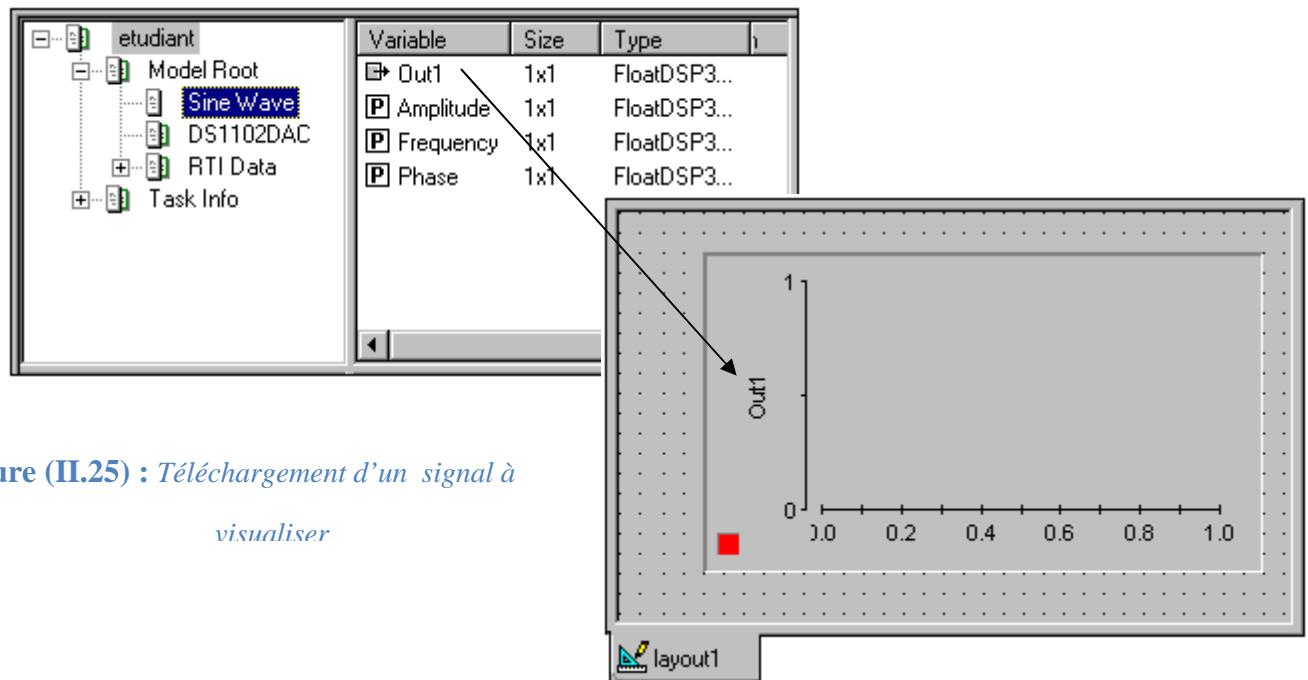


Figure (II.25) : Téléchargement d'un signal à visualiser

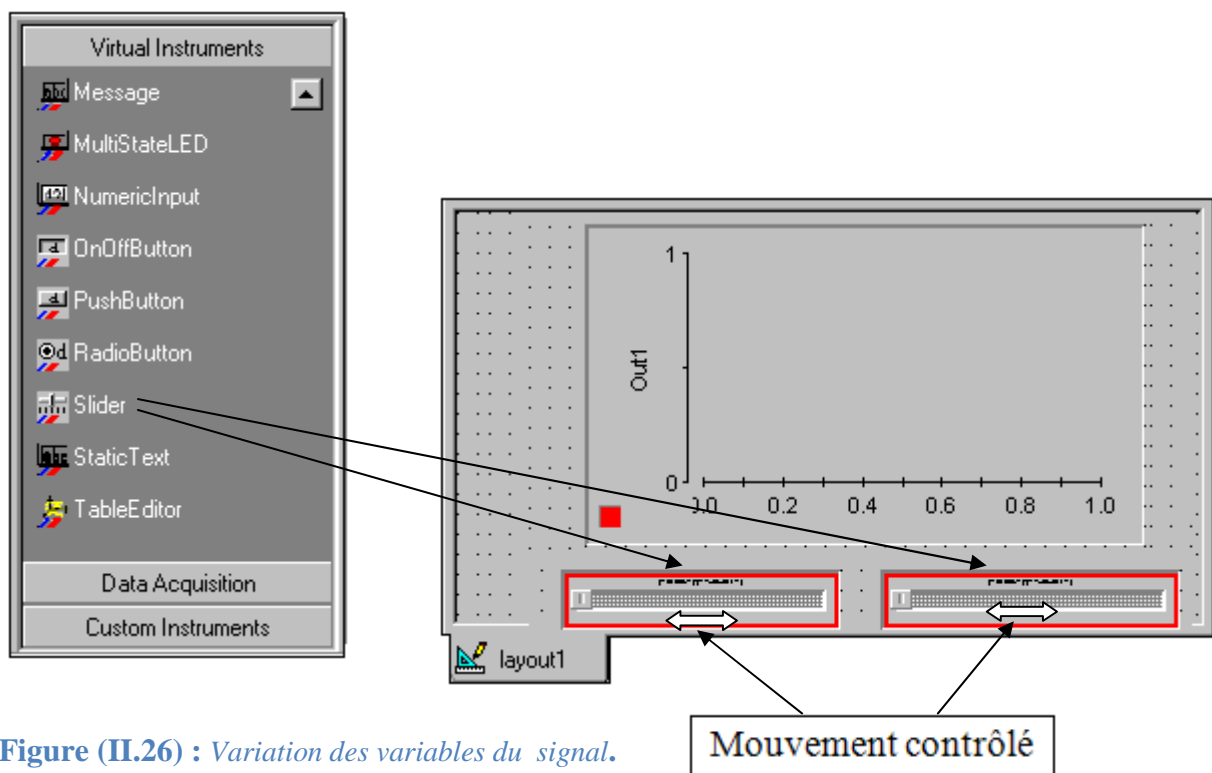


Figure (II.26) : Variation des variables du signal.

II-9.5) Simulation d'une expérience :

Pour démarrer l'animation d'une expérience, il existe trois méthodes:

- On clique directement sur le triangle vert qui se trouve sur la barre d'outils.

- On clique sur *instrumentation* dans la barre de menu, puis on sélectionne *Animation Mode*.
- Ou en appuyant directement sur F5 du clavier.

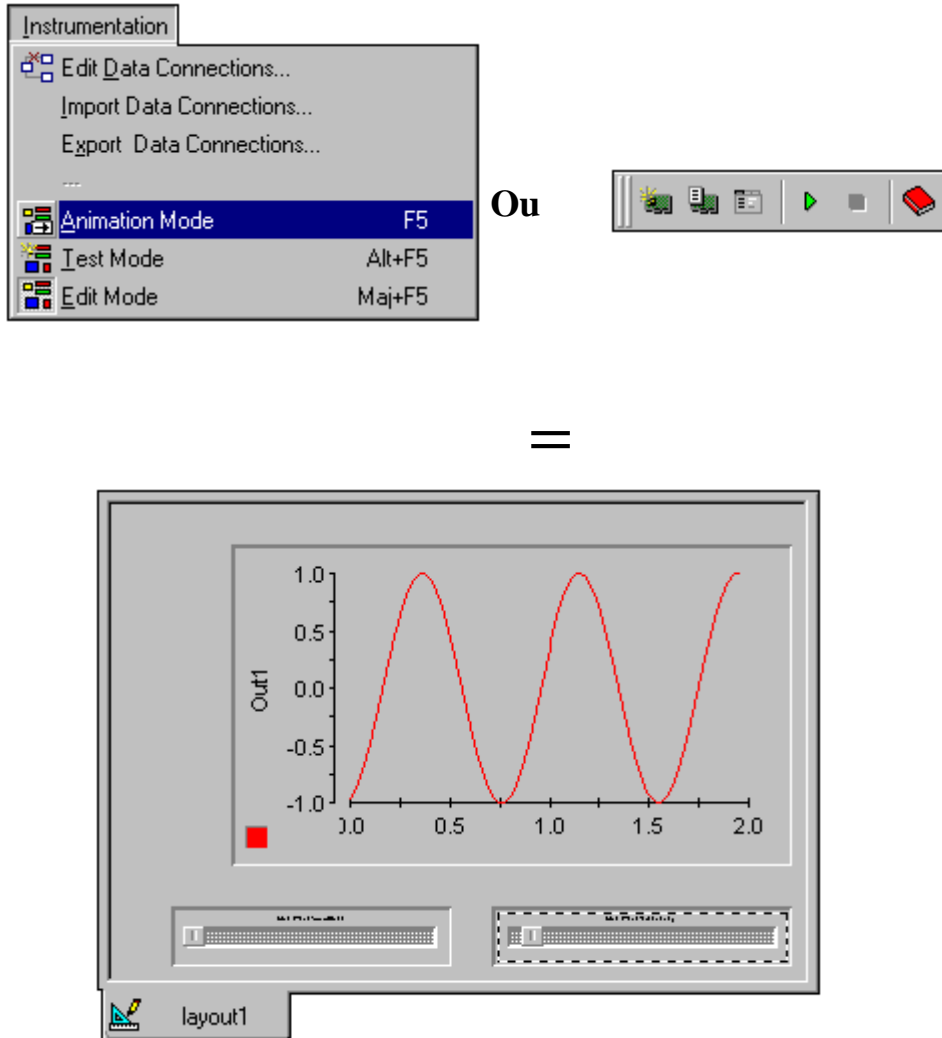


Figure (II.27) : Visualisation d'un Signal.

Remarque :

Quand le mode animation est activé on ne peut pas ajouter ou modifier des instruments, il faut d'abord arrêter la simulation puis porter les modifications désirées.



II-9.6) Arrêt de la simulation :

Pour arrêter la simulation et porter des modifications à votre expérience aller sous l'onglet *Instrumentation* et sélectionner *Edit Mode*, ou en appuyant sur *Alt+F5* du clavier.

II-9.7) Sauvegarder une expérience et impression des signaux :

Le programme de *ControlDesk* n'a pas été équipé d'une option directe pour imprimer des signaux, la seule méthode c'est d'utiliser *capture setting*.

Voici les étapes à suivre pour visualiser les signaux d'une expérience depuis Matlab :

- Sur la barre de menu de *ControlDesk* on sélectionne *View*.
- Puis *Controlbars*.
- Ensuite on clique sur *Capture settings window*
- On sélectionne *Settings*.
- On choisissait parmi les onglets *Acquisition*.
- On sélectionne *Autosave*.
- Dans la case *nom* on donne le nom de fichier à sauvegarder (*étudiant.mat*).
- On clique sur 
- Dans la case *length* on donne une valeur en seconde, ce temps spécifie la durée de la sauvegarde.
- On désélectionne *Auto Repeat*.
- On clique sur 

Ces étapes sont illustrées en détails sur les figures [(II.28),(II.29)].

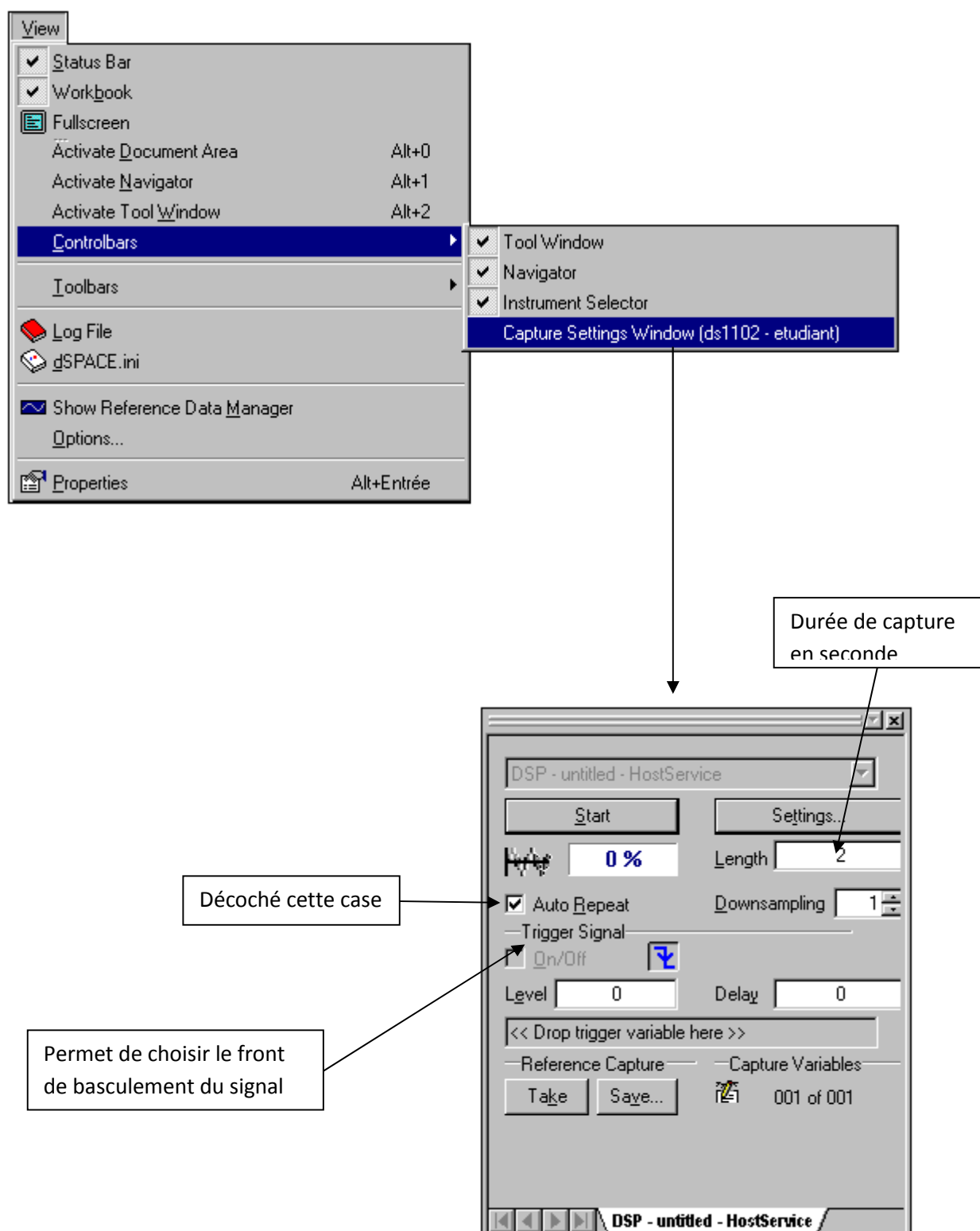


Figure (II.28) : Sauvegarde les signaux d'une expérience.

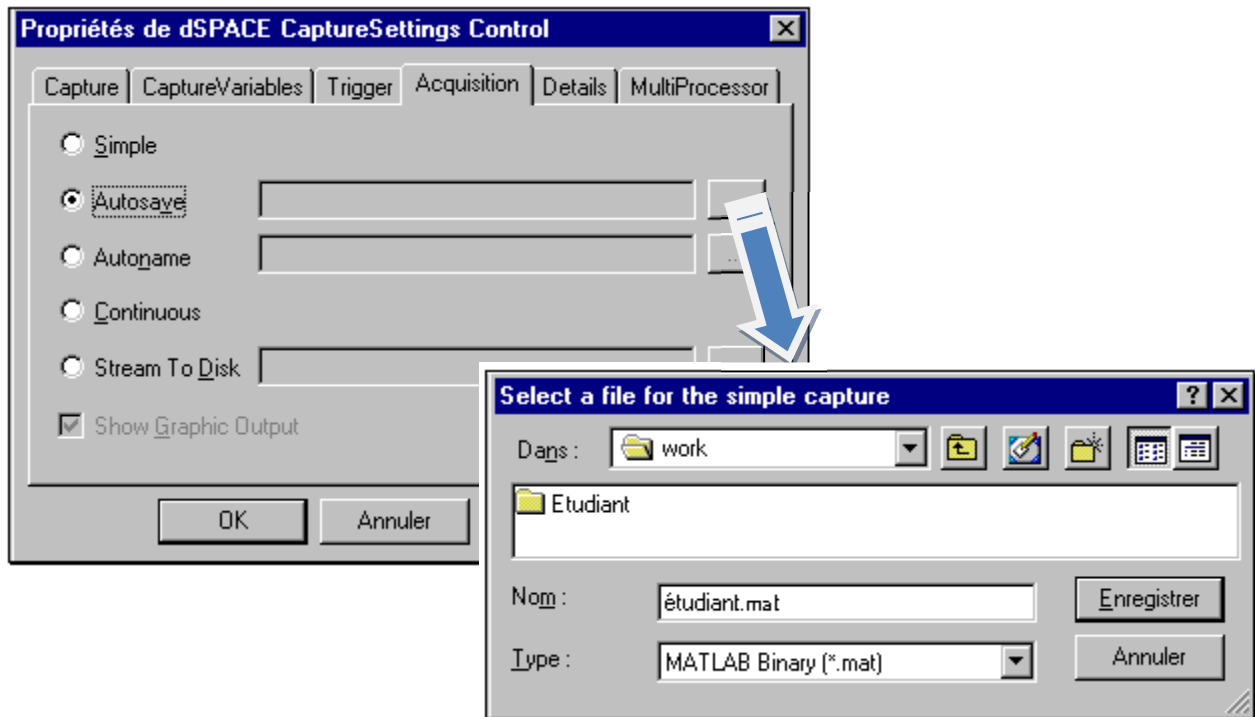


Figure (II.29) : Répertoire de sauvegarde.

II-9.8) Exploitation du fichier sauvegardé :

Après que la capture soit complète, nous pouvons ouvrir ce fichier et le visualiser via MATLAB, en procédant de la manière suivante :

- Dans MATLAB commande, on tape le programme suivant:

```
>>Load étudiant
>>Plot (étudiant.X.Data,étudiant.Y.Data)
>>Xlabel('Amplitude')
>>Ylabel('Temps')
>>Grid on
```

Ce qui permet la visualisation LE signal enregistré pendant la durée spécifié, la *figure (II.30)* représente ce signal.

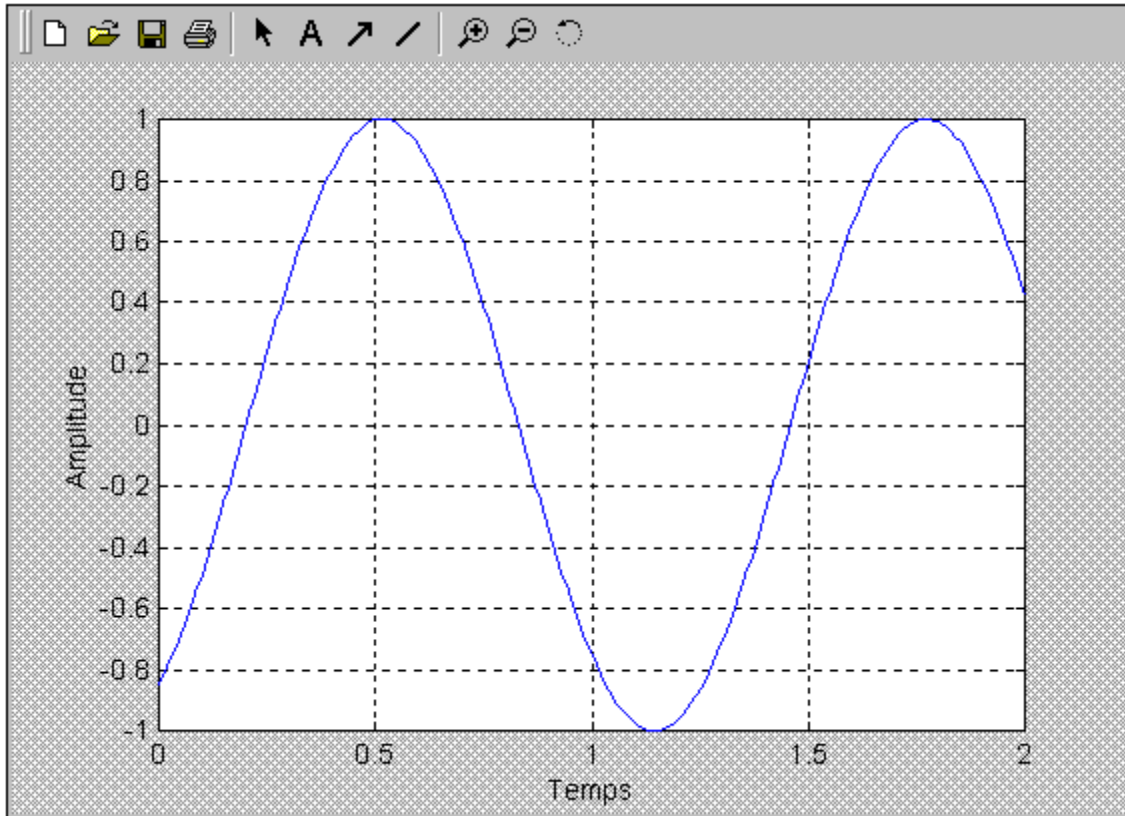


Figure (II.30) : *Visualisation du signal via Matlab.*

II-10) Conclusion :

La carte Dspace propose avec notre model un panneau de control sous la référence du CP1102 couplé au CLP1102, l'ensemble nous fournit un moyen de communication avec les organes a contrôlés externe que ce soit pour transmettre ou recevoir des données. Dans la suite nous allons réaliser un hacheur série, ce dernier sera contrôlé avec la DS1102.

Chapitre III

Étude théorique du montage à réaliser.

III) Introduction :

Les composants de l'électronique de puissance dit commandables sont apparus dans les années 1950 avec les premiers thyristors de puissance, ils ont cessé d'évoluer et ont donné naissance au MOSFET dans les années 1970 et à l'IGBT dans les années 1980. Le MOSFET est très bien adapté pour les convertisseurs basse-tension et avec des fréquences de découpages élevées (inférieur à 100V et supérieur à 20 kHz) alors que l'IGBT est utilisé pour les tensions supérieures à 300V et de fréquences comprises entre 5 et 20 KHz et rarement supérieures à 20KHZ, les GTO et thyristor sont dédiés aux applications haute tension (>1kV) fort courant (>1kA) [4].

III-1) Classification des composants :

Les applications d'électronique de puissance nécessitent des composants ayant un certain pouvoir de commutation fortement efficace. La figure (III.1) résume cette classification des composants de puissance en fonction du courant de la tension et de la fréquence.

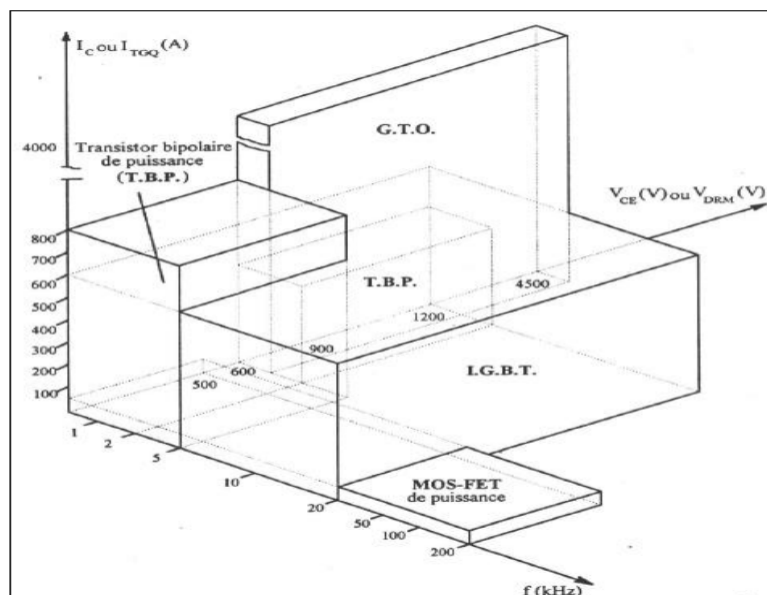


Figure (III.1) : Classification des composants de puissance.

III-2) Transistor bipolaire :

Les transistors bipolaires ont été les premiers semi-conducteurs de puissances à fermeture et ouverture commandées, aujourd'hui ils sont dépassés tant sur le plan de la facilité de commande que sur celui de la robustesse par les transistors MOSFET et IGBT commandés par la grille. La figure (III.2) montre la diversité des transistors bipolaires en forme et en taille :

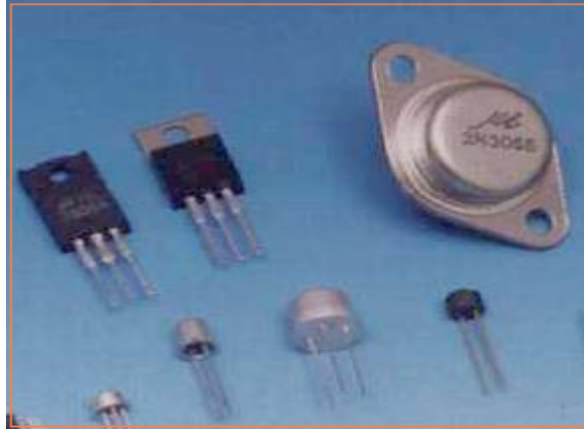


Figure (III.2) : Les formes diverses du

On peut distinguer deux types de transistors [5] :

III-2.1) Transistor type NPN :

Dans le transistor NPN, l'émetteur et le collecteur sont des semi-conducteurs dopés N, la base à un dopage P voir *figure (III.3)*.

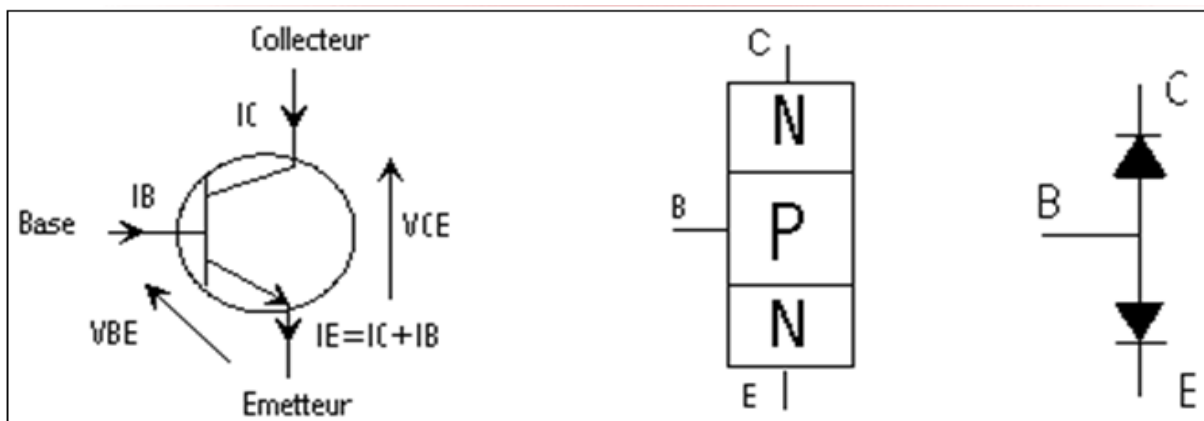


Figure (III.3) : Transistor bipolaire type NPN avec son symbole.

III-2.2) Transistor type PNP :

Dans un transistor PNP, l'émetteur et le collecteur sont des semi-conducteurs dopés P, la base est dopée N voir *figure (III.4)*.

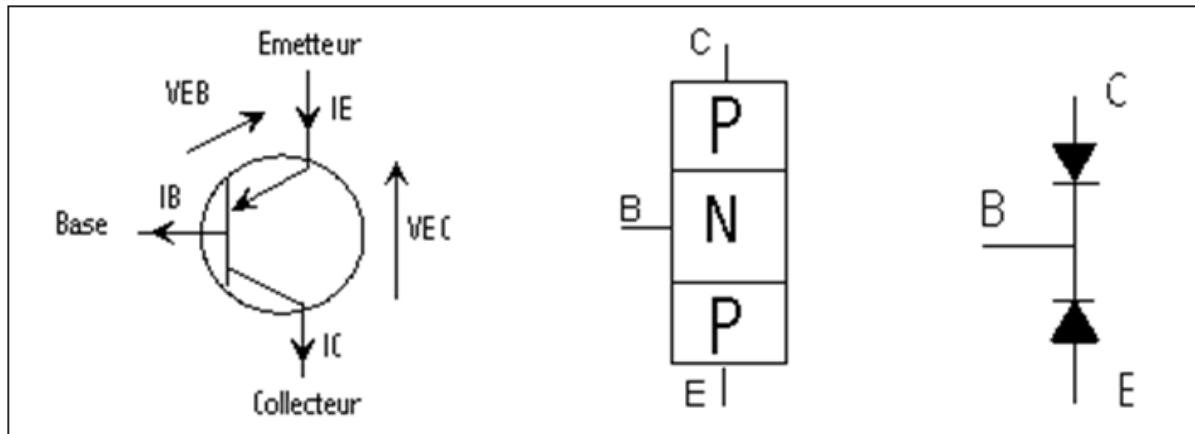


Figure (III.4) : Transistor bipolaire type PNP avec son symbole.

III-2.3) Principe de fonctionnement du transistor bipolaire NPN en commutation :

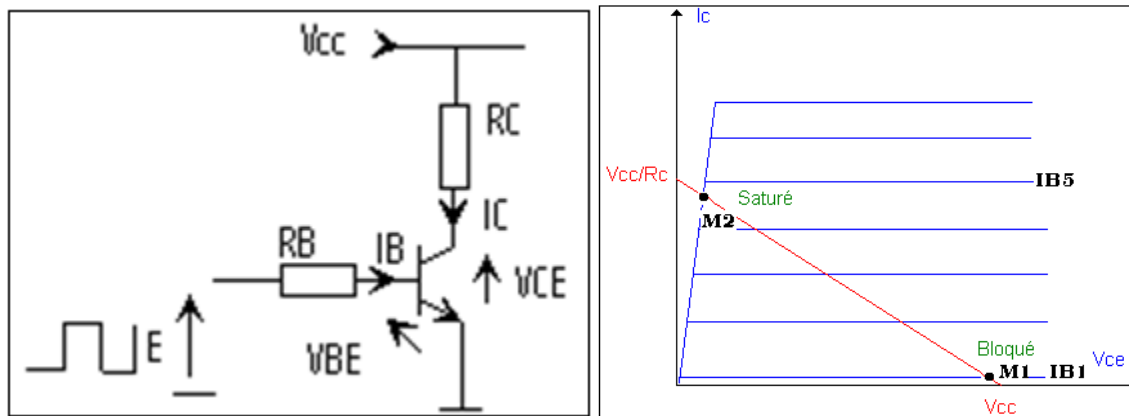


Figure (III.5) : Caractéristique du transistor bipolaire.

Le fonctionnement du transistor en commutation est un fonctionnement en tout ou rien c'est à dire le transistor se comporte comme un relais:

Lorsque $I_B = I_{B1}$, le transistor bloque le courant I_C (point de fonctionnement M_1)

Lorsque $I_B = I_{B5}$, le transistor laisse circuler le courant d'intensité I_C imposé par le reste du circuit (Point de fonctionnement M_2).

Remarque :

Bien souvent on idéalise la courbe de saturation du transistor en la confondant avec l'axe I_C .

III-2.4) Avantages et inconvénient du transistor bipolaire :**A : Avantages :**

- Les transistors bipolaires ont une faible chute de tension à l'état passant, très faible surtout pour les hautes tensions

B : Inconvénients :

- Un temps de commutation important.
- Courant de commande I_B très important.
- Plus des pertes à la commutation, donc plus d'échauffement.
- Plage de fréquence limitée.

III-3) Transistors MOSFET: (Metal Oxide Silicon Field Effect Transistor) [5]:

Le transistor MOSFET est un transistor à effet de champ dont la grille métallique est totalement isolée du canal par une mince couche isolante d'oxyde de silicium (SiO_2) d'épaisseur voisine de $0,1 \mu\text{m}$.

La grille, la couche de silice et le canal constituent un condensateur dont la polarisation peut modifier la conductivité du canal. Le changement peut résulter soit :

- D'une modification de la concentration en porteurs majoritaires et l'on a des MOSFET à canal diffusé ou à appauvrissement
- D'une modification en porteurs minoritaire et en l'on a alors des MOSFET à canal induit ou à enrichissement.

Les deux types de MOSFET fondamentaux sont :

- Les MOSFET à appauvrissement D-MOSFET.
- Les MOSFET à enrichissement E-MOSFET.

III-3.1) MOSFET à appauvrissement D-MOSFET :**III-3.1.1) Structure du MOSFET à appauvrissement canal N :**

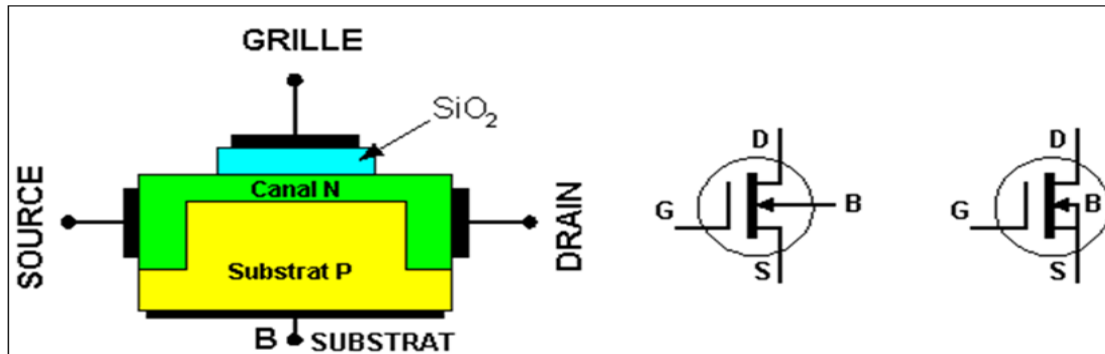


Figure (III.6) : *Structure de Mos à appauvrissement du canal N.*

Dans cette structure la Source et le Drain sont reliés par un canal étroit du même type N, et si on applique une tension négative sur la Grille par rapport au substrat, les électrons sont repoussés vers le substrat et les trous sont attirés ce qui diminue la conductivité du canal voir *figure (III.6)*.

III-3.1.2) Structure du MOSFET à appauvrissement canal P :

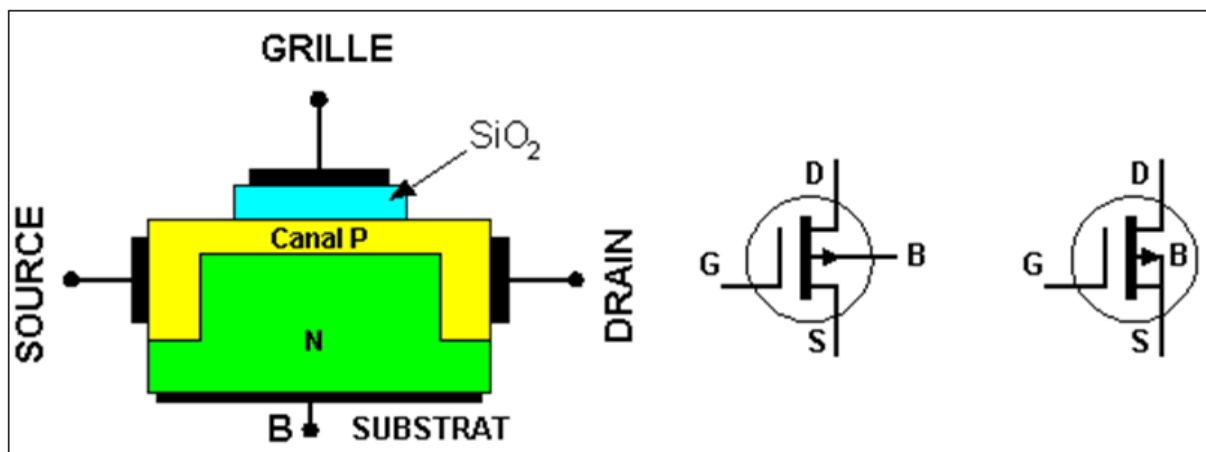


Figure (III.7) : *Structure du MOS à appauvrissement du canal P.*

Dans cette structure la Source et le Drain sont reliés par un canal étroit du même type P, et si on applique une tension positive sur la Grille par rapport au substrat, les trous sont repoussés vers le substrat et les électrons sont attirés ce qui diminue la conductivité du canal voir *figure (III.7)*.

III-3.2) Les MOSFET à enrichissement E-MOSFET.

III-3.2.1) Structure du MOSFET à enrichissement canal N :

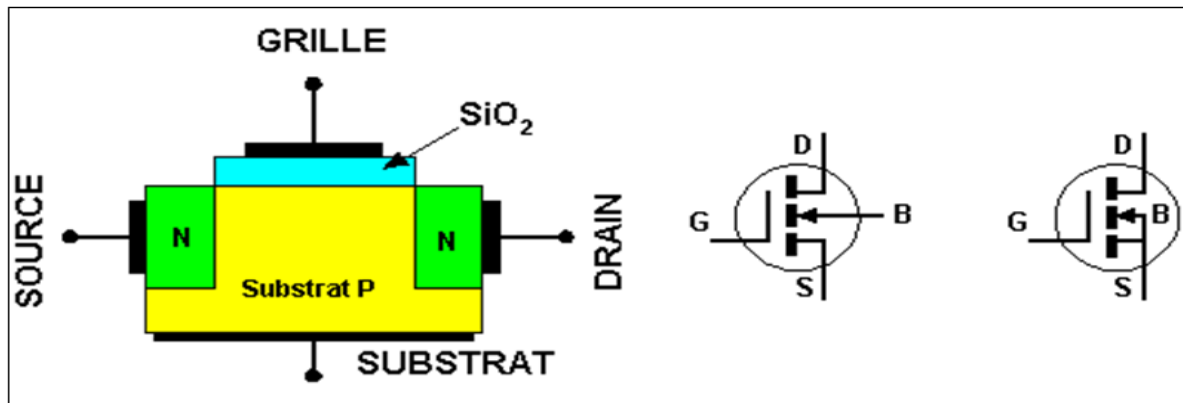


Figure (III.8) : *Structure du MOS à enrichissement du canal N.*

Si on applique une tension positive sur la Grille on attire les électrons à l'interface isolant-semi-conducteur et on repousse les trous. A partir d'une certaine valeur : tension de seuil V_{th} , une couche d'inversion apparaît et le transistor devient de plus en plus passant voir *figure (III.8)*.

III-3.2.2) Structure du MOSFET à enrichissement canal P :

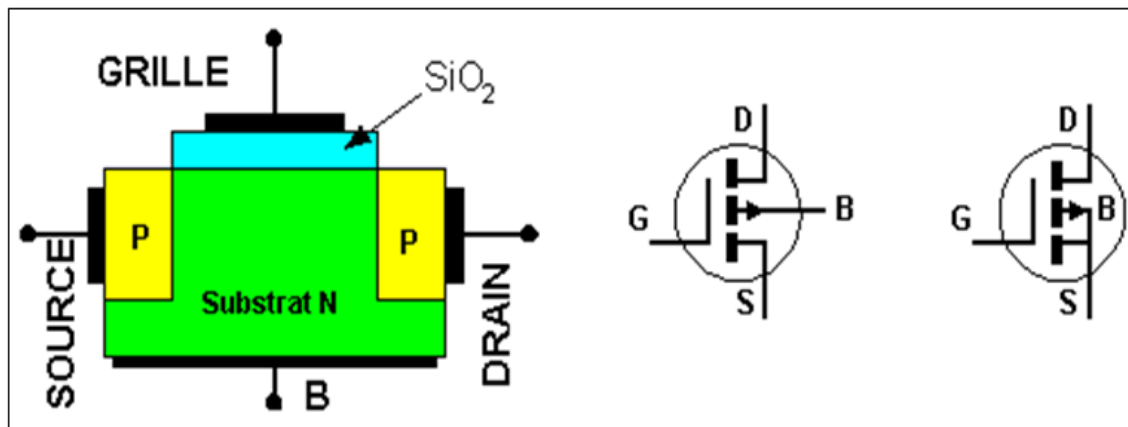


Figure (III.9) : *Structure du MOS à enrichissement du canal P.*

Dans le cas de l'E-MOSFET canal P, si on applique une tension négative sur la Grille on attire les trous à l'interface isolant-semi-conducteur et on repousse les électrons. A partir d'une certaine valeur : tension de seuil V_{th} , une couche d'inversion apparaît et le transistor devient de plus en plus passant voir *figure (III.9)*.

III-3.3) Avantages et inconvénients du transistor MOSFET

A : Avantages :

- Leur principal avantage est la résistance d'entrée qui est très grande.
- Le bruit intrinsèque est toujours faible.
- Ce transistor est simple à fabriquer et par suite peu onéreux.

- La densité d'intégration autorisée par ce type de composant est très importante : on dépasse aujourd'hui le nombre 10^7 transistors sur une seule puce.
- Très faible consommation d'énergie car les transistors MOSFET sont commandés en tension.
- Temps de commutation très faibles inférieur à $100\mu s$, donc il monte en fréquence.

B: Inconvénients :

- Le MOSFET ne supporte pas des tensions élevées.
- Il présente des chutes de tension élevée, donc des pertes en conduction importante.

III-4) Transistors IGBT: (Insulated Gate Bipolar Transistor) .**III-4.1) Généralités:**

Les transistors bipolaire à grille isolés offrent d'excellentes performance en termes de caractéristiques de conduction et de déclenchement, car ils se comportent fondamentalement comme des transistors bipolaires avec la facilité de commande des MOSFET de puissance, l'application des IGBT dans les domaines des convertisseurs de puissance est intéressante dans le cas où des valeurs considérable de courant et de tension ainsi que des fréquences de commutations seraient demandées [4].

III-4.2) Structure Physique d'un IGBT [6]:

Comme on peut le voir sur la *figure (III.10)* la structure d'un IGBT est tout à fait similaire à celle d'un VDMOS excepté le substrat qui est de type P^+ pour l'IGBT. En effet les deux dispositifs ont la même structure de grille et le contact de la source (cathode pour l'IGBT) se fait aussi bien sur le caisson n^{++} (source) que sur le puits P, le niveau de dopage et les dimensions de la couche épitaxie sont choisis pour supporter les fortes tensions en mode de blocage direct. La présence de deux niveaux de dopage dans le puits P a pour but d'assurer à la fois une tension de seuil raisonnable (P faible au niveau du canal) et une faible résistivité afin d'éviter le déclenchement du bipolaire $n^{++}PN^-$ parasite (P fortement dopé dans le volume).

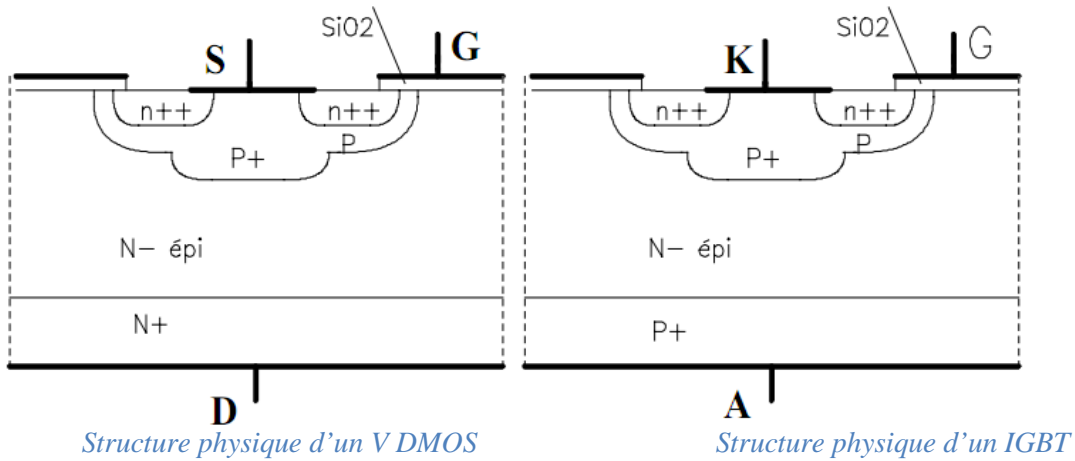


Figure (III.10): Comparaison des deux structure VDMOS et IGBT.

Cependant le fonctionnement physique d'un IGBT est plus proche de celui d'un transistor bipolaire que d'un VDMOS. Ceci est dû à la présence du substrat P^+ qui est responsable de l'injection de porteurs minoritaires dans la couche épitaxie N^- , ce qui induit une modulation de sa conductivité et par conséquent réduit la résistance de la couche épitaxie ($R_{épi}$). Dans le cas du DMOS, qui ne bénéficie de cette modulation, la résistance $R_{épi}$ est responsable des plus grands parts des pertes en conduction pour les composants ayant une tenue en tension supérieur à 500V [5].

III-4.3) Modélisation statique des puces IGBT [4]:

La modélisation statique des puces IGBT consiste à donner le réseau de courbes liant I_c , V_{ge} et V_{ce} à différentes températures. Les constructeurs donnent en général la courbe qui lie I_c à V_{ce} pour des différentes valeurs de V_{ge} , voir la figure (III.11).

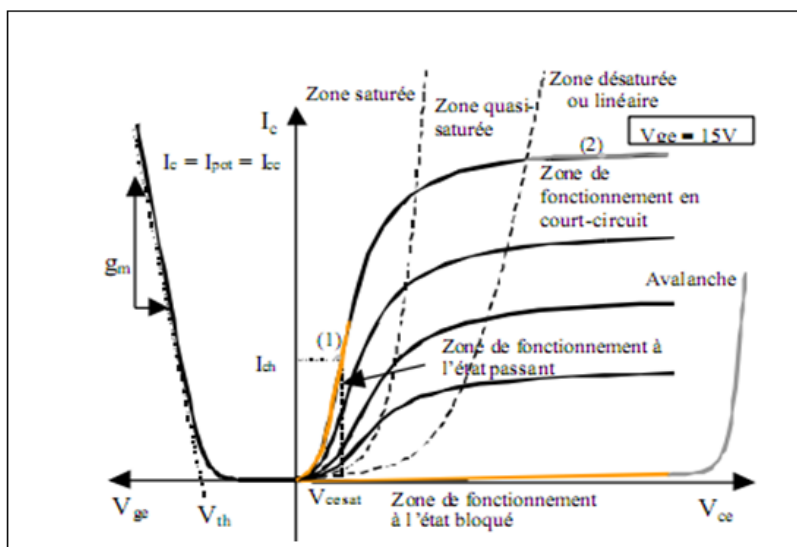


Figure (III.11): Réseau de caractéristiques statique pour un transistor IGBT.

III-4.4) Modélisation des effets capacitifs des puces IGBT:

Les capacités parasites d'un transistor sont des capacités qui mettent un temps pour se charger et se décharger, limitant ainsi la rapidité des commutations. Les éléments capacitifs de l'IGBT sont représentés dans la figure (III.12) [4].

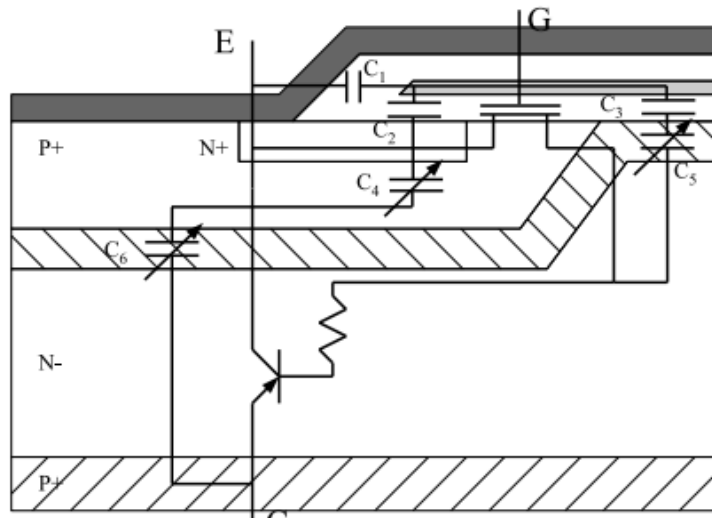


Figure (III.12) : Elément capacitif d'une cellule IGBT.

La figure (III.13) représente le schéma caractérisant uniquement les effets capacitifs.

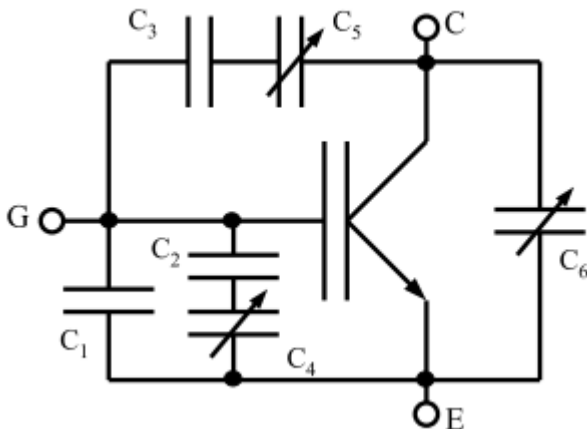


Figure (III.13) : Circuit équivalent d'une cellule IGBT.

C_1 : Capacité entre Grille et Emetteur, dépend de l'épaisseur de l'oxyde d'isolement entre les contacts de grille et d'émetteur et de la géométrie des cellules.

$C_2 - C_4$: Capacité entre Grille et Emetteur (de la zone P^+), C_2 dépend de l'épaisseur de l'oxyde de grille et de géométrie des cellules ; C_4 de l'état de la zone de déplétion de la jonction $N^+ P$.

$C_3 - C_5$: Capacités entre Grille et Collecteur ; C_3 dépend de l'épaisseur de l'oxyde de Grille et de la géométrie du composant ; C_5 dépend de la zone de déplétion de la jonction $P/P^+ N^-$.

C_6 : Capacité entre Emetteur et Collecteur ; dépend de l'état de la zone de déplétion de la jonction P/P^+N^- .

L'association série-parallèle des différentes capacités nous à permet d'avoir une modélisation plus simplifier des puces IGBT voire *figure (III.14)*.

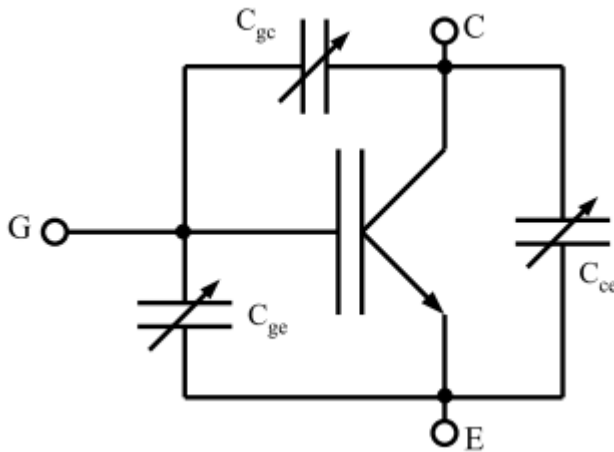


Figure (III.14) : Circuit équivalent simplifié d'une cellule IGBT.

C_{ge} : Elle est due à la couche d'oxyde sous la Grille et à la métallisation de l'émetteur.

C_{gc} : Représente la capacité entre le Collecteur et l'Emetteur, elle est non-linéaire en fonction de V_{ce} .

C_{ce} : Représente les échanges de charges entre la Grille et le Drain du MOSFET interne, c'est à dire entre la Grille de l'IGBT et la base du transistor PNP interne. Cette capacité est fortement non-linéaire en fonction de la tension V_{ce} .

III-4.5) Considérations importante :

Evoluant souvent dans des conditions environnementales et opératoires difficiles, l'IGBT doit être correctement dimensionné, en tenant compte des contraintes tant électrique que thermiques. Bien que robuste, il ne doit jamais sortir de l'aire de sécurité, ni dépasser les valeurs maximales critiques spécifiées.

De ce fait la température de jonction doit être impérativement indiqué, dès qu'il s'agit de certains paramètres comme : la tenue en courant, les pertes d'énergie, de dissipation maximale de puissance [7].

Un point important également à ne pas oublier c'est l'estimation des pertes. En effet, les pertes occasionnées au cours des cycles de commutation et aussi de conduction doivent être impérativement évoluées.

Les pertes en régime de commutation résultent de la somme des pertes à la fermeture et à l'ouverture mais il faut faire le bilan des pertes globales, elles sont du à la somme des pertes en commutation et en conduction.

III-4.6) Cause de destruction d'un IGBT :

- La principale cause de destruction d'un IGBT est d'origine thermique, les conséquences sont alors désastreuses lorsqu'elle entraîne la perte d'un convertisseur ou d'un équipement complet. Une élévation excessive de la température peut résulter d'un :
 - Court circuit.
 - Amorçage dynamique.
 - Effet d'avalanche
 - Cyclage et fatigue thermique [4].
- Une autre cause de destruction de l'IGBT est la surtension aux bornes de celui-ci, se traduisant par une tension collecteur supérieure à celle admissible par le composant. A cet effet, se reporter à l'aire de sécurité c'est définir les zones de fonctionnement autorisées par le constructeur du composant dans le plan courant-tension, voir *figure (III.15)*.

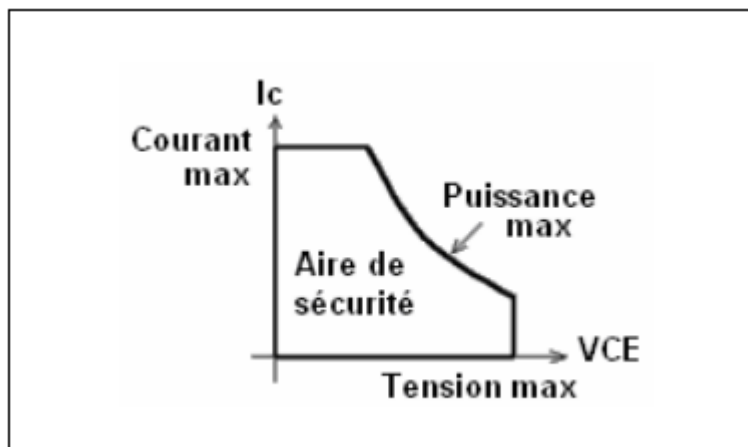


Figure (III.15) : Exemple d'aire de sécurité.

Remarque :

Dans ces zones l'IGBT peut travailler sans subir des dommages.

III-5) Hacheur :

III-5.1) Définition :

Un hacheur est un convertisseur statique, permet de régler le transfert d'énergie d'une source continue vers la charge avec un rendement élevé. Selon la nature, il peut être abaisseur ou élévateur de tension et, dans certaines conditions, renvoyer de l'énergie à l'alimentation, il est dit alors réversible. Il est utilisé dans les alimentations et pour le pilotage des moteurs [8].

III-5.2) Hacheur série :

Le principe d'un tel convertisseur c'est d'assurer la fluence d'énergie entre une source de tension continue, et une source de courant continue, ainsi que présenté *figure (III.16)*.

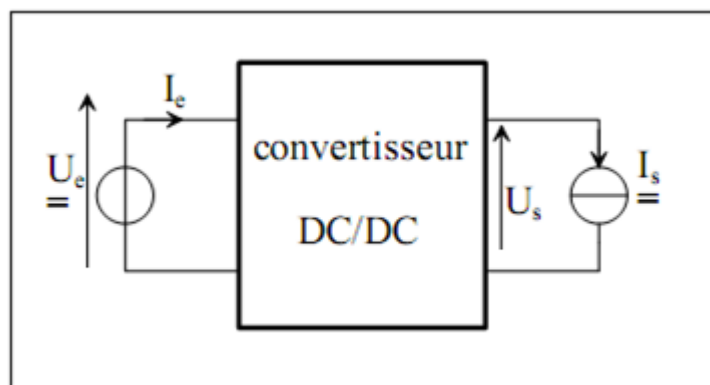


Figure (III.16) : Structure d'un Hacheur.

III-5.3) Structure.

III-5.3.1) Cellule de commutation :

La structure du hacheur abaisseur est constituée d'une seule cellule de commutation, ainsi représenté *figure (III.17)*.

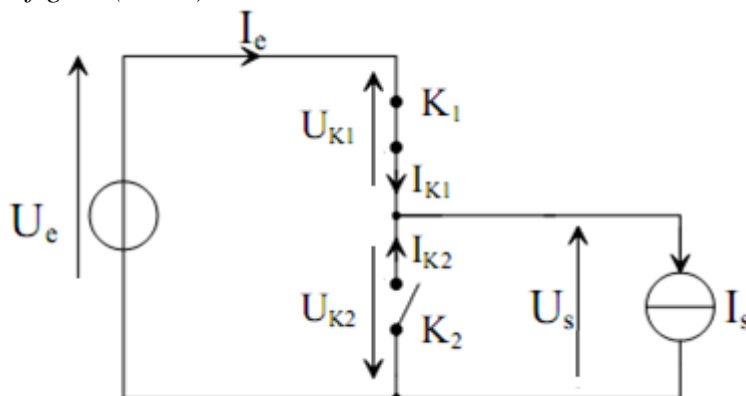


Figure (III.17): Structure d'un Hacheur abaisseur.

Par les mécanismes de mise en conduction et de blocage des deux interrupteurs, deux états sont possibles.

- K_1 passant et K_2 bloqué. Les conditions de fonctionnement sont les suivantes :

$$\begin{cases} U_S = U_e \text{ Avec } U_{K2} = -U_e \\ I_e = I_S \text{ Avec } I_{K1} = I_S \end{cases} \quad (3.1).$$

- K_1 bloqué et K_2 passant. Les conditions de fonctionnement sont les suivantes :

$$\begin{cases} U_S = 0 \text{ Avec } U_{K1} = U_e \\ I_e = 0 \text{ Avec } I_{K2} = I_S \end{cases} \quad (3.2).$$

III-5.4) Caractéristiques statique des interrupteur et commutation :

Nous considérons des sources de tension et de courant qui sont respectivement unidirectionnelles en courant et en tension.

$$\begin{cases} U_{K1} - U_{K2} = U_e \\ I_{K1} + I_{K2} = I_S \end{cases} \quad (3.3)$$

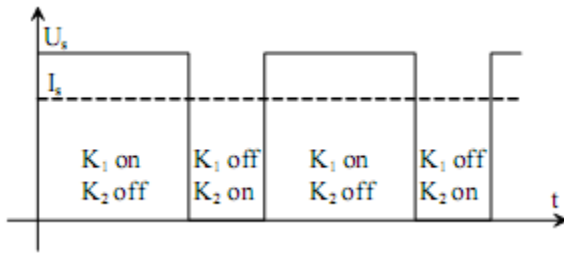
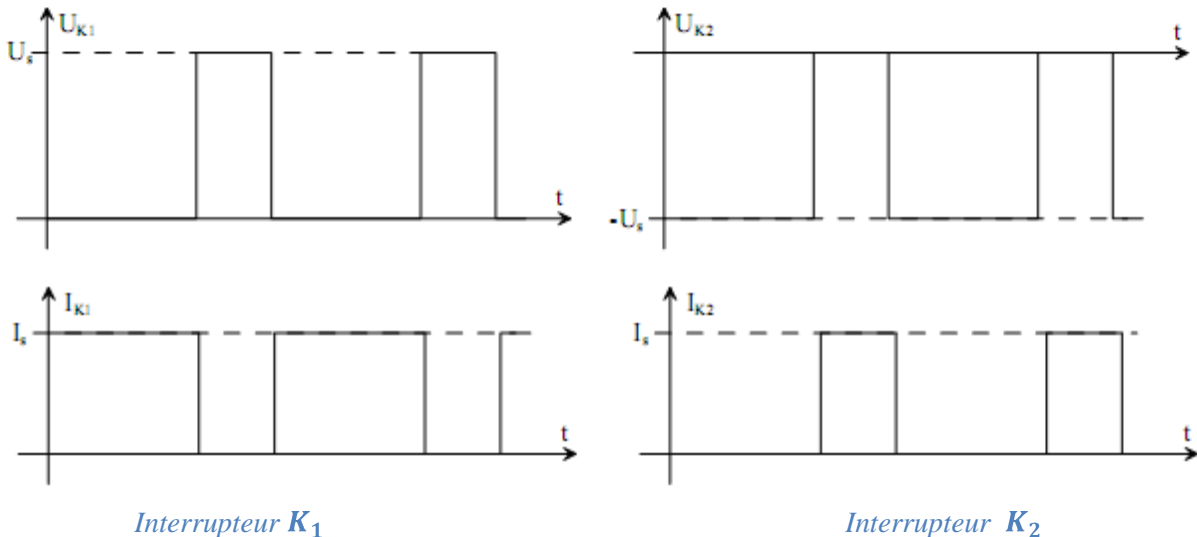


Figure (III.18): Grandeur de sortie.



Figure(III.19) : Grandeurs électriques caractéristiques.

Suivant les états respectifs des deux interrupteurs, on peut donc écrire :

K_1 passant et K_2 bloqué :

$$\left\{ \begin{array}{l} U_{K2} = -U_e \\ I_{K1} = I_S \end{array} \right. \quad \left\{ \begin{array}{l} U_{K1} = 0 \\ I_{K2} = 0 \end{array} \right. \quad (3.4)$$

K_1 bloqué et K_2 passant :

$$\left\{ \begin{array}{l} U_{K1} = U_e \\ I_{K2} = I_S \end{array} \right. \quad \left\{ \begin{array}{l} U_{K2} = 0 \\ I_{K1} = 0 \end{array} \right. \quad (3.5)$$

Outre la définition de la structure de base d'un hacheur dévolteur « un quadrant », nous venons de mettre en évidence deux points importants :

- ❖ Le premier est relatif à la nature des commutations au sein de la cellule constituée par K_1 et K_2 : l'amorçage et le blocage commandés de K_1 entraînent respectivement le blocage et l'amorçage spontanés de K_2 . Donc nous venons de définir une structure apte à fonctionner en commutation naturelle.

L'interrupteur K_1 devra donc être de type transistor (bipolaire, MOS, IGBT ou GTO).

- ❖ Le second est relatif aux natures des interrupteurs K_1 et K_2 :
 - L'interrupteur K_1 : cet interrupteur doit supporter une tension positive, et doit conduire un courant positif. En outre, on doit être en mesure de pouvoir commander son amorçage et son blocage.
 - L'interrupteur K_2 : cet interrupteur doit supporter une tension inverse, et doit pouvoir conduire un courant positif. En outre, toutes les commutations de cet interrupteur doit être spontanées.

Cet interrupteur sera donc du type Diode [8].

Nous sommes ainsi en mesure de définir plus précisément la structure d'un hacheur abaisseur, voire *figure (III.20)*.

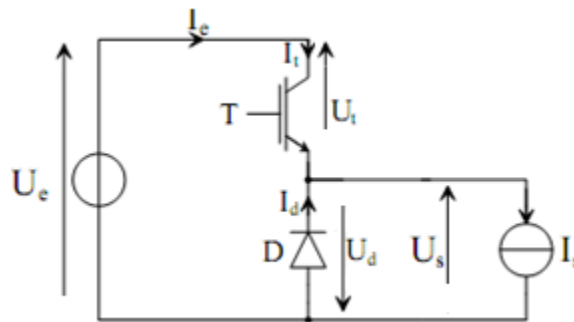


Figure (III.20): Hacheur abaisseur (série).

Sur cette représentation, l'interrupteur commandé à l'amorçage et au blocage est un IGBT (noté T). Ses commutations commandées entraîneront les commutations spontanées de la Diode D.

III-5.5) Relations fondamentales :

Afin de définir les relations fondamentales qui régissent le fonctionnement d'un hacheur abaisseur, nous nous référons au schéma *figure (III.21)*.

Rien n'est fondamentalement changé par rapport au schéma proposé *figure (III.20)*. Nous avons simplement précisé la nature de la source de courant. Nous considérons ainsi un circuit inductance/ Diode en parallèle.

Ce type de source de courant est en effet la charge d'un hacheur abaisseur. Les formes d'onde des courants et tensions dans le convertisseur, ainsi que dans sa charge sont donné a titre d'illustration *figure [(III.22), (III.23)]*.

Suivant les états respectifs des interrupteurs T et D, la tension U_S vaut U_e (400V) ou bien 0V.

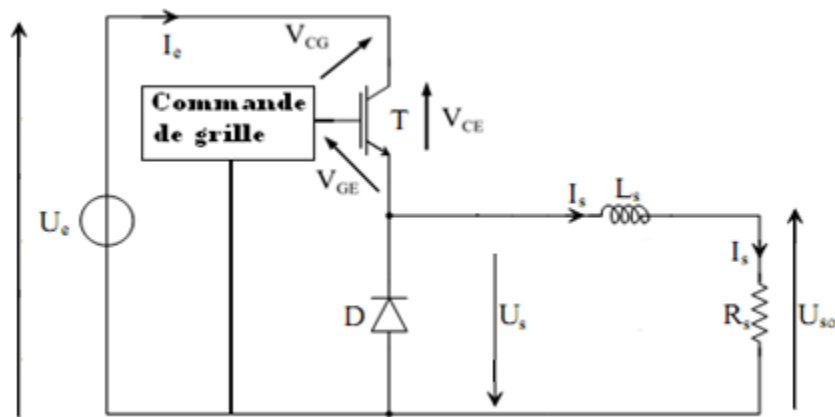


Figure (III.21): Hacheur abaisseur et sa charge.

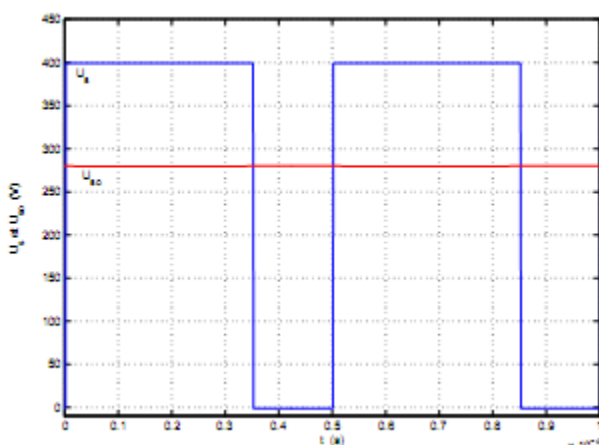


Figure (III.22) : Forme de tension de sortie de charge.

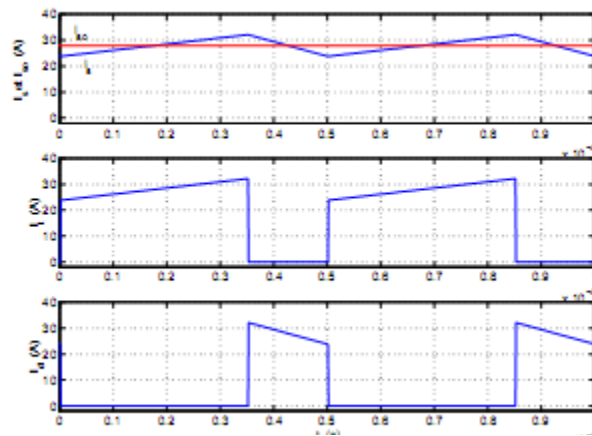


Figure (III.23) : Forme des courants dans le circuit.

III-5.6) Valeur moyenne de U_S :

Afin de déterminer l'expression de la valeur moyenne de la tension en sortie du Hacheur abaisseur, nous nous référons au schéma *figure (III.21)*.

La tension U_S vaut U_e lorsque le transistor est passant, puis 0V lors de la phase de roue libre. On définit :

- La période de commutation des interrupteurs du Hacheur.
- Le rapport cyclique α .

Le rapport cyclique α est défini comme étant le rapport entre la durée de conduction du transistor t_1 et la période de commutation T :

$$\alpha = \frac{t_1}{T} \quad (3.6)$$

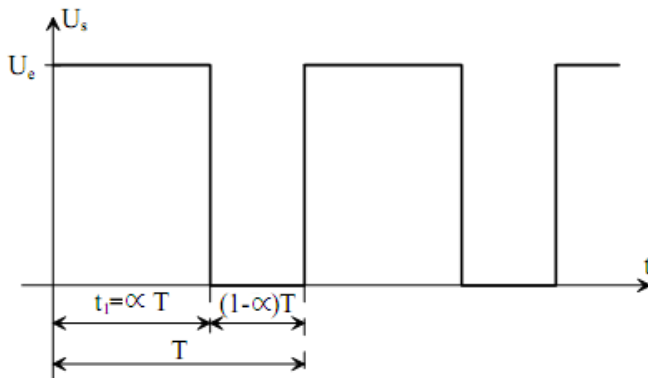


Figure (III.24) : Tension U_S en sortie du Hacheur.

La durée " t_1 " de conduction de T est compris entre 0s et T . le rapport cyclique α est donc en toute logique compris entre 0 et 1.

La valeur moyenne $\langle U_S \rangle$ est donnée par le calcul suivant :

$$\langle U_S \rangle = \frac{1}{T} \int_0^T U_S(t) dt$$

$$\langle U_S \rangle = \frac{1}{T} \int_0^{\alpha T} U_e(t) dt$$

$$\langle U_S \rangle = \frac{1}{T} [U_e]_0^{\alpha T} \quad (3.7)$$

$$\Rightarrow \langle U_S \rangle = U_e$$

III-5.7) Courant dans l'inductance L_S :

Nous avons vu que le courant I_S dans l'inductance L_S est constitué d'une valeur moyenne $\langle I_S \rangle$ et comporte une ondulation \hat{i}_s autour de cette valeur moyenne.

Compte tenu des hypothèses de travail adoptées, le courant moyen $\langle I_S \rangle$ est fixé par la valeur de résistance de R_S :

$$\langle I_S \rangle = \frac{U_{S0}}{R_S} \quad (3.8)$$

Compte tenu de la relation (3.7), et compte tenu du fait que $\langle U_S \rangle = U_{S0}$ il vient :

$$\langle I_S \rangle = \alpha \frac{U_e}{R_S} \quad (3.9)$$

Le courant moyen dans l'inductance L_S est ainsi fixé par :

- La valeur de la source de tension continue.
- Le rapport cyclique.
- La résistance de charge.

III-5.8) L'ondulation du courant I_S :

L'ondulation \hat{i}_s du courant I_S , celle-ci dépend, outre la valeur de L_S , de la tension appliquée aux borne de l'inductance L_S par la relation :

$$U_S - U_{S0} = L_S \frac{di_s}{dt} = L_S \frac{d\hat{i}_s}{dt} \quad (3.10)$$

La représentation du courant \hat{i}_s est donnée *figure (III.25)*.

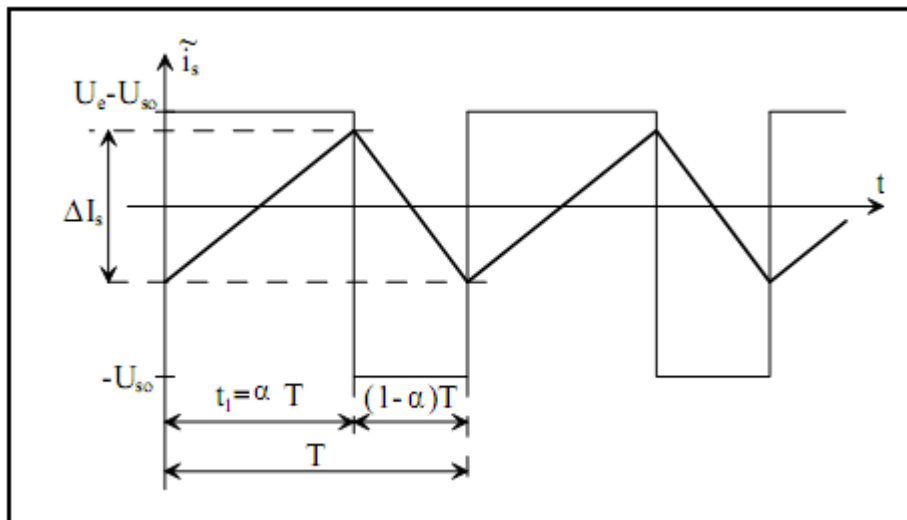


Figure (III.25) : Ondulation du courant I_S .

Compte tenu des hypothèses de travail mises en œuvre, l'évolution du courant dans l'inductance est linéaire. On distingue deux phases.

- Le transistor est passant : l'amplitude des ondulations de I_S est définie par la relation :

$$\begin{aligned} U_e - U_{S0} &= L_S \frac{\Delta \hat{I}_S}{\Delta t} \\ U_e - \alpha U_e &= L_S \frac{\Delta \hat{I}_S}{\Delta t} \\ U_e(1 - \alpha) &= L_S \frac{\Delta \hat{I}_S}{\Delta t} \end{aligned} \quad (3.11)$$

Le rapport cyclique est compris entre 0 et 1, la tension appliquée aux bornes de L_S est donc positive. Cette phase correspond à une phase de croissance du courant dans l'inductance.

- Le transistor est bloqué. Lors de la phase de roue libre la tension U_S est nulle, est l'amplitude des ondulations de I_S est définie par la relation :

$$-U_{S0} = L_S \frac{\Delta \hat{I}_S}{\Delta t}$$

La tension appliquée aux bornes de L_S est donc négative, la phase de roue libre correspond ainsi à une décroissance du courant dans l'inductance.

L'analyse d'une seule de ces configurations suffit de déterminer l'amplitude des ondulations \hat{I}_S . Soit ΔI_S cette amplitude, l'analyse de la phase relative à l'état passant du transistor T permet d'écrire :

$$\begin{aligned} U_e(1 - \alpha) &= L_S \frac{\Delta I_S}{\alpha T} \\ \Delta I_S &= \frac{U_e(1 - \alpha)\alpha}{L_S f} \end{aligned} \quad (3.12)$$

Où f est la fréquence de commutation du convertisseur ($f = \frac{1}{T}$) l'amplitude des ondulations de I_S est donc :

- Proportionnelle à la tension de la source de tension continue.
- Inversement proportionnelle :
 - à la valeur de l'inductance L_S .
 - à la valeur de la fréquence de commutation.

Remarque :

Les paramètres U_e , L_S et f sont des paramètres constants. En revanche, le rapport cyclique est susceptible de varier suivant le point de fonctionnement recherché, il règle la tension moyenne, pour faire varier l'ondulation du courant on peut faire varier la fréquence.

III-6) Conclusion :

Dans ce chapitre notre travail s'est porté sur l'étude des semi-conducteurs de puissance our ensuite définir le hacheur série et pour consolider ce travail nous allons essayer dans le prochain et dernier chapitre de faire la réalisation de notre hacheur et ainsi le commander et évaluer ses performances expérimentalement.

Chapitre IV

Réalisation pratique et essais expérimentaux.

IV) Introduction

Cette partie de notre travail consiste à commander le hacheur série afin de garantir un bon fonctionnement de l'ensemble avec la carte de contrôle DS1102 ce qui peut susciter plusieurs problèmes d'ont on se doit de résoudre et dépasser selon les caractéristiques de chaque composant à utiliser, de ce fait garantir un bon fonctionnement entre eux :

IV-1) Synoptique du travail à réaliser :

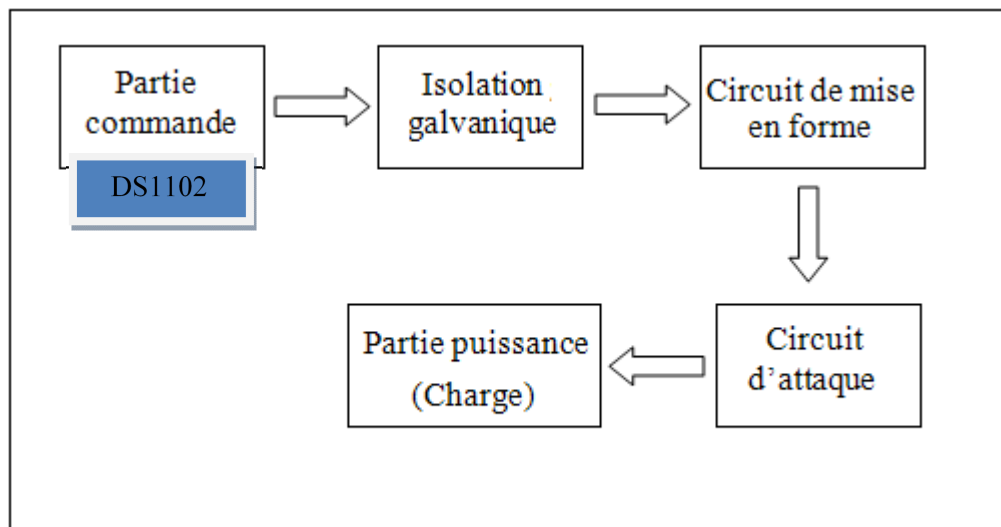


Figure (IV.1) : *Synoptique du travail à réaliser.*

IV-2) Rôle et description de chaque partie.

IV-2.1) Partie commande :

La partie commande est représenté par la carte DS1102, qui nous permet de générer les différents signaux de commande réalisés préalablement dans l'espace Simulink sous forme de schémas blocs, ces signaux sont transmis vers l'extérieurs via les ports d'entrées/sorties du CP1102.

IV-2.1.1) Le signal de commande :

A l'aide de Simulink on réaliser un signal qui décrit l'allure du rapport cyclique en fonction du temps, ce signal est ensuite envoyé dans le bloc PWM, qui transforme le signal sous forme d'un créneau.

IV-2.2) Isolation galvanique:

Cette partie du circuit sert de protection contre d'éventuels problèmes susceptibles d'affecter les autres parties du circuit sans pour autant parvenir au bloc de la commande. Plusieurs possibilités s'offrent à nous. On va choisir d'isoler ses deux parties via un Optocoupleur, et on opte pour le HCPL2530 qui comporte deux Optocoupleur en un même circuit intégré. Son brochage électrique est le suivant : *figure(IV.2)*.

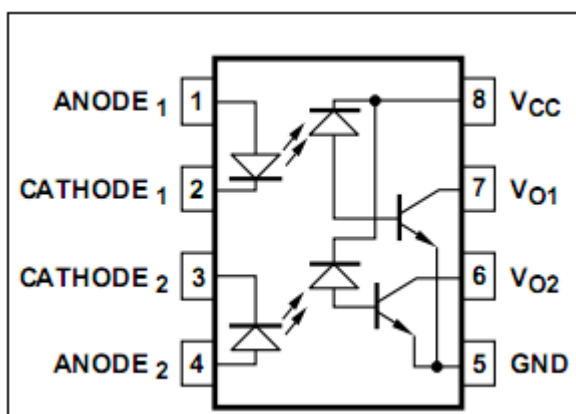


Figure (IV.2) : Brochage de l'Optocoupleur.

IV-2.2.1) Principe de fonctionnement de l'Optocoupleur:

Le principe de fonctionnement du HCPL2530 est le suivant : *figure(IV.3)*

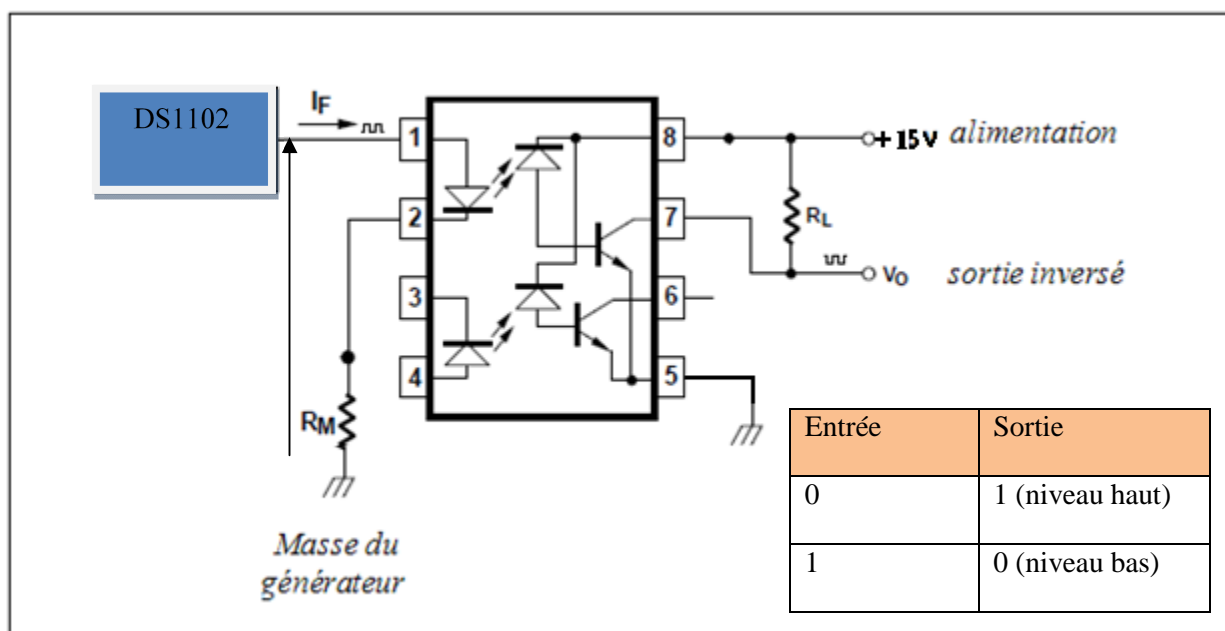


Figure (IV.3) : Principe de fonctionnement de l'Optocoupleur.

A l'entrée du premier étage on retrouve une photodiode qui émet un rayonnement lumineux au passage du courant. Ce rayonnement est capté par la base d'un phototransistor qui se sature en fonction de la présence ou pas de la lumière. La deuxième partie représente la sortie du premier Optocoupleur qui nous fournit un signal complètement différent, c.-à-d le complément, du premier qui a la même fréquence mais qui est légèrement déphasé.

L'Optocoupleur ne fonctionne qu'avec des signaux logiques (deux états 1 ou 0).

1^{er} cas Le signal d'entrée est au niveau haut :

La diode est parcourue par un courant issue du la DS1102 ce qui sature le phototransistor, qui voit son collecteur relié directement à la masse ce qui ramène la sortie à (niveau bas a la sortie de l'Optocoupleur).

2^{ème} cas le signal d'entrée est au niveau bas:

Aucun courant ne passe dans la diode ce qui signifie qu'il n'y a pas de lumière émise donc le phototransistor reste bloqué. Comme le montre le graphe de la *figure (IV.4)*.

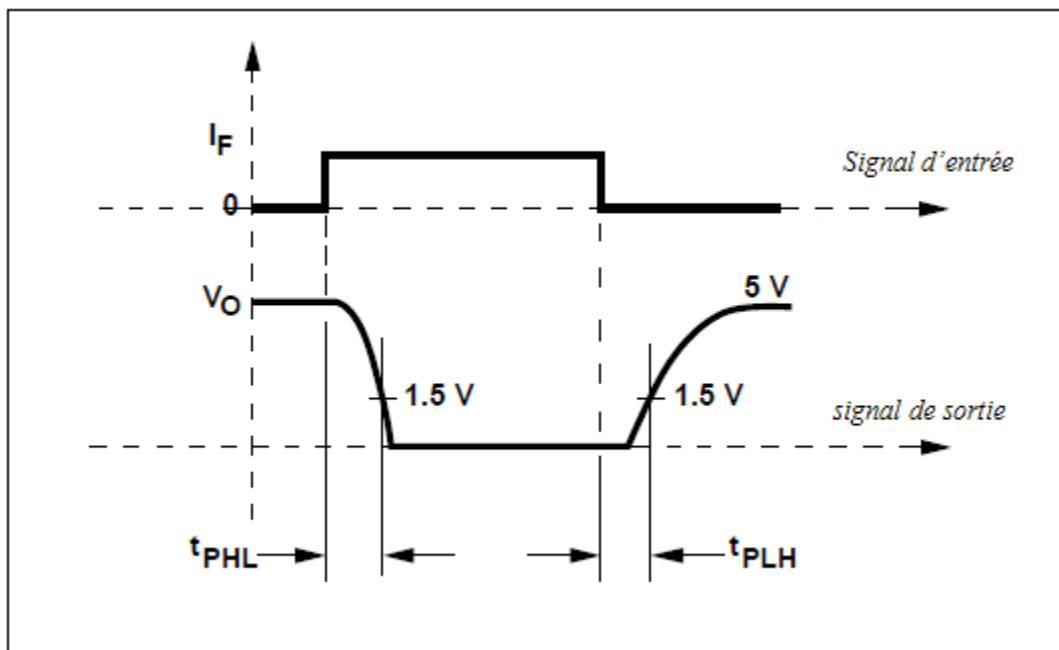


Figure (IV.4) : Signal de sortie de l'Optocoupleur.

IV-2.2.2) Calcul des résistances R_M et R_L :

R_M Est une résistance de protection qui limite le courant à l'entrée de la diode photoémettrice de l'Optocoupleur, son choix est déterminé par les caractéristiques du signal de commande issu de la carte DS1102. Pour pouvoir déterminer la valeur exacte de cette résistance, il faut connaître la valeur du courant que la DS1102 peut débiter, ainsi que le courant max que l'Optocoupleur peut supporter.

Règle à respecter :

$$V_e = R_M \times I_F + 0.3$$

Application numérique :

$$V_e = 5V, I_F = 12mA$$

$$R_M = (5 - 0.3) / 12 \times 10^{-3} = 390 \Omega$$

Calcul de R_L :

La résistance R_L est fixée par le constructeur en consultant le datasheet du HCPL2530. On peut déterminer sa valeur. Dans notre cas la valeur de cette résistance est de 4.7 k Ω .

IV-2. 3) Circuit de mise en forme des signaux de commande :

Vue les inconvénients que présente l'Optocoupleur, à savoir la faiblesse du courant de sortie et une pente de montée et de descente non verticale rend une adaptation du signal est plus que nécessaire pour que la commande soit efficace. De plus le signal à la sortie de l'Optocoupleur est inversé. L'utilisation d'un inverseur permettra de restituer le signal original. On utilisera la CD4069 qui comprend plusieurs inverseurs dans le même circuit intégré.

Le schéma électrique du CD4069 est le suivant : *figure(IV.5)*.

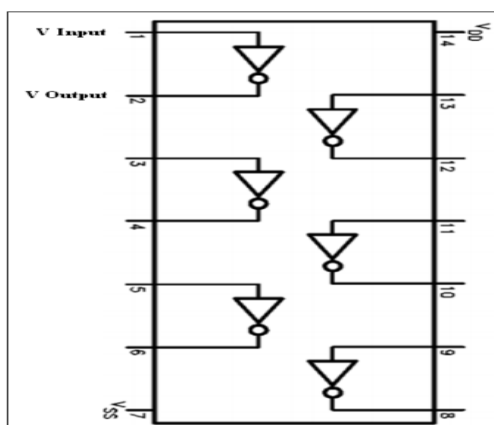


Figure (IV.5) : Brochage de CD4069.

IV-2.3.1) Brochage du CD4069 :

Le circuit inverseur est très facile à connecter il suffit juste de l'alimenter sans ajout d'aucun circuit extérieur. Il faut juste bancher le signal d'entrée à l'un des inverseurs et récupérer le signal inversé à sa sortie, *figures[(IV.5), (IV.6)]*.

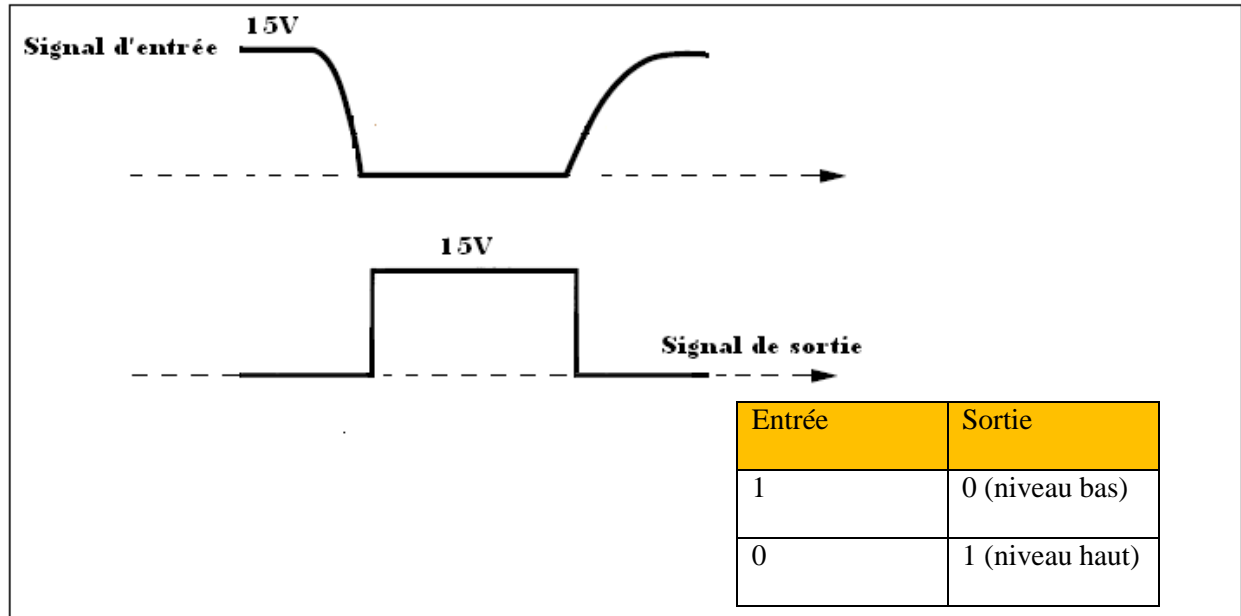


Figure (IV.6) : *Signal de sortie de l'inverseur.*

IV-2.4) Le circuit d'attaque :

Le circuit d'attaque est un IR2113. Il représente un circuit intégré qui peut assurer le pilotage de deux transistors MOS ou IGBT à grille isolée à haute fréquence, sous une tension qui peut atteindre 600 VDC.

IV-2.4.1) Caractéristiques du driver IR2113 :

Le driver est une carte d'interface entre une commande électronique consistant généralement en signaux logiques et un composant de puissance (ou plus généralement un tripole ; formé de deux transistors dual).

Les fonctions et les caractéristiques d'un driver se résument comme suit :

- Isolement galvanique entre le signal de commande, venant de la carte DS1102 d'une part, et le composant de puissance d'autre part.
- Retard à la transmission du signal de commande le plus faible possible, afin de permettre le fonctionnement en haute fréquence.
- Mise en œuvre d'un temps « mort » noté t_d réglable et compatible avec les durées t_{ON} et t_{OFF} de chaque composant. On choisit généralement $t_d = 2 \times \sup(t_{ON}, t_{OFF})$.

IV-2.4.2) Brochage de l'IR2113 : figure(IV.7) et (IV.8)

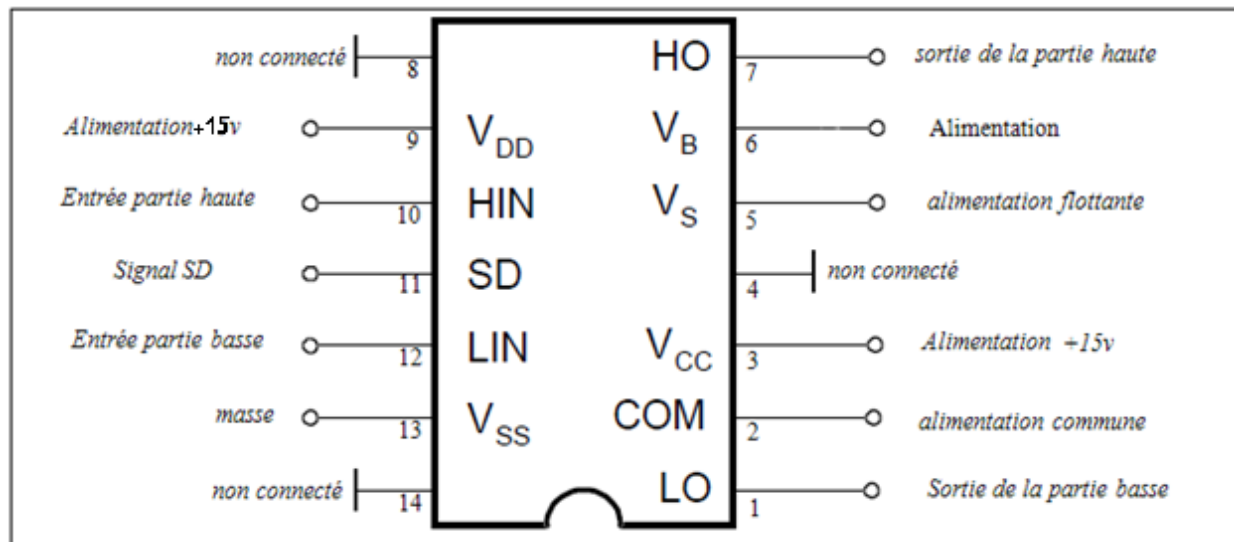


Figure (IV.7) : Brochage du driver IR2113.

Symbole	Désignation	Min	Max	Unité
V_B	Alimentation réunie au circuit Bootstrap	VS+20	VS+10	V
V_S	Alimentation flottante		500	V
V_{HO}	Sortie de la partie haute		600	V
V_{CC}	alimentation	VS	VB	
V_{LO}	Sortie de la partie basse	10	20	
V_{DD}	alimentation	VSS+4.5	VSS+20	
V_{SS}	Voltage d'offset	-5	5	
V_{LIN}	Entée logique	VSS	VDD	
TA	Température ambiante	-40	+125	°C

Tableau (IV.8) : Les différents connecteurs du driver IR2113.

IV-2.4.3) Fonctionnement du driver pour un bras d'onduleur [9] :

Ce type de composant est utilisé pour la commande des transistors MOS ou IGBT.

La tension V_{DD} d'alimentation intervient « coté carte électronique » elle vaut 15V. La borne 10 est prévue pour le transistor T_1 et la borne 12 pour le transistor T_2 . Figure (IV.9).

Une bascule de Schmitt de technologie C-MOS assure un déclenchement fiable des signaux de commande. Des bascules logiques RS d'entrée captent ces signaux et envoient des impulsions en transfert de potentiel par montage différentiel de deux transistors MOS ou IGBT montés en push- pull qui attaquent la grille du transistor de puissance.

Pour le transistor de puissance T_1 , on relie la borne 5 à la grille et la borne 7 à la source d'un MOS ou à l'émetteur d'un IGBT.

Le potentiel de la borne 5 est susceptible de varier de 0, jusqu'à la tension d'alimentation « >300V ». Il faut alors que le driver puisse assurer l'ouverture du transistor T_1 . Cela implique que la tension d'alimentation de la commande de T_1 soit supérieure au potentiel de la borne 5 pour assurer la commande en blocage du montage des transistors MOS ou IGBT en « push-pull ». C'est pour quoi on utilise un montage de « Bootstrap » en masse flottante pour ce type de driver.

IV-2.4.4) Circuit de Bootstrap:

Il s'agit d'un circuit Diode-Condensateur-Resistance, branché sur l'alimentation V_S (jusqu'à $>300V$) du convertisseur. Dans le cas présent, ce sont une diode (D) 10KF6 et un condensateur (C_2) $0.1\mu F$. A chaque nouvelle impulsion de commande, ce circuit se charge pour assurer l'alimentation à potentiel flottant [9].

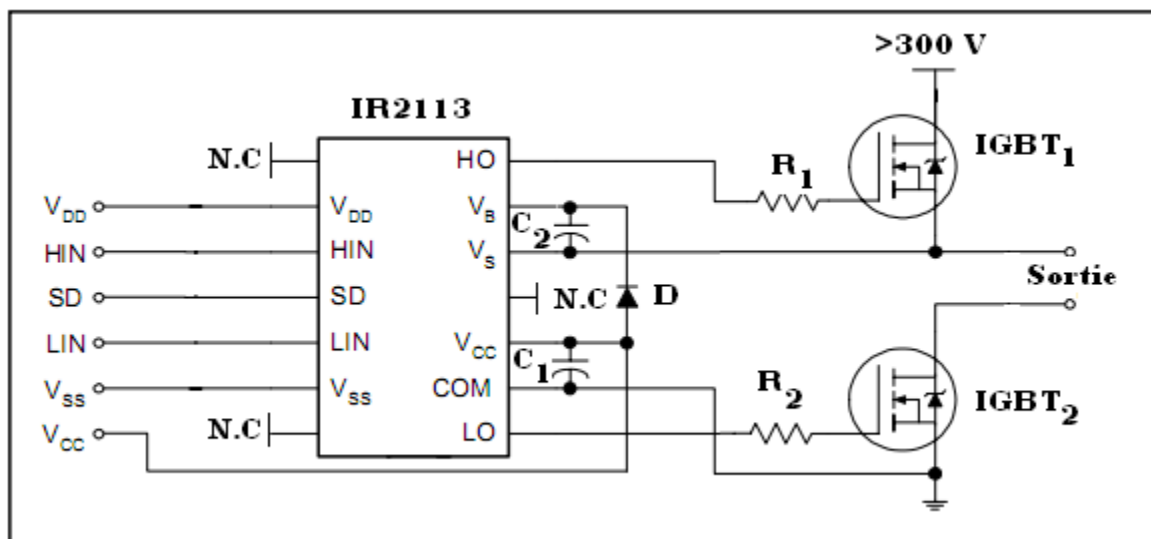


Figure (IV.9) : Bras d'onduleur.

IV-3) Réalisation du circuit imprimé :

Voici les différents procédés que nous avons suivi minutieusement afin de réaliser le hacheur série : *figure(IV.10)*.

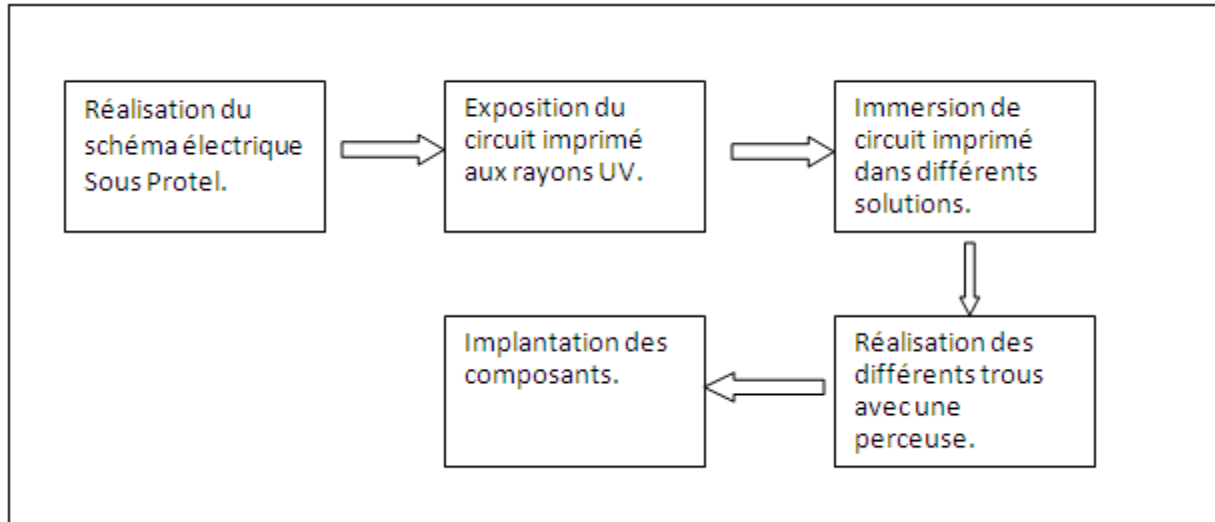


Figure (IV.10) : Schéma synoptique pour la réalisation du circuit imprimé.

IV-3.1) Réalisation du schéma électrique sous Protel :

Cette étape consiste à réaliser le schéma électrique à l'aide d'un logiciel spécialement conçu pour ça, dans notre cas on a utilisé Protel. Au cours de la réalisation nous avons fait attention à certains points :

- À la distance entre les pistes.
- Aux diamètres des pastilles.
- À adoucir la courbure des pistes

Une fois la réalisation du circuit imprimé est terminée. On procède à l'impression de ce schéma sur un papier calque.

IV-3.2) Exposition du circuit imprimé aux rayons UV :

Le calque dans le circuit est tracé et fixé sur une plaquette d'époxy. L'ensemble est exposé aux rayons ultraviolets pendant une durée de 2 minutes.

IV-3.3) La gravure :

Cette étape consiste à immerger le circuit obtenu dans différentes solutions pour obtenir un circuit prêt à recevoir des composants, voici les étapes à suivre :

- On met la plaquette dans un bain de potasse avec une légère agitation.

- Ensuite la plaquette est rincée à l'eau, puis séchée à l'air.
- Puis la plaquette est mise dans un bain de perchlorure de fer.

IV-3.4) Le perçage :

Dans cette étape on va percer les emplacements des pastilles avec un foret de 0.3 mm de diamètre ensuite certains trous sont agrandis afin de les adapter aux diamètres des connecteurs des différents composants.

IV-3.5) Implantation des composants :

Cette étape est la dernière, elle consiste en l'implantation des différents composants à savoir les diodes, les résistances, les supports des circuits intégrés ...etc.

Remarque :

Il est préférable de commencer l'implantation des composants par les résistances, les diodes les supports des circuits intégrés, ensuite les composant volumineux comme des condensateurs, les potentiomètres les transistors... etc.

La polarité des composants devra être prise en compte.

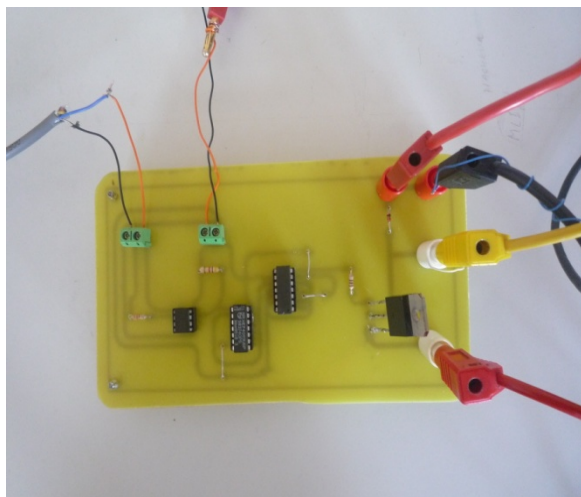


Figure (IV.11) : maquette du hacheur réalisé



Figure (IV. 12) : photo du labo

IV-4) Essais expérimentaux:

Ces courbes représentent les essais expérimentaux du hacheur série sur charge RL.

IV-4.1) Essais avec un générateur de fonction :

En premier lieu avant d'utiliser la carte DS1102 et ses sorties on a étudié la réponse de notre montage avec un générateur de fonction, ou on injecte à l'entrée de l'Optocoupleur un signal carré avec un rapport cyclique fixe qui est de 0,5. On obtient les résultats suivants :

■ Tension de charge : Figure (IV.13)

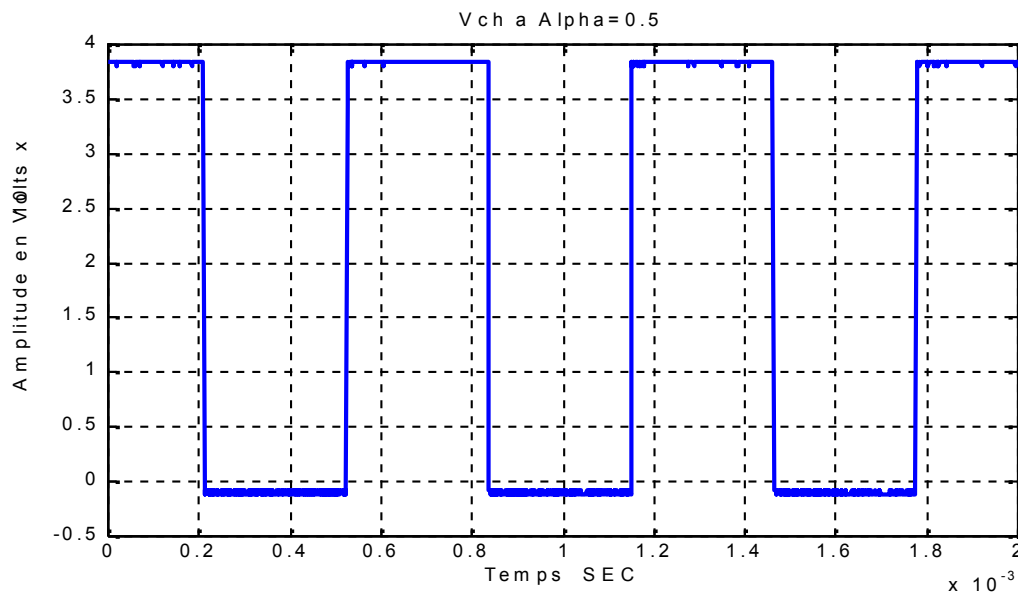


Figure (IV.13) : la tension de charge

On s'intéresse à deux parties du signal, la transition à l'ouverture et à la fermeture. Si on fait un zoom sur ses deux parties on obtient les graphes suivants :

A l'ouverture

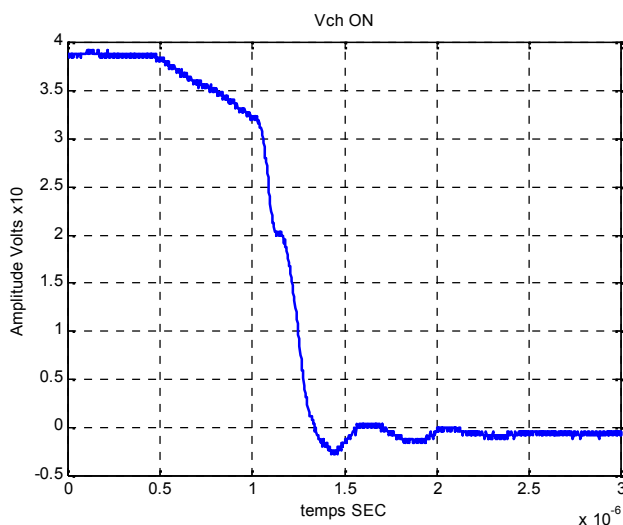


Figure (IV.14) : L'ouverture du transistor

A la fermeture

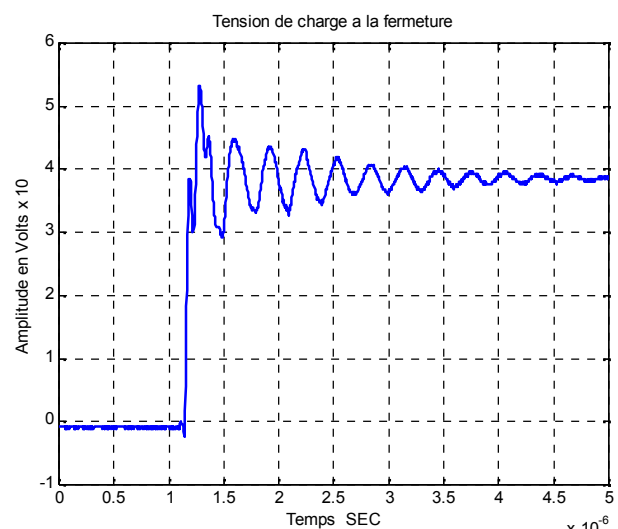


Figure (IV.15) : La fermeture du transistor

- **Observation :**

Pour le temps de fermeture on remarque que le circuit subit un régime oscillatoire amorti, il se comporte comme un système du second ordre.

- L'allure du courant dans la charge est la suivante : *Figure (IV.16)*

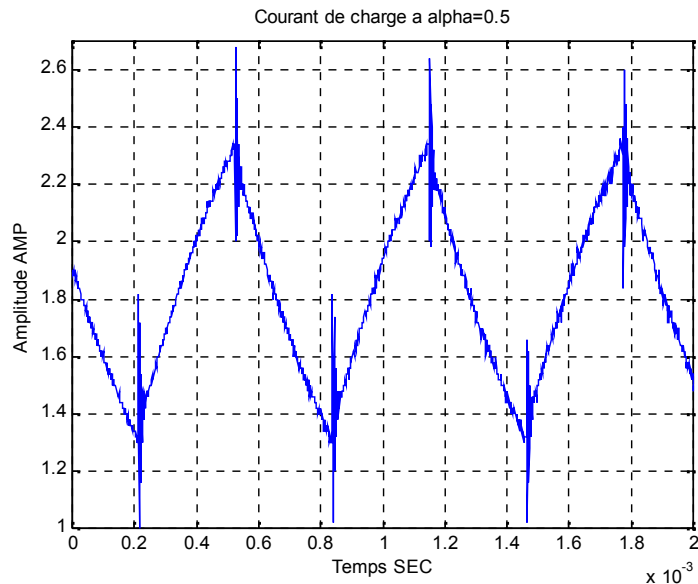


Figure (IV.16) : L'allure du courant de charge

- **Allure du courant dans le transistor:** *Figure (IV.17)*

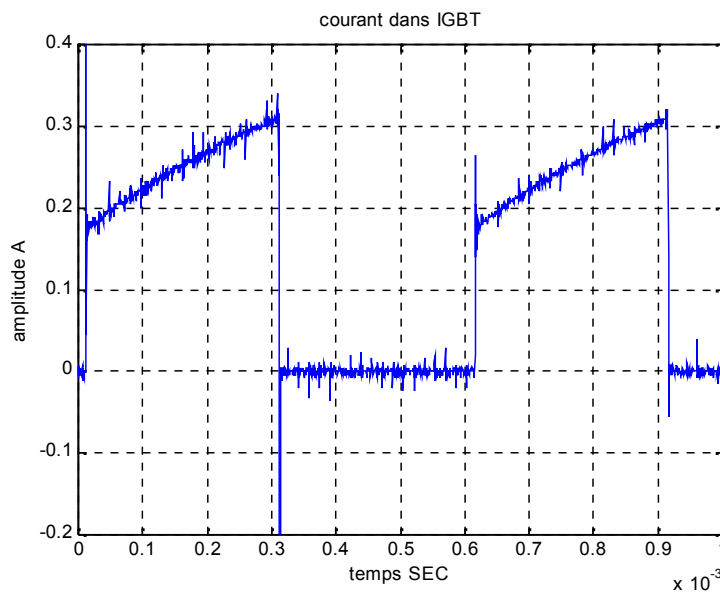
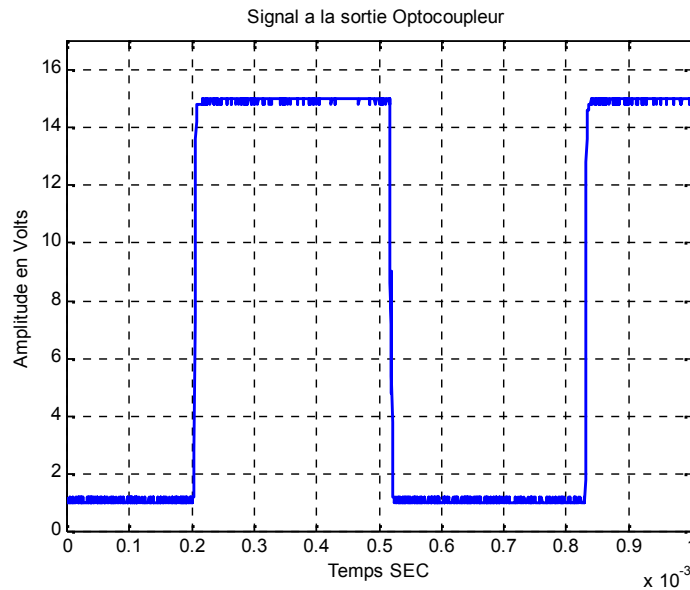


Figure (IV.17) : L'allure du courant dans le transistor.

IV-4.2) Essais avec la DS1102 :

Une fois la fonctionnalité du circuit vérifiée avec le générateur de signaux, on branche sur l'entrée du hacheur le signal issue de la DS1102 et on fait les observations suivantes sur des signaux de rapport cyclique variable:

- Signal de sortie de l'Optocoupleur : *Figure(IV.18)*
- Avec un rapport cyclique de 50%



Figure(IV.18) : signal a la sortie de l'Optocoupleur

IV-4.2.1) Avec $\alpha = 0.5$.

- Tension de charge : *Figure (IV.19)*

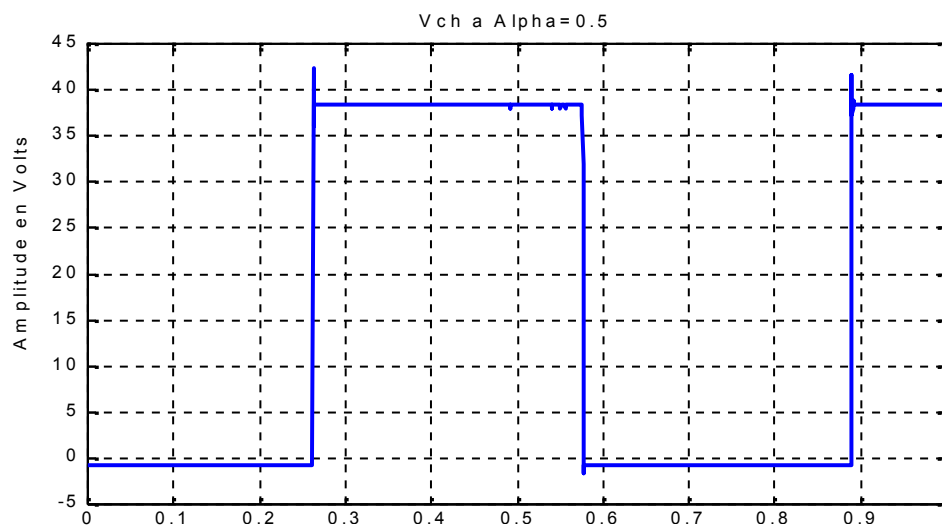
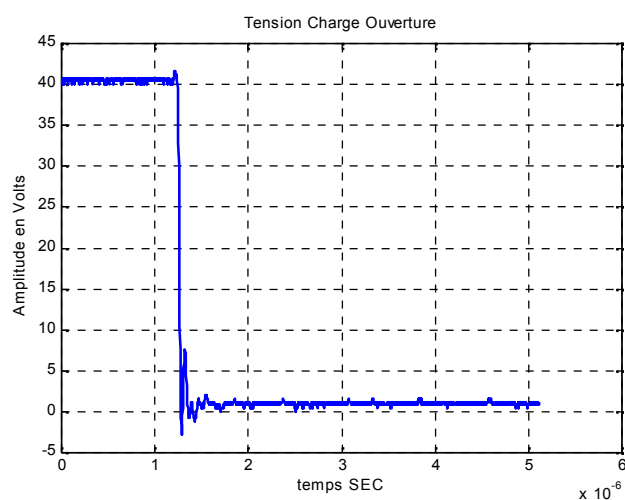


Figure (IV.19) : la tension de charge à $\alpha = 0.5$

Si on observe les deux parties de plus près on voit :

A la fermeture



Figure(IV.20) : La tension de charge à la fermeture.

A l'ouverture

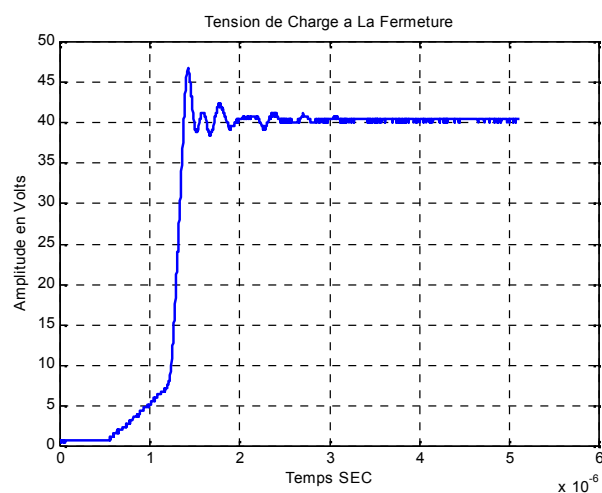


Figure (IV.21) : Tension de charge à l'ouverture

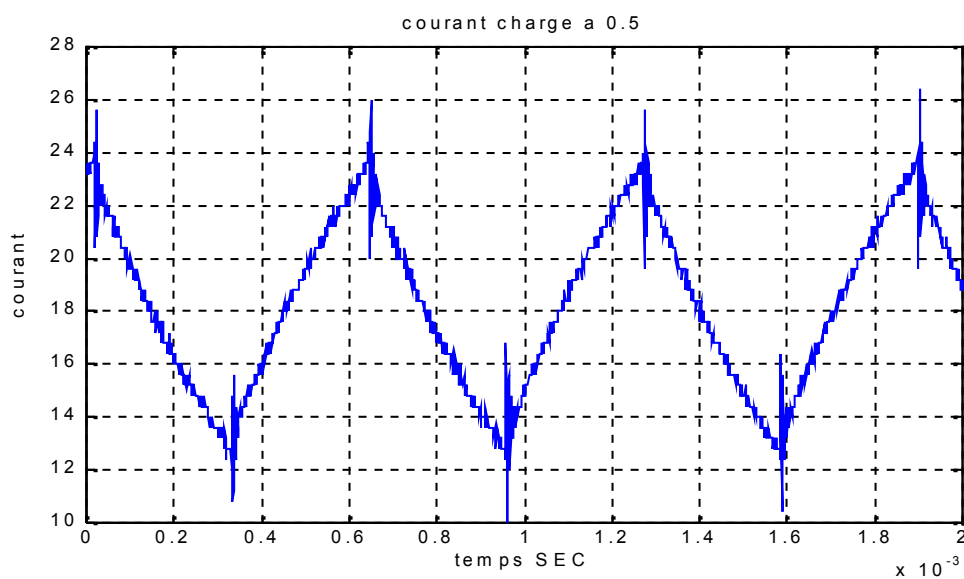
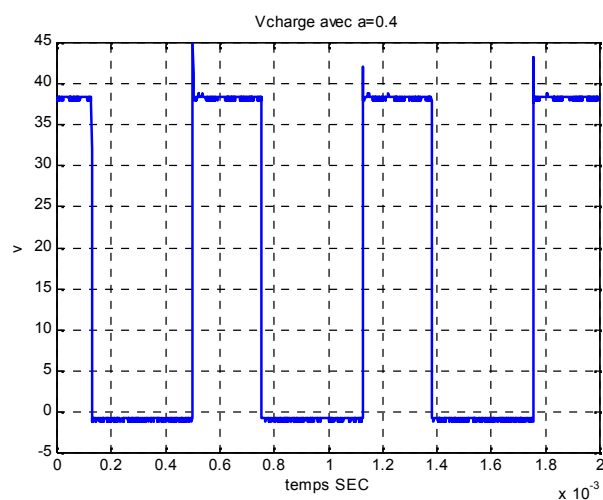


Figure (IV.22) : L'allure du courant de charge

IV-4.2.2) Pour $\alpha=0.4$

- Tension de charge : *Figure(IV.23)*



Figure(IV.23) : La tension de charge à $\alpha=0.4$

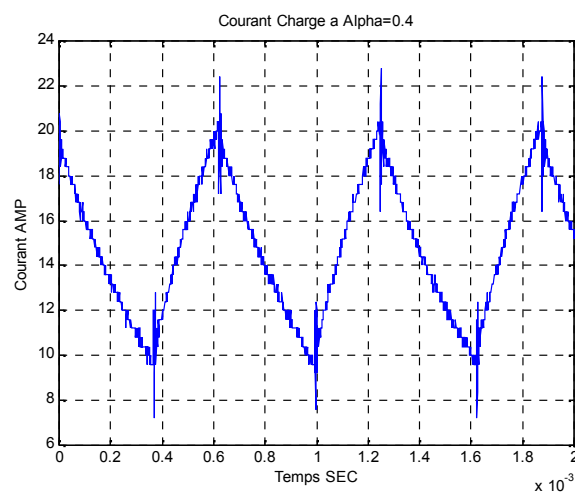


Figure (IV.24) : L'allure du courant de charge à $\alpha=0.4$

IV-4.2.1) Pour $\alpha=0.7$

- Tension de charge :

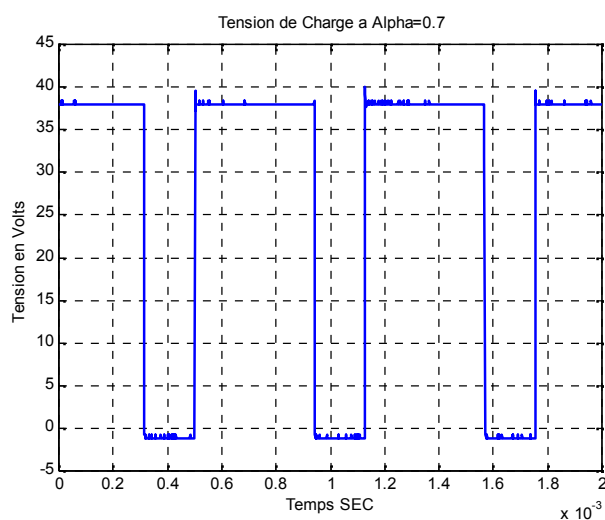


Figure (IV.25) : La tension de charge à $\alpha=0.7$

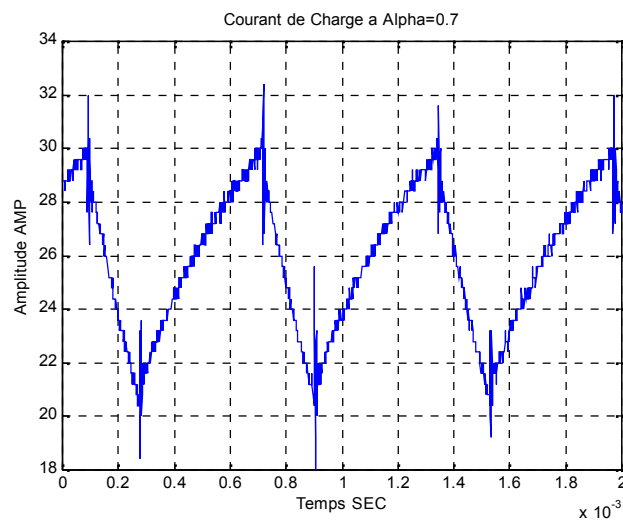


Figure (IV.26) : L'allure du courant de charge à $\alpha=0.7$

IV-5) Conclusion :

Conclusion Générale :

Au terme de ce travail nous sommes arrivés d'une part à faire fonctionner la carte de contrôle DS1102, et définir le processus de son installation et son utilisation ensuite générer un signal de commande qui est caractéristique de la carte à savoir un signal avec un rapport cyclique contrôlé.

Ensuite on a pu vérifier son fonctionnement expérimentalement après avoir réalisé une maquette d'un hacheur série respectant toutes les consignes de sécurité relative au bon fonctionnement de la DS1102 et retrouver à la sortie du hacheur la tension voulue relative à la valeur du rapport cyclique injecté.

Cette étude nous a permis d'apporter un complément indispensable à notre formation, en enrichissant celle-ci par des connaissances nouvelles sur l'électronique de puissance.

On espère qu'on a été au bout de la tâche qui nous a été confiée et que notre travail, puisse servir de support pour les travaux à venir.

Bibliographie

[2] : Matthieu LAGACHERIE, Olivier BOUILLET, Kévin LEMAIRE

Digital Signal Processing « Processeurs de traitement du signal » EPITA - Mars 2002

[3] : Cours du module TEC464 quatrième année ingénieur électronique Mr ZIANI.

[4] : Pierre LEFRANC « Etude, conception et réalisation de circuit de commande d'IGBT de forte puissance ».

[5] : Guy Chateigner, Michel Boës, Daniel Bouix, Jacques Vaillant, aniel Verkindère

« MANUEL DE GENIE ELECTRIQUE » Rappels de cours, méthodes, exemples et exercices corrigés
« DUNOD ».

[6]: « Insulated Gate Bipolar Transistor Designer's Manual»

International Rectifier, 233 Kansas ST., EL SEGUNDO, California 90245, 1991.

[7] : Philippe Le Turcq, « A study of Distributed Switching Processes in IGBTs and Other Power Bipolar Devices », IEEE th 28 Annual Power Electronics Specialists Conference, Vol.1,pp.139-147,1997.

[8] : A. RUFER « Cours d'électronique de puissance ».

[9] : Michel Pinard « «Convertisseurs et Electronique de Puissance » Commande, Description, Mise en œuvre « DUNOD ».

Site internet :

[1] : www.wikipedia.org



Annexes

Single Channel, High Speed Optocouplers

Technical Data

6N135/6
HCNW135/6
HCNW4502/3
HCPL-0452/3
HCPL-0500/1
HCPL-4502/3

Features

- **15 kV/μs Minimum Common Mode Transient Immunity at $V_{CM} = 1500$ V (4503/0453)**
- **High Speed: 1 Mb/s**
- **TTL Compatible**
- **Available in 8-Pin DIP, SO-8, Widebody Packages**
- **Open Collector Output**
- **Guaranteed Performance from Temperature: 0°C to 70°C**
- **Safety Approval**
 UL Recognized – 2500 V rms for 1 minute (5000 V rms for 1 minute for HCNW and Option 020 devices) per UL1577
 CSA Approved
 VDE 0884 Approved
 $-V_{IORM} = 630$ V peak for HCPL-4503#060
 $-V_{IORM} = 1414$ V peak for HCNW devices
 BSI Certified (HCNW devices only)
- **Dual Channel Version Available (253X/4534/053X/0534)**
- **MIL-STD-1772 Version Available (55XX/65XX/4N55)**

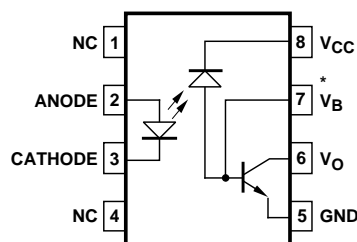
Applications

- **High Voltage Isolation**
- **Video Signal Isolation**
- **Power Transistor Isolation in Motor Drives**
- **Line Receivers**
- **Feedback Element in Switched Mode Power Supplies**
- **High Speed Logic Ground Isolation – TTL/TTL, TTL/CMOS, TTL/LSTTL**
- **Replaces Pulse Transformers**
- **Replaces Slow Phototransistor Isolators**
- **Analog Signal Ground Isolation**

Description

These diode-transistor optocouplers use an insulating layer between a LED and an integrated photodetector to provide electrical insulation between input and output. Separate connections for the photodiode bias and output-transistor collector increase the speed up to a hundred times that of a conventional phototransistor coupler by reducing the base-collector capacitance.

Functional Diagram



* NOTE: FOR 4502/3, 0452/3, PIN 7 IS NOT CONNECTED.

TRUTH TABLE (POSITIVE LOGIC)	
LED	V_O
ON	LOW
OFF	HIGH

A 0.1 μF bypass capacitor must be connected between pins 5 and 8.

CAUTION: It is advised that normal static precautions be taken in handling and assembly of this component to prevent damage and/or degradation which may be induced by ESD.

These single channel optocouplers are available in 8-Pin DIP, SO-8 and Widebody package configurations.

The 6N135, HCPL-0500, and HCNW135 are for use in TTL/CMOS, TTL/LSTTL or wide bandwidth analog applications. Current transfer ratio (CTR) for these devices is 7% minimum at $I_F = 16 \text{ mA}$.

The 6N136, HCPL-0501, and HCNW136 are designed for high speed TTL/TTL applications. A standard 16 mA TTL sink current through the input LED will provide enough output current for 1 TTL load and a 5.6 k Ω pull-up resistor. CTR for these devices is 19% minimum at $I_F = 16 \text{ mA}$.

The HCPL-4502, HCPL-0452, and HCNW4502 provide the electrical and switching performance of the 6N136, HCPL-0501, and HCNW136 with increased ESD protection.

The HCPL-4503, HCPL-0453, and HCNW4503 are similar to the HCPL-4502, HCPL-0452, and HCNW4502 optocouplers but have increased common mode transient immunity of 15 kV/ μs minimum at $V_{CM} = 1500 \text{ V}$ guaranteed.

Selection Guide

Minimum CMR		Current Transfer Ratio (%)	8-Pin DIP (300 Mil)		Small-Outline SO-8		Widebody (400 Mil)	Hermetic
dV/dt (V/ μs)	V_{CM} (V)		Single Channel Package	Dual Channel Package*	Single Channel Package	Dual Channel Package*	Single Channel Package	Single and Dual Channel Packages*
1,000	10	7	6N135	HCPL-2530	HCPL-0500	HCPL-0530	HCNW135	
		19	6N136 HCPL-4502†	HCPL-2531	HCPL-0501 HCPL-0452†	HCPL-0531	HCNW136 HCNW4502†	
15,000	1500	19	HCPL-4503†	HCPL-4534	HCPL-0453†	HCPL-0534	HCNW4503†	
1,000	10	9						HCPL-55XX HCPL-65XX 4N55

*Technical data for these products are on separate HP publications.

†Pin 7, transistor base, is not connected.

Ordering Information

Specify Part Number followed by Option Number (if desired).

Example:

HCPL-4503#XXX

- 020 = UL 5000 V rms/1 Minute Option*
- 060 = VDE 0884 $V_{IORM} = 630\text{ V}_{peak}$ Option**
- 300 = Gull Wing Surface Mount Option†
- 500 = Tape and Reel Packaging Option

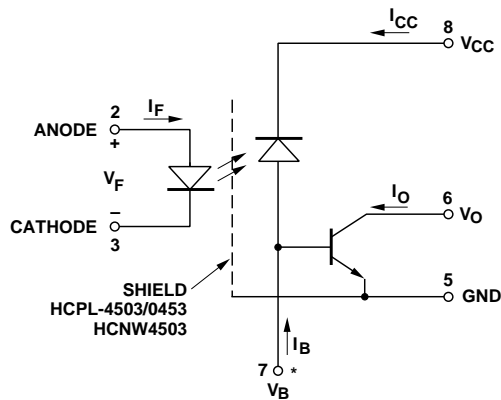
Option data sheets available. Contact your Hewlett-Packard sales representative or authorized distributor for information.

*For 6N135/6 and HCPL-4502/3 only.

**For HCPL-4503 only. Combination of Option 020 and Option 060 is not available.

†Gull wing surface mount option applies to through hole parts only.

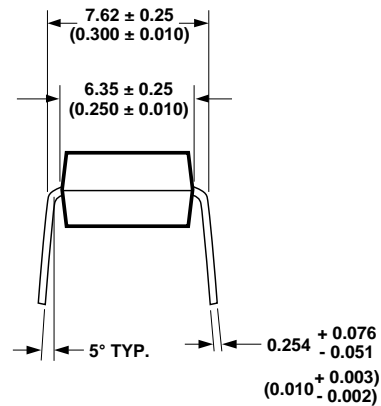
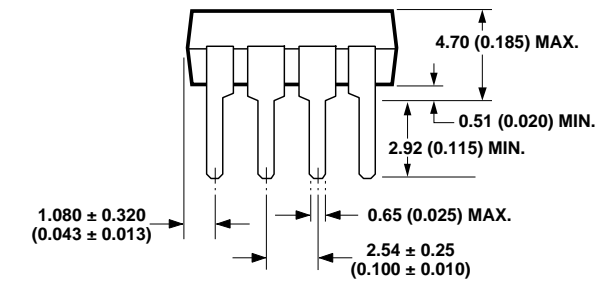
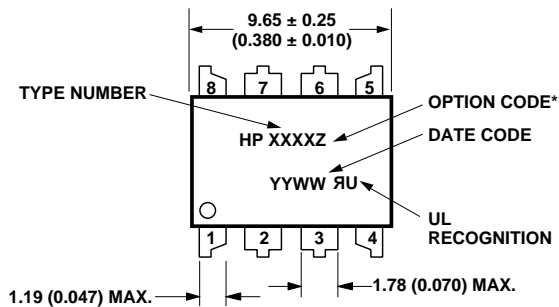
Schematic



* NOTE: FOR HCPL-4502/-3, HCPL-0452/3,
HCNW4502/3, PIN 7 IS NOT CONNECTED.

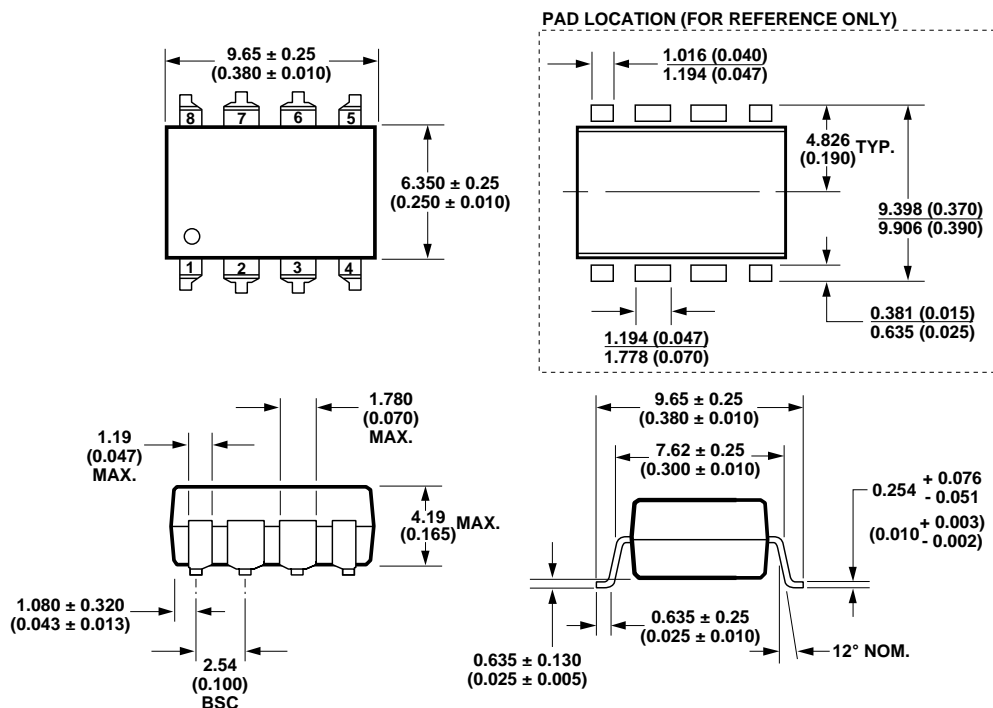
Package Outline Drawings

8-Pin DIP Package (6N135/6, HCPL-4502/3)



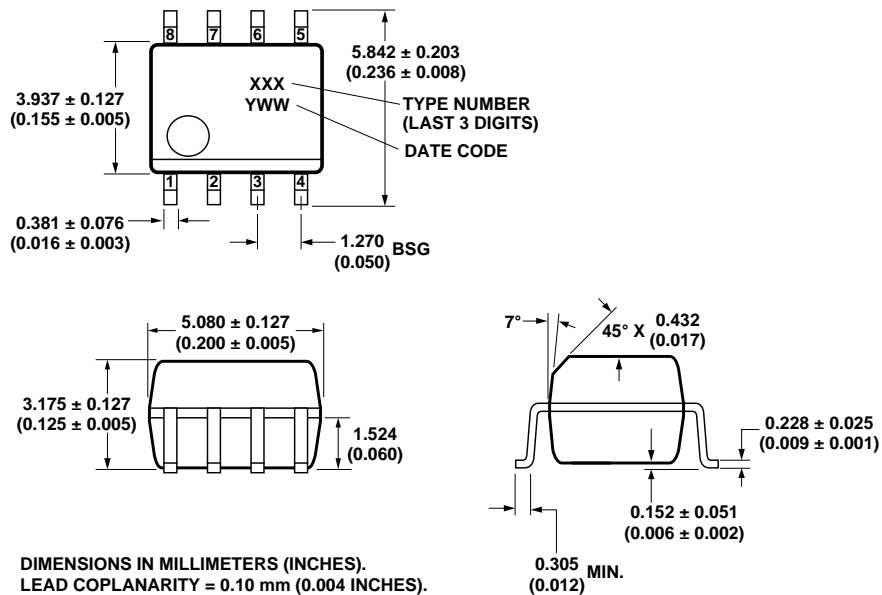
DIMENSIONS IN MILLIMETERS AND (INCHES).
 * MARKING CODE LETTER FOR OPTION NUMBERS.
 "L" = OPTION 020
 "V" = OPTION 060
 OPTION NUMBERS 300 AND 500 NOT MARKED.

8-Pin DIP Package with Gull Wing Surface Mount Option 300 (6N135/6, HCPL-4502/3)

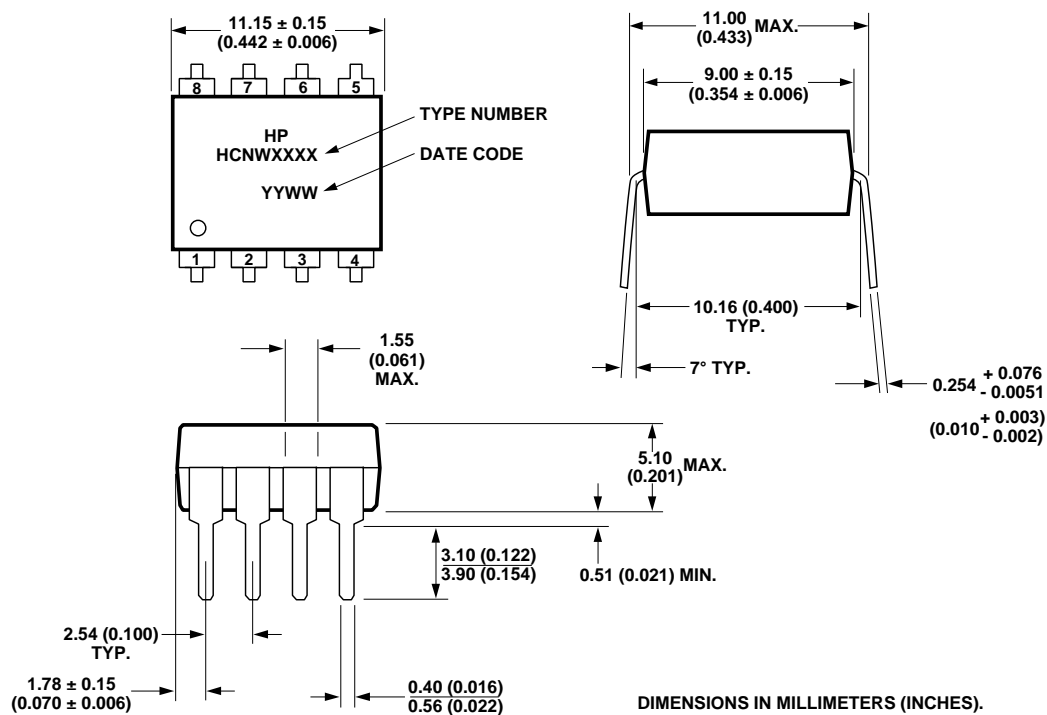


DIMENSIONS IN MILLIMETERS (INCHES).
 LEAD COPLANARITY = 0.10 mm (0.004 INCHES).

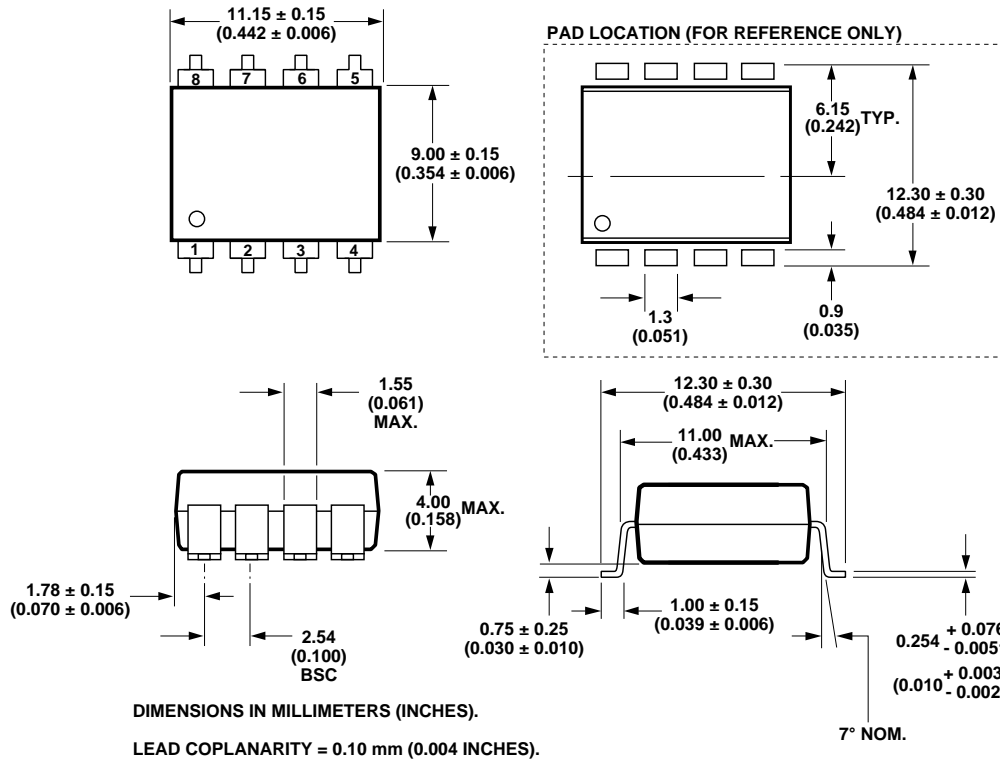
Small Outline SO-8 Package (HCPL-0500/1, HCPL-0452/3)



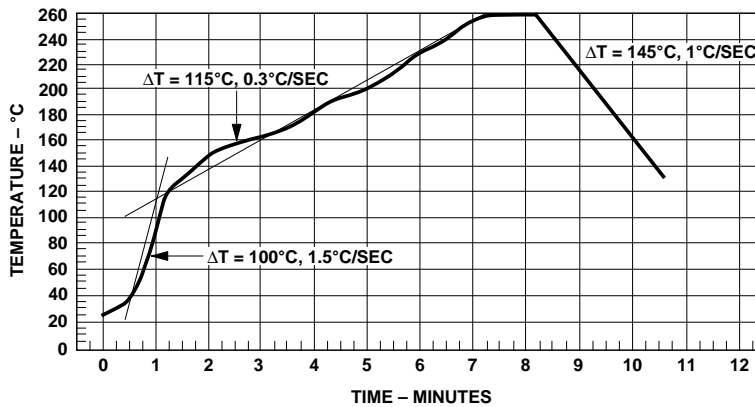
8-Pin Widebody DIP Package (HCNW135/6, HCNW4502/3)



8-Pin Widebody DIP Package with Gull Wing Surface Mount Option 300 (HCNW135/6, HCNW4502/3)



Solder Reflow Temperature Profile (HCPL-0500/1, HCPL-0452/3, and Gull Wing Surface Mount Option Parts)



Note: Use of Non-Chlorine Activated Fluxes is Recommended.

Regulatory Information

The devices contained in this data sheet have been approved by the following organizations:

UL

Recognized under UL 1577, Component Recognition Program, File E55361.

CSA

Approved under CSA Component Acceptance Notice #5, File CA 88324.

VDE

Approved according to VDE 0884/06.92 (HCNW and Option 060 devices only).

BSI

Certification according to BS451:1994, (BS EN60065:1994); BS EN60950:1992 (BS7002:1992) and EN41003:1993 for Class II applications (HCNW devices only).

Insulation and Safety Related Specifications

Parameter	Symbol	8-Pin DIP (300 Mil) Value	SO-8 Value	Widebody (400 Mil) Value	Units	Conditions
Minimum External Air Gap (External Clearance)	L(101)	7.1	4.9	9.6	mm	Measured from input terminals to output terminals, shortest distance through air.
Minimum External Tracking (External Creepage)	L(102)	7.4	4.8	10.0	mm	Measured from input terminals to output terminals, shortest distance path along body.
Minimum Internal Plastic Gap (Internal Clearance)		0.08	0.08	1.0	mm	Through insulation distance, conductor to conductor, usually the direct distance between the photoemitter and photodetector inside the optocoupler cavity.
Minimum Internal Tracking (Internal Creepage)		NA	NA	4.0	mm	Measured from input terminals to output terminals, along internal cavity.
Tracking Resistance (Comparative Tracking Index)	CTI	200	200	200	Volts	DIN IEC 112/VDE 0303 Part 1
Isolation Group		IIIa	IIIa	IIIa		Material Group (DIN VDE 0110, 1/89, Table 1)

Option 300 - surface mount classification is Class A in accordance with CECC 00802.

VDE 0884 Insulation Related Characteristics (HCPL-4503 OPTION 060 ONLY)

Description	Symbol	Characteristic	Units
Installation classification per DIN VDE 0110/1.89, Table 1 for rated mains voltage ≤ 300 V rms for rated mains voltage ≤ 450 V rms		I-IV	
		I-III	
Climatic Classification		55/100/21	
Pollution Degree (DIN VDE 0110/1.89)		2	
Maximum Working Insulation Voltage	V_{IORM}	630	V _{peak}
Input to Output Test Voltage, Method b* $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ sec, Partial Discharge < 5 pC	V_{PR}	1181	V _{peak}
Input to Output Test Voltage, Method a* $V_{IORM} \times 1.5 = V_{PR}$, Type and sample test, $t_m = 60$ sec, Partial Discharge < 5 pC	V_{PR}	945	V _{peak}
Highest Allowable Overvoltage* (Transient Overvoltage, $t_{ini} = 10$ sec)	V_{IOTM}	6000	V _{peak}
Safety Limiting Values (Maximum values allowed in the event of a failure, also see Figure 9, Thermal Derating curve.) Case Temperature Input Current Output Power	T_S $I_{S,INPUT}$ $P_{S,OUTPUT}$	175 230 600	°C mA mW
Insulation Resistance at T_S , $V_{IO} = 500$ V	R_S	$\geq 10^9$	Ω

VDE 0884 Insulation Related Characteristics (HCNW135/6, HCNW4502/3 ONLY)

Description	Symbol	Characteristic	Units
Installation classification per DIN VDE 0110/1.89, Table 1 for rated mains voltage ≤ 600 V rms for rated mains voltage ≤ 1000 V rms		I-IV	
		I-III	
Climatic Classification		55/85/21	
Pollution Degree (DIN VDE 0110/1.89)		2	
Maximum Working Insulation Voltage	V_{IORM}	1414	V _{peak}
Input to Output Test Voltage, Method b* $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ sec, Partial Discharge < 5 pC	V_{PR}	2652	V _{peak}
Input to Output Test Voltage, Method a* $V_{IORM} \times 1.5 = V_{PR}$, Type and sample test, $t_m = 60$ sec, Partial Discharge < 5 pC	V_{PR}	2121	V _{peak}
Highest Allowable Overvoltage* (Transient Overvoltage, $t_{ini} = 10$ sec)	V_{IOTM}	8000	V _{peak}
Safety Limiting Values (Maximum values allowed in the event of a failure, also see Figure 9, Thermal Derating curve.) Case Temperature Input Current Output Power	T_S $I_{S,INPUT}$ $P_{S,OUTPUT}$	150 400 700	°C mA mW
Insulation Resistance at T_S , $V_{IO} = 500$ V	R_S	$\geq 10^9$	Ω

*Refer to the front of the optocoupler section of the current catalog, under Product Safety Regulations section (VDE 0884), for a detailed description.

Note: Isolation characteristics are guaranteed only within the safety maximum ratings which must be ensured by protective circuits in application.

Absolute Maximum Ratings

Parameter	Symbol	Device	Min.	Max.	Units	Note
Storage Temperature*	T _S		-55	125	°C	
Operating Temperature*	T _A	8-Pin DIP SO-8	-55	100	°C	
		Widebody	-55	85		
Average Forward Input Current*	I _{F(AVG)}			25	mA	1
Peak Forward Input Current* (50% duty cycle, 1 ms pulse width) (50% duty cycle, 1 ms pulse width)	I _{F(PEAK)}	8-Pin DIP SO-8		50	mA	2
		Widebody		40		
Peak Transient Input Current* (≤ 1 μs pulse width, 300 pps)	I _{F(TRANS)}	8-Pin DIP SO-8		1	A	
		Widebody		0.1		
Reverse LED Input Voltage* (Pin 3-2)	V _R	8-Pin DIP SO-8		5	V	
		Widebody		3		
Input Power Dissipation*	P _{IN}	8-Pin DIP SO-8		45	mW	3
		Widebody		40		
Average Output Current* (Pin 6)	I _{O(AVG)}			8	mA	
Peak Output Current*	I _{O(PEAK)}			16	mA	
Emitter-Base Reverse Voltage* (Pin 5-7, except 4502/3, 0452/3)	V _{EBR}			5	V	
Supply Voltage (Pin 8-5)	V _{CC}		-0.5	30	V	
Output Voltage (Pin 6-5)	V _O		-0.5	20	V	
Supply Voltage* (Pin 8-5)	V _{CC}		-0.5	15	V	
Output Voltage* (Pin 6-5)	V _O		-0.5	15	V	
Base Current* (Pin 7, except 4502/3, 0452/3)	I _B			5	mA	
Output Power Dissipation*	P _O			100	mW	4
Lead Solder Temperature* (Through-Hole Parts Only) 1.6 mm below seating plane, 10 seconds up to seating plane, 10 seconds	T _{LS}	8-Pin DIP		260	°C	
		Widebody		260	°C	
Reflow Temperature Profile	T _{RP}	SO-8 and Option 300	See Package Outline Drawings section			

*Data has been registered with JEDEC for the 6N135/6N136.

Electrical Specifications (DC)

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C) unless otherwise specified. See note 13.

Parameter	Symbol	Device	Min.	Typ.**	Max.	Units	Test Conditions			Fig.	Note
Current Transfer Ratio	CTR*	6N135	7	18	50	%	T _A = 25°C	V _O = 0.4 V	I _F = 16 mA, V _{CC} = 4.5 V	1, 2, 4	5, 11
		HCPL-0500 HCNW135	5	19				V _O = 0.5 V			
		6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3	19	24	50		T _A = 25°C	V _O = 0.4 V			
							V _O = 0.5 V				
Logic Low Output Voltage	V _{OL}	6N135		0.1	0.4	V	T _A = 25°C	I _O = 1.1 mA	I _F = 16 mA, V _{CC} = 4.5 V		
		HCPL-0500 HCNW135		0.1	0.5			I _O = 0.8 mA			
		6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3		0.1	0.4		T _A = 25°C	I _O = 3.0 mA			
				0.1	0.5			I _O = 2.4 mA			
Logic High Output Current	I _{OH} *			0.003	0.5	μA	T _A = 25°C	V _O = V _{CC} = 5.5 V	I _F = 0 mA	7	
				0.01	1		T _A = 25°C	V _O = V _{CC} = 15 V			
					50						
Logic Low Supply Current	I _{CCL}			50	200	μA	I _F = 16 mA, V _O = Open, V _{CC} = 15 V				13
Logic High Supply Current	I _{CCH} *			0.02	1	μA	T _A = 25°C	I _F = 0 mA, V _O = Open, V _{CC} = 15 V			13
				2							
Input Forward Voltage	V _F *	8-Pin DIP SO-8		1.5	1.7	V	T _A = 25°C	I _F = 16 mA		3	
				1.8							
		Widebody	1.45	1.68	1.85		T _A = 25°C	I _F = 16 mA			
			1.35		1.95						
Input Reverse Breakdown Voltage	BV _R *	8-Pin DIP SO-8	5			V	I _R = 10 μA				
		Widebody	3				I _R = 100 μA				
Temperature Coefficient of Forward Voltage	$\frac{\Delta V_F}{\Delta T_A}$	8-Pin DIP SO-8		-1.6		mV/°C	I _F = 16 mA				
		Widebody		-1.9							
Input Capacitance	C _{IN}	8-Pin DIP SO-8		60		pF	f = 1 MHz, V _F = 0 V				
		Widebody		90							
Transistor DC Current Gain	h _{FE}	8-Pin DIP SO-8		150			V _O = 5 V, I _O = 3 mA				
				130			V _O = 0.4 V, I _B = 20 μA				
		Widebody		180			V _O = 5 V, I _O = 3 mA				
				160			V _O = 0.4 V, I _B = 20 μA				

*For JEDEC registered parts.

**All typicals at $T_A = 25^\circ\text{C}$.

Switching Specifications (AC)

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C), $V_{CC} = 5\text{ V}$, $I_F = 16\text{ mA}$ unless otherwise specified.

Parameter	Sym.	Device	Min.	Typ.**	Max.	Units	Test Conditions		Fig.	Note
Propagation Delay Time to Logic Low at Output	t_{PHL}^*	6N135 HCPL-0500 HCNW135		0.2	1.5	μs	$T_A = 25^\circ\text{C}$	$R_L = 4.1\text{ k}\Omega$	5, 6, 11	8, 9
					2.0					
		6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3		0.2	0.8		$T_A = 25^\circ\text{C}$	$R_L = 1.9\text{ k}\Omega$		
					1.0					
Propagation Delay Time to Logic High at Output	t_{PLH}^*	6N135 HCPL-0500 HCNW135		1.3	1.5	μs	$T_A = 25^\circ\text{C}$	$R_L = 4.1\text{ k}\Omega$	5, 6, 11	8, 9
					2.0					
		6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3		0.6	0.8		$T_A = 25^\circ\text{C}$	$R_L = 1.9\text{ k}\Omega$		
					1.0					
Common Mode Transient Immunity at Logic High Level Output	$ CM_H $	6N135 HCPL-0500 HCNW135		1		$\text{kV}/\mu\text{s}$	$R_L = 4.1\text{ k}\Omega$	$I_F = 0\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 10\text{ V}_{p-p}$ $C_L = 15\text{ pF}$	12	7, 8, 9
							$R_L = 1.9\text{ k}\Omega$			
		6N136 HCPL-4502 HCPL-0501 HCPL-0452 HCNW4502		1						
		HCPL-4503 HCPL-0453 HCNW4503	15	30			$R_L = 1.9\text{ k}\Omega$	$I_F = 0\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 1500\text{ V}_{p-p}$, $C_L = 15\text{ pF}$		
Common Mode Transient Immunity at Logic Low Level Output	$ CM_L $	6N135 HCPL-0500 HCNW135		1		$\text{kV}/\mu\text{s}$	$R_L = 4.1\text{ k}\Omega$	$I_F = 16\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 10\text{ V}_{p-p}$ $C_L = 15\text{ pF}$	12	7, 8, 9
							$R_L = 1.9\text{ k}\Omega$			
		6N136 HCPL-4502 HCPL-0501 HCPL-0452 HCNW4502		1						
		HCPL-4503 HCPL-0453 HCNW4503	15	30			$R_L = 1.9\text{ k}\Omega$	$I_F = 16\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 1500\text{ V}_{p-p}$, $C_L = 15\text{ pF}$		
Bandwidth	BW	6N135/6 HCPL-0500/1		9		MHz	See Test Circuit		8, 10	10
		HCNW135/6		11						

*For JEDEC registered parts.

**All typicals at $T_A = 25^\circ\text{C}$.

Package Characteristics

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C) unless otherwise specified.

Parameter	Sym.	Device	Min.	Typ.*	Max.	Units	Test Conditions	Fig.	Note
Input-Output Momentary Withstand Voltage**	V_{ISO}	8-Pin DIP SO-8	2500			V rms	RH < 50%, t = 1 min., $T_A = 25^\circ\text{C}$		6, 14
		Widebody	5000						6, 15
		8-Pin DIP (Option 020)	5000						6, 12, 15
	I_{LO}	8-Pin DIP			1	μA	45% RH, t = 5 s, $V_{LO} = 3\text{ kVdc}$, $T_A = 25^\circ\text{C}$		6, 16
Input-Output Resistance	R_{LO}	8-Pin DIP SO-8		10^{12}		Ω	$V_{LO} = 500\text{ Vdc}$		6
		Widebody	10^{12}	10^{13}			$T_A = 25^\circ\text{C}$		
			10^{11}				$T_A = 100^\circ\text{C}$		
Input-Output Capacitance	C_{LO}	8-Pin DIP SO-8		0.6		pF	f = 1 MHz		6
		Widebody		0.5	0.6				

*All typicals at $T_A = 25^\circ\text{C}$.

**The Input-Output Momentary Withstand Voltage is a dielectric voltage rating that should not be interpreted as an input-output continuous voltage rating. For the continuous voltage rating refer to the VDE 0884 Insulation Related Characteristics Table (if applicable), your equipment level safety specification or HP Application Note 1074 entitled "Optocoupler Input-Output Endurance Voltage," publication number 5963-2203E.

Notes:

- Derate linearly above 70°C free-air temperature at a rate of $0.8\text{ mA}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $0.5\text{ mA}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $1.6\text{ mA}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $1.0\text{ mA}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $0.9\text{ mW}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $1.1\text{ mW}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $2.0\text{ mW}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $2.3\text{ mW}/^\circ\text{C}$ (SO-8).
- CURRENT TRANSFER RATIO in percent is defined as the ratio of output collector current, I_O , to the forward LED input current, I_F , times 100.
- Device considered a two-terminal device: Pins 1, 2, 3, and 4 shorted together and Pins 5, 6, 7, and 8 shorted together.
- Common mode transient immunity in a Logic High level is the maximum tolerable (positive) dV_{CM}/dt on the leading edge of the common mode pulse signal, V_{CM} , to assure that the output will remain in a Logic High state (i.e., $V_O > 2.0\text{ V}$). Common mode transient immunity in a Logic Low level is the maximum tolerable (negative) dV_{CM}/dt on the trailing edge of the common mode pulse signal, V_{CM} , to assure that the output will remain in a Logic Low state (i.e., $V_O < 0.8\text{ V}$).
- The $1.9\text{ k}\Omega$ load represents 1 TTL unit load of 1.6 mA and the $5.6\text{ k}\Omega$ pull-up resistor.
- The $4.1\text{ k}\Omega$ load represents 1 LSTTL unit load of 0.36 mA and $6.1\text{ k}\Omega$ pull-up resistor.
- The frequency at which the ac output voltage is 3 dB below its mid-frequency value.
- The JEDEC registration for the 6N136 specifies a minimum CTR of 15%. HP guarantees a minimum CTR of 19%.
- See Option 020 data sheet for more information.
- Use of a $0.1\text{ }\mu\text{F}$ bypass capacitor connected between pins 5 and 8 is recommended.
- In accordance with UL 1577, each optocoupler is proof tested by applying an insulation test voltage $\geq 3000\text{ V rms}$ for 1 second (leakage detection current limit, $I_{LO} \leq 5\text{ }\mu\text{A}$). This test is performed before the 100% Production test shown in the VDE 0884 Insulation Related Characteristics Table if applicable.
- In accordance with UL 1577, each optocoupler is proof tested by applying an insulation test voltage $\geq 6000\text{ V rms}$ for 1 second (leakage detection current limit, $I_{LO} \leq 5\text{ }\mu\text{A}$). This test is performed before the 100% Production test shown in the VDE 0884 Insulation Related Characteristics Table if applicable.
- This rating is equally validated by an equivalent ac proof test.

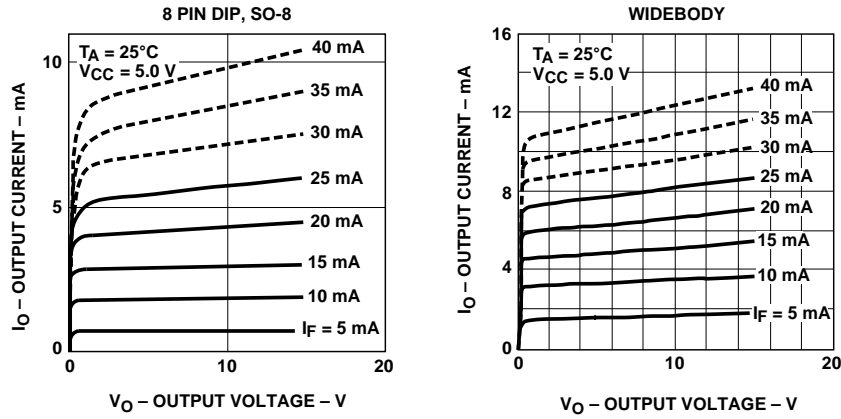


Figure 1. DC and Pulsed Transfer Characteristics.

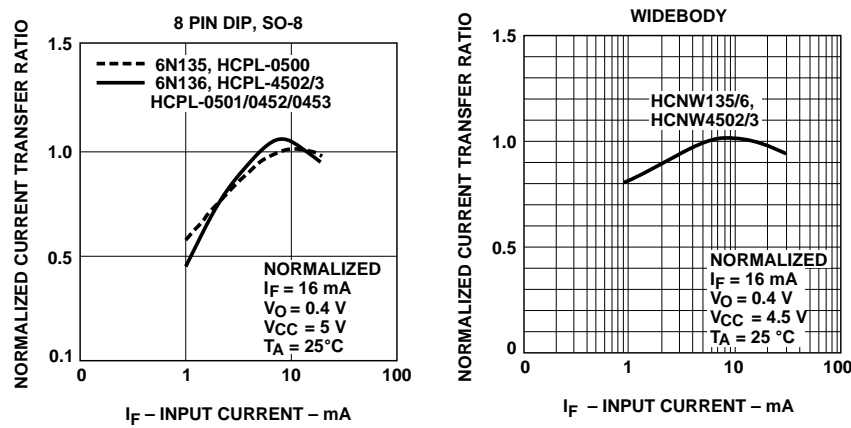


Figure 2. Current Transfer Ratio vs. Input Current.

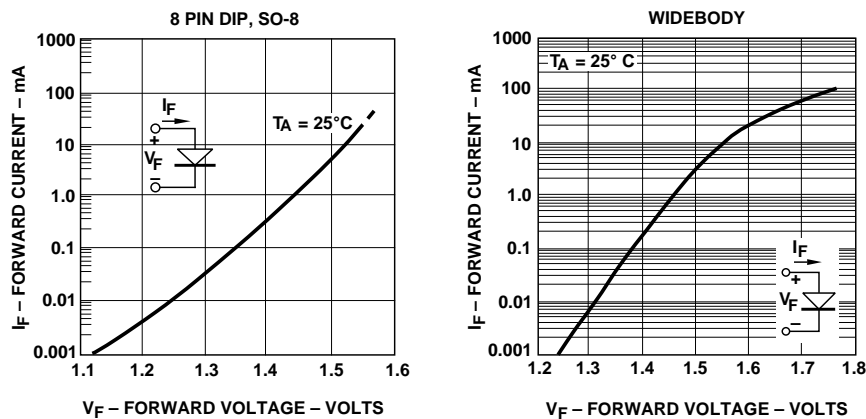


Figure 3. Input Current vs. Forward Voltage.

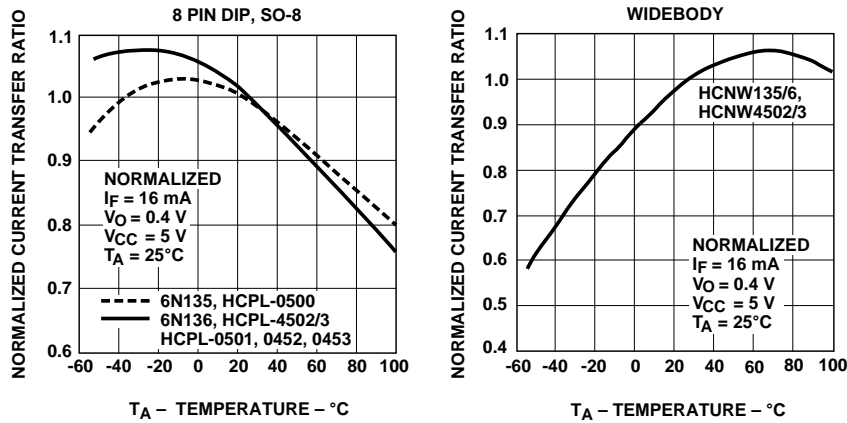


Figure 4. Current Transfer Ratio vs. Temperature.

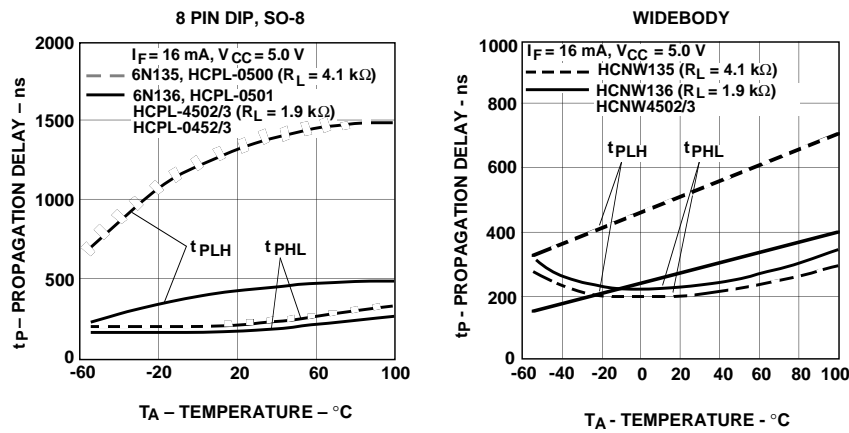


Figure 5. Propagation Delay vs. Temperature.

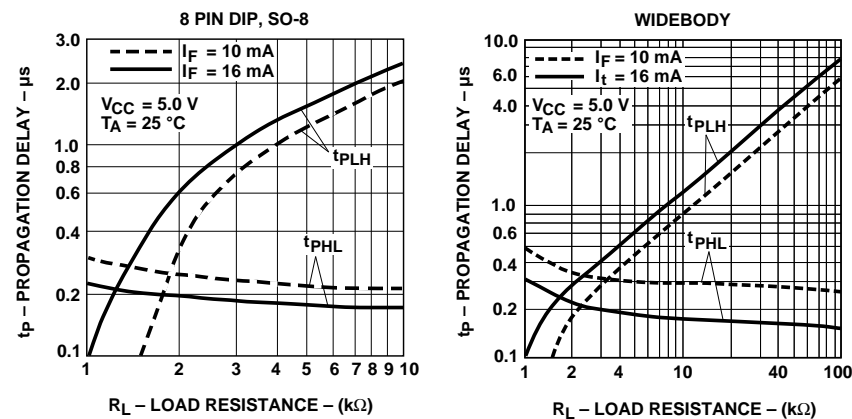


Figure 6. Propagation Delay Time vs. Load Resistance.

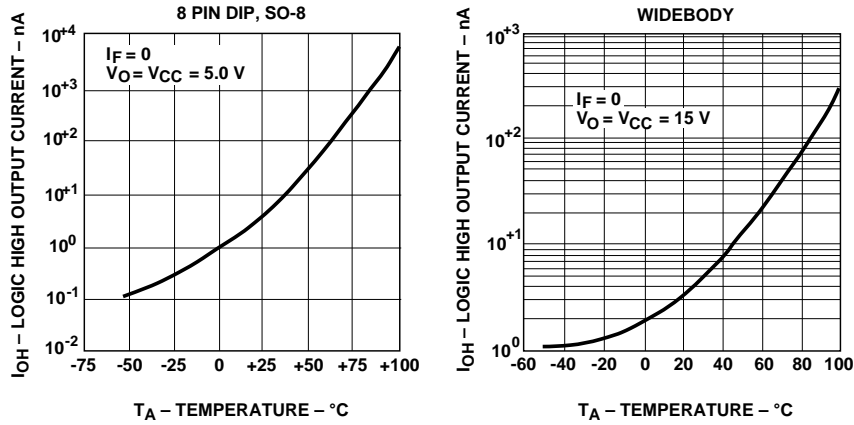


Figure 7. Logic High Output Current vs. Temperature.

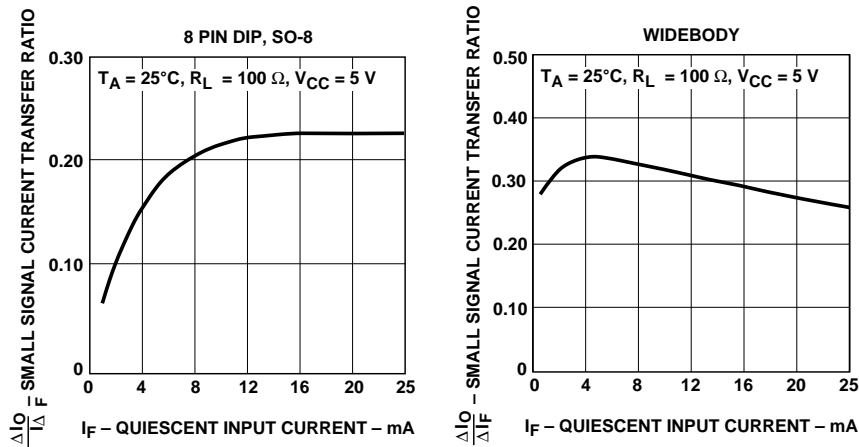


Figure 8. Small-Signal Current Transfer Ratio vs. Quiescent Input Current.

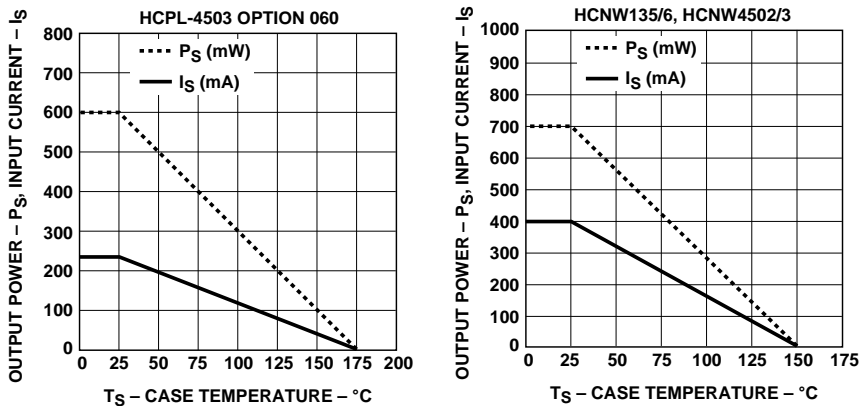


Figure 9. Thermal Derating Curve, Dependence of Safety Limiting Value with Case Temperature per VDE 0884.

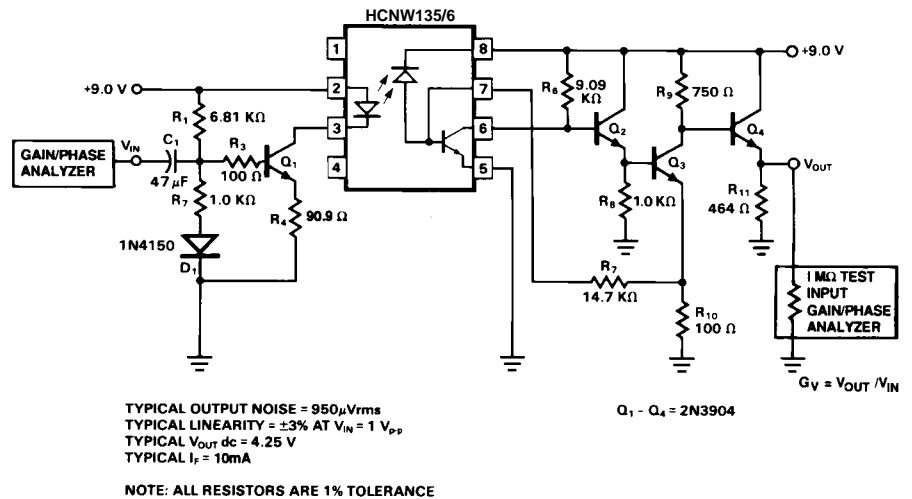
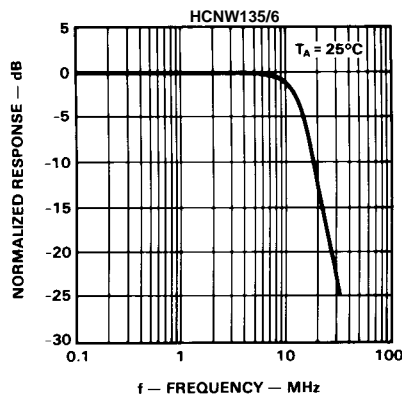
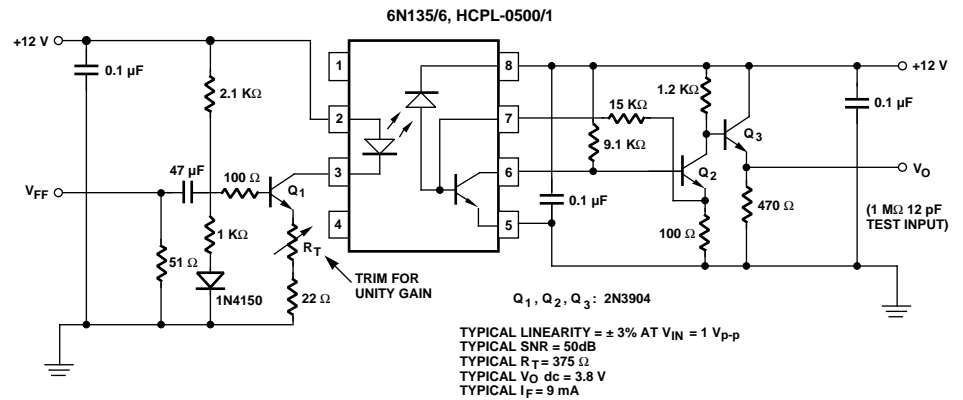
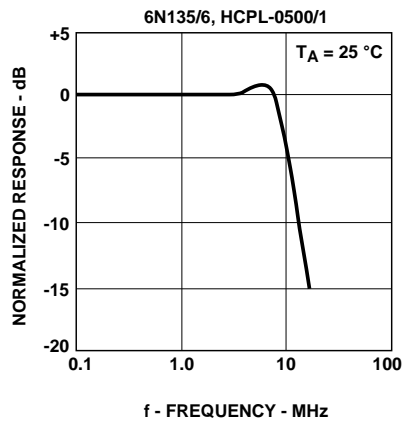


Figure 10. Frequency Response.

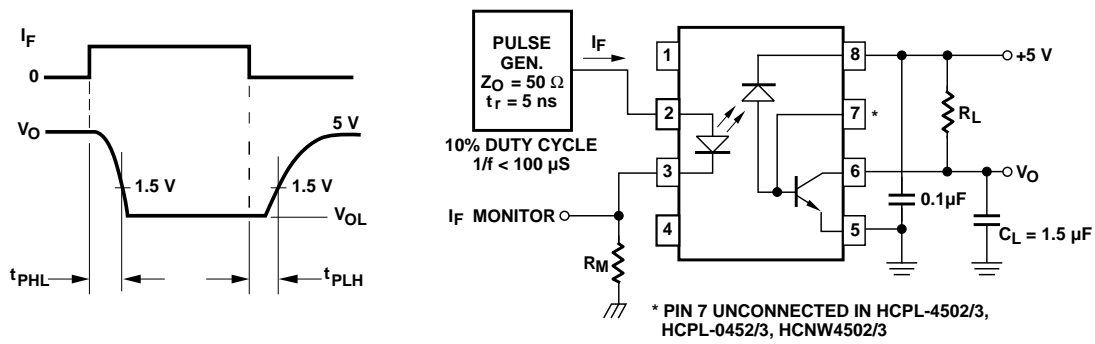


Figure 11. Switching Test Circuit.

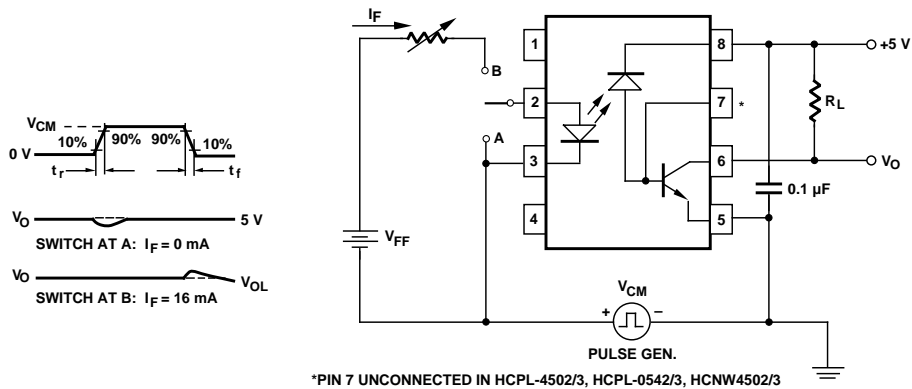


Figure 12. Test Circuit for Transient Immunity and Typical Waveforms.

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.

DATA SHEET

For a complete data sheet, please also download:

- The IC04 LOCMOS HE4000B Logic Family Specifications HEF, HEC
- The IC04 LOCMOS HE4000B Logic Package Outlines/Information HEF, HEC

HEF4069UB **gates** **Hex inverter**

Product specification
File under Integrated Circuits, IC04

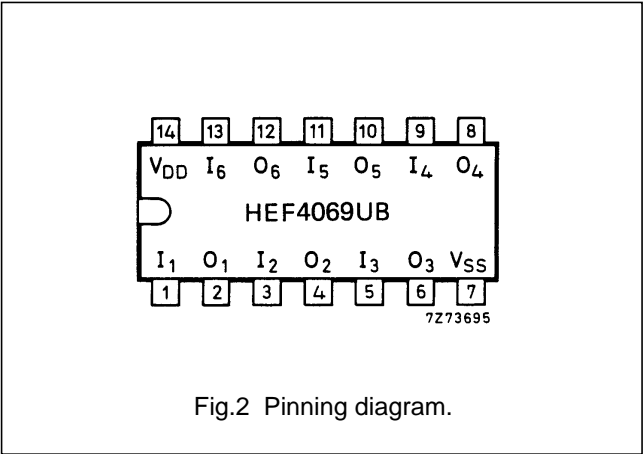
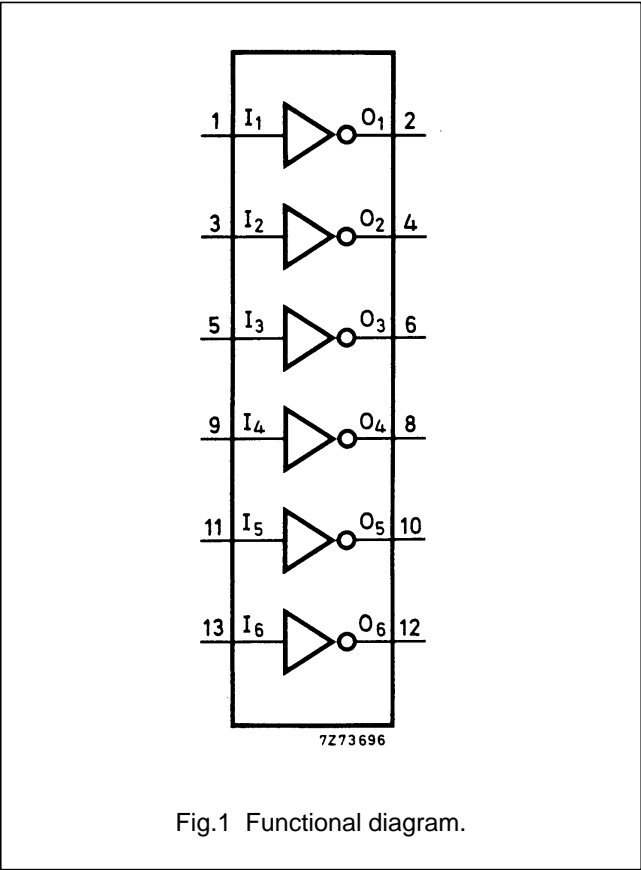
January 1995

Hex inverter

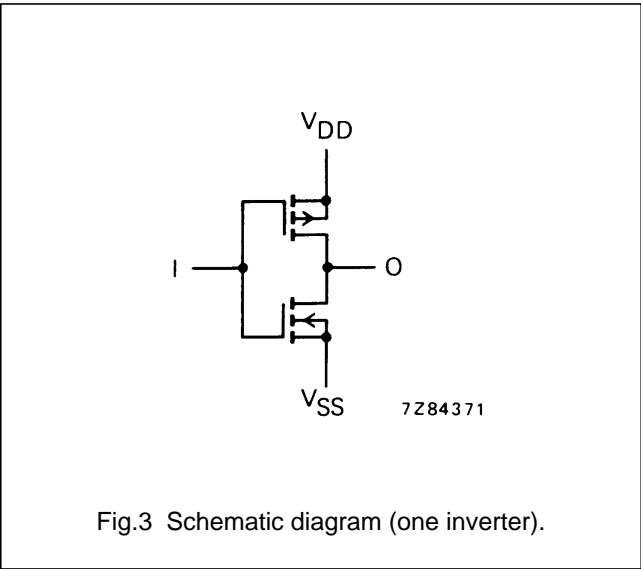
HEF4069UB
gates

DESCRIPTION

The HEF4069UB is a general purpose hex inverter. Each of the six inverters is a single stage.



- HEF4069UBP(N): 14-lead DIL; plastic (SOT27-1)
- HEF4069UBD(F): 14-lead DIL; ceramic (cerdip) (SOT73)
- HEF4069UBT(D): 14-lead SO; plastic (SOT108-1)
- (): Package Designator North America



FAMILY DATA, I_{DD} LIMITS category GATES
See Family Specifications for V_{IH}/V_{IL} unbuffered stages

Hex inverter

HEF4069UB
gates

AC CHARACTERISTICS

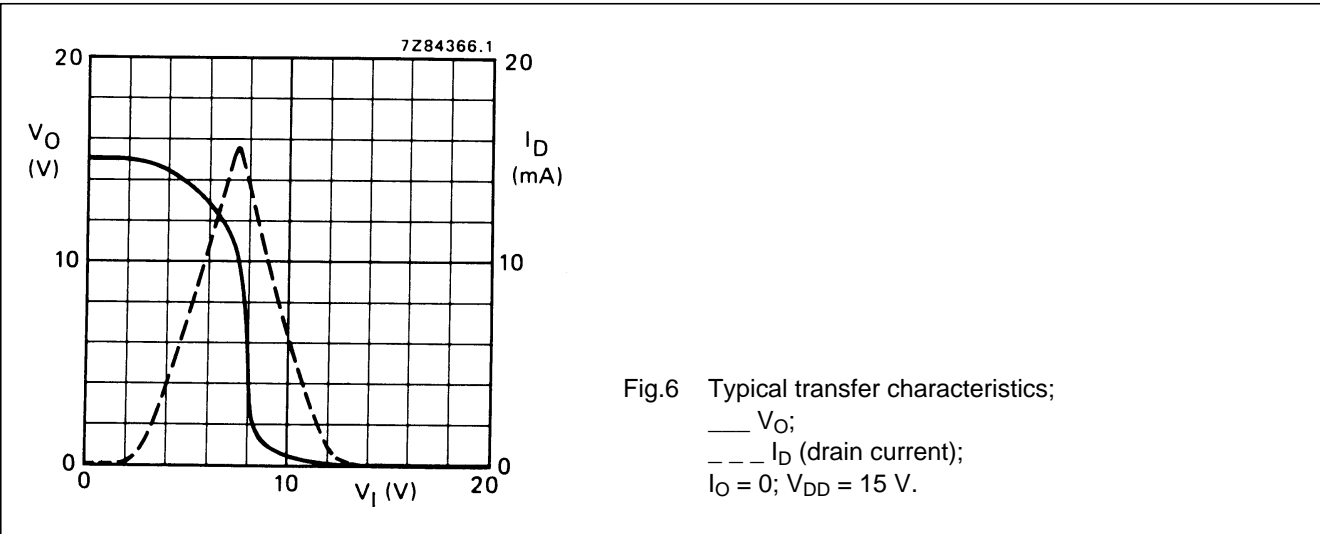
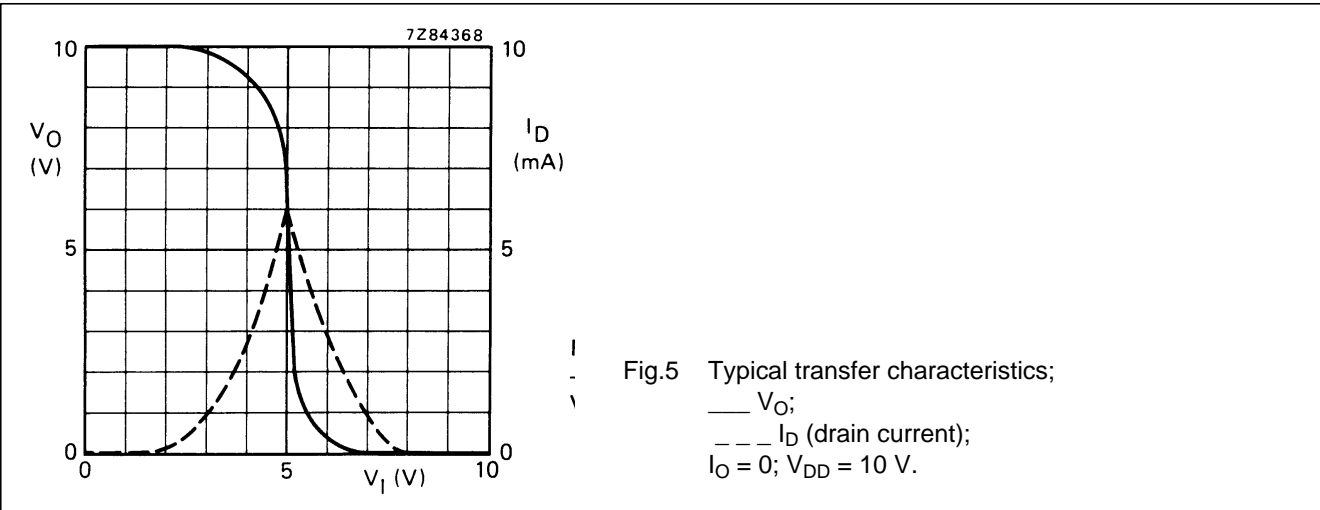
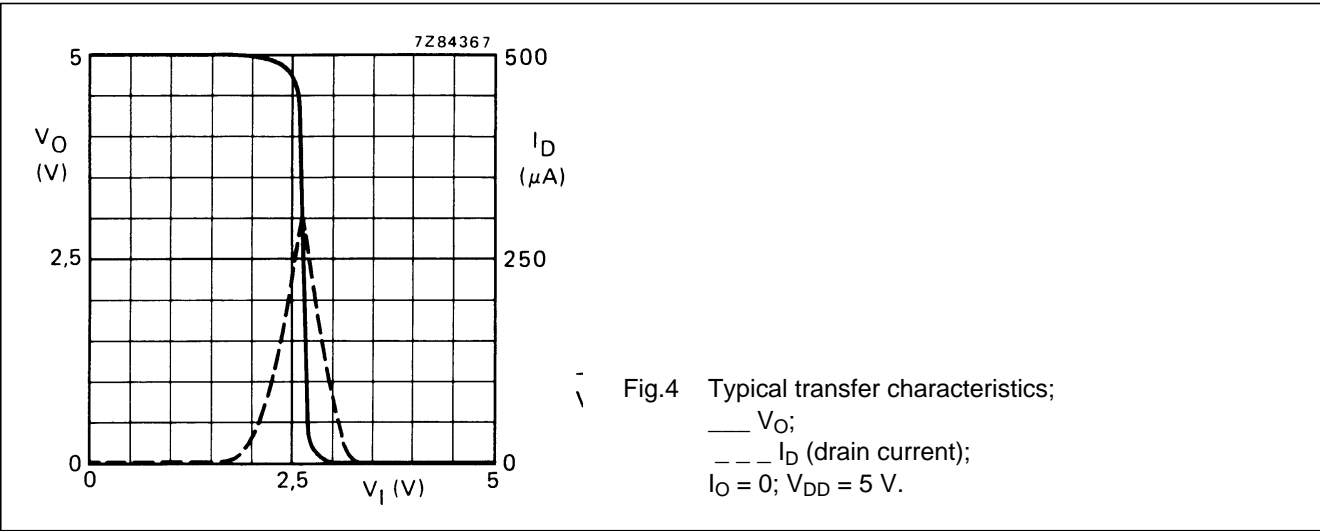
$V_{SS} = 0$ V; $T_{amb} = 25$ °C; $C_L = 50$ pF; input transition times ≤ 20 ns

	V_{DD} V	SYMBOL	TYP.	MAX.	TYPICAL EXTRAPOLATION FORMULA
Propagation delays $I_n \rightarrow O_n$ HIGH to LOW LOW to HIGH	5	t_{PHL}	45	90 ns	18 ns + (0,55 ns/pF) C_L
	10		20	40 ns	9 ns + (0,23 ns/pF) C_L
	15		15	25 ns	7 ns + (0,16 ns/pF) C_L
	5	t_{PLH}	40	80 ns	13 ns + (0,55 ns/pF) C_L
	10		20	40 ns	9 ns + (0,23 ns/pF) C_L
	15		15	30 ns	7 ns + (0,16 ns/pF) C_L
Output transition times HIGH to LOW LOW to HIGH	5	t_{THL}	60	120 ns	10 ns + (1,0 ns/pF) C_L
	10		30	60 ns	9 ns + (0,42 ns/pF) C_L
	15		20	40 ns	6 ns + (0,28 ns/pF) C_L
	5	t_{TLH}	60	120 ns	10 ns + (1,0 ns/pF) C_L
	10		30	60 ns	9 ns + (0,42 ns/pF) C_L
	15		20	40 ns	6 ns + (0,28 ns/pF) C_L

	V_{DD} V	TYPICAL FORMULA FOR P (μ W)	
Dynamic power dissipation per package (P)	5	$600 f_i + \sum (f_o C_L) \times V_{DD}^2$	where f_i = input freq. (MHz) f_o = output freq. (MHz) C_L = load capacitance (pF) $\sum (f_o C_L)$ = sum of outputs V_{DD} = supply voltage (V)
	10	$4\,000 f_i + \sum (f_o C_L) \times V_{DD}^2$	
	15	$22\,000 f_i + \sum (f_o C_L) \times V_{DD}^2$	

Hex inverter

HEF4069UB
gates



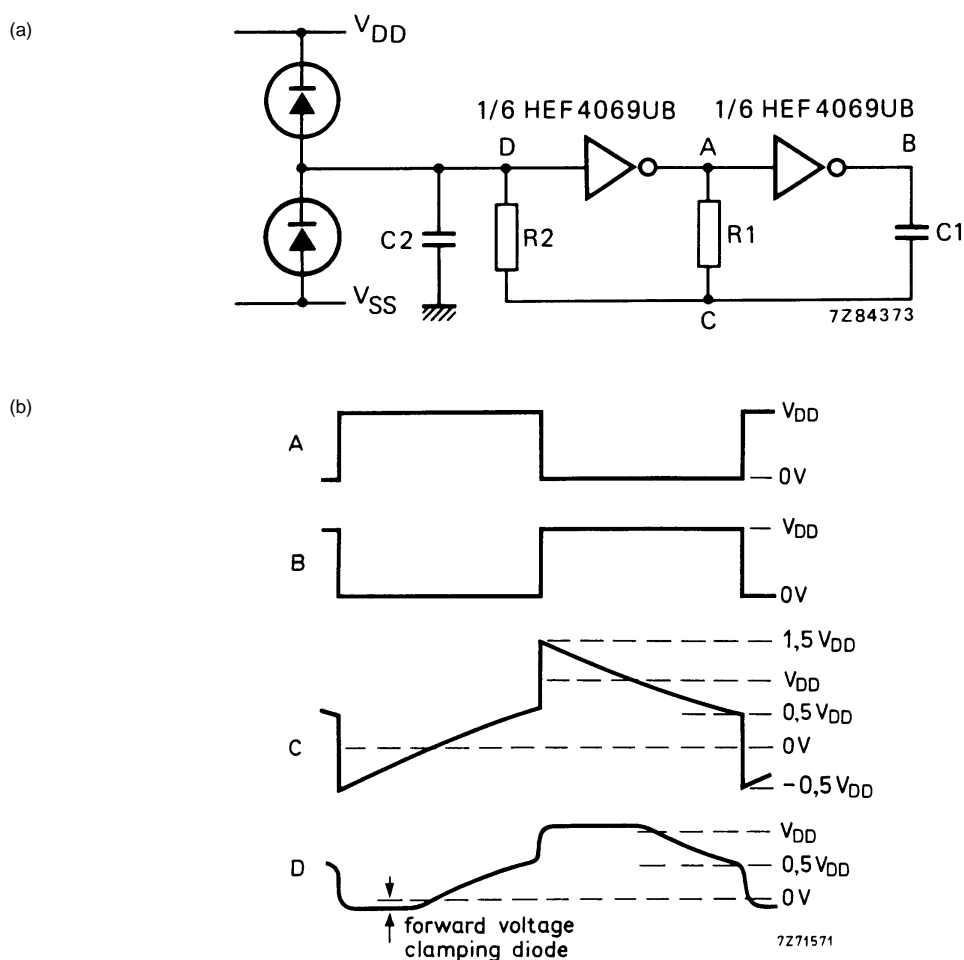
Hex inverter

HEF4069UB
gates

APPLICATION INFORMATION

Some examples of applications for the HEF4069UB are shown below.

In Fig.7 an astable relaxation oscillator is given. The oscillation frequency is mainly determined by $R1C1$, provided $R1 \ll R2$ and $R2C2 \ll R1C1$.



The function of $R2$ is to minimize the influence of the forward voltage across the protection diodes on the frequency; $C2$ is a stray (parasitic) capacitance. The period T_p is given by $T_p = T_1 + T_2$, in which

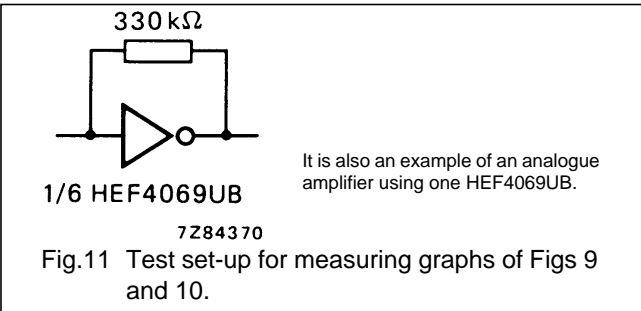
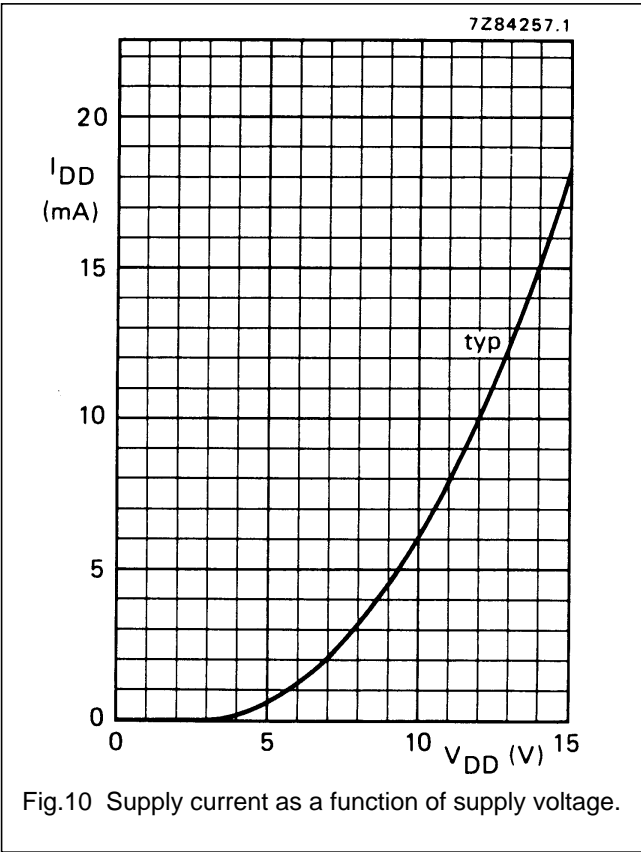
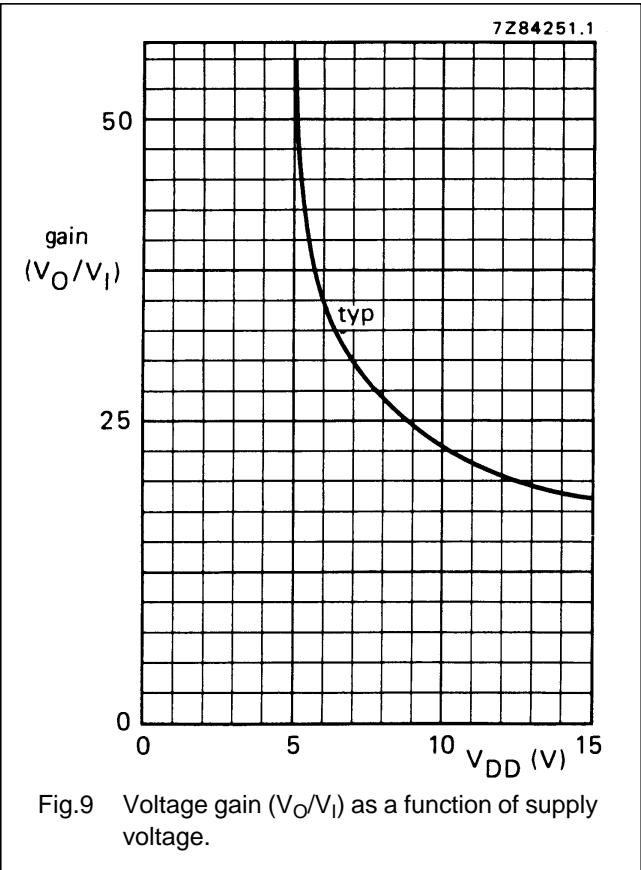
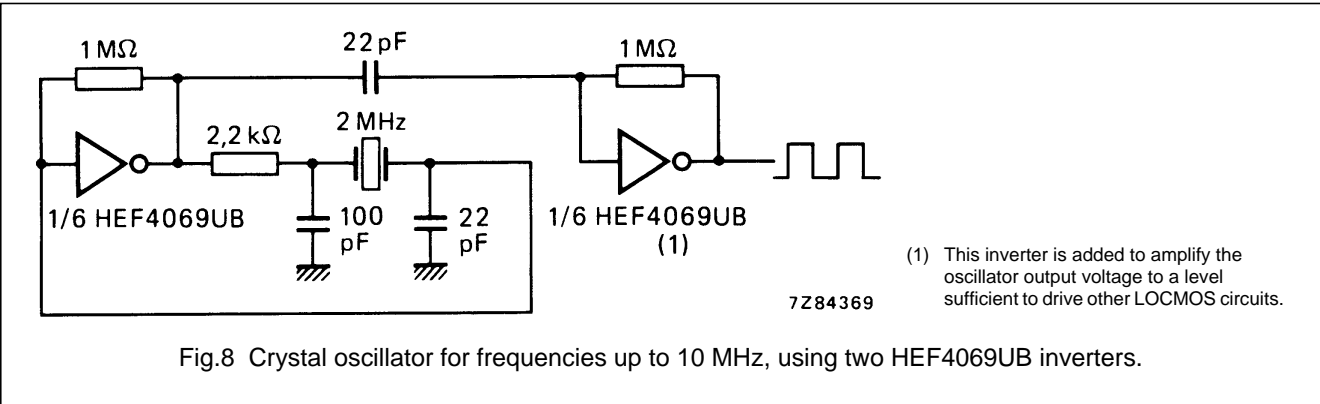
$$T_1 = R1C1 \ln \frac{V_{DD} + V_{ST}}{V_{ST}} \text{ and } T_2 = R1C1 \ln \frac{2V_{DD} - V_{ST}}{V_{DD} - V_{ST}} \text{ where}$$

V_{ST} is the signal threshold level of the inverter. The period is fairly independent of V_{DD} , V_{ST} and temperature. The duty factor, however, is influenced by V_{ST} .

Fig.7 (a) Astable relaxation oscillator using two HEF4069UB inverters; the diodes may be BAW62; $C2$ is a parasitic capacitance. (b) Waveforms at the points marked A, B, C and D in the circuit diagram.

Hex inverter

HEF4069UB
gates



Hex inverter

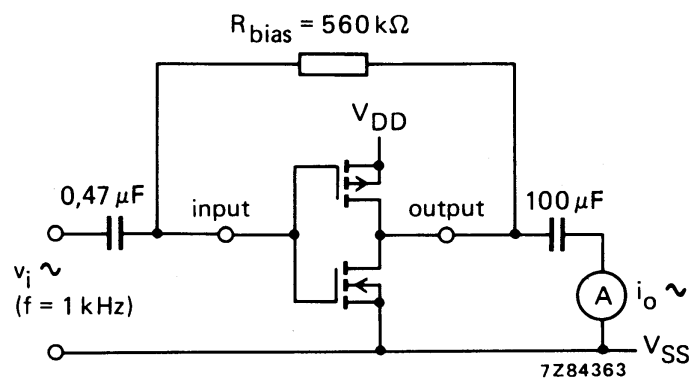
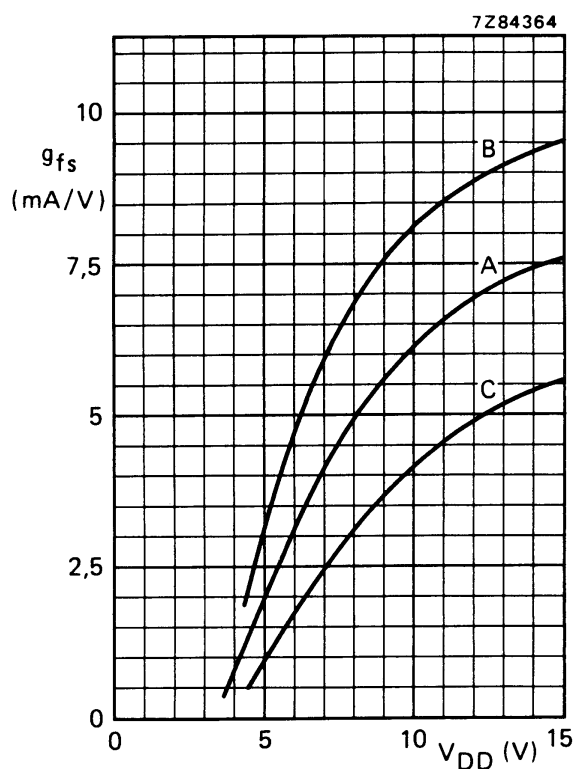
HEF4069UB
gates

Fig.12 Test set-up for measuring forward transconductance $g_{fs} = di_o/dv_i$ at v_o is constant (see also graph Fig.13).



A : average,
 B : average + 2 s,
 C : average - 2 s, where:
 's' is the observed standard
 deviation.

Fig.13 Typical forward transconductance g_{fs} as a function of the supply voltage at $T_{\text{amb}} = 25^\circ\text{C}$.

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.

IR2110(S)/IR2113(S) & (PbF)

HIGH AND LOW SIDE DRIVER

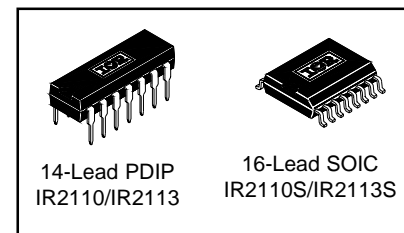
Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O+/-}}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

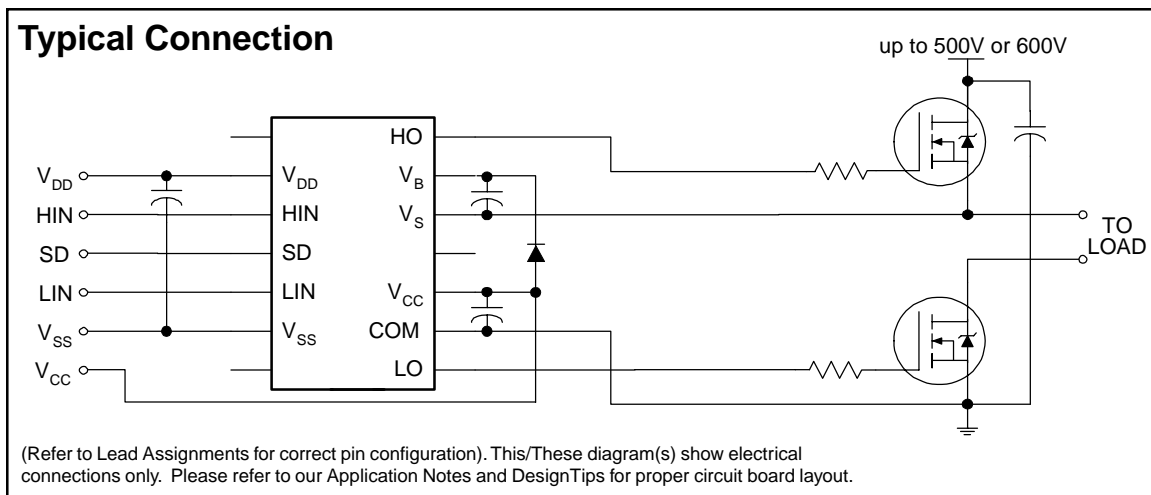
Packages



Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Typical Connection



IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V_S	High side floating supply offset voltage	$V_B - 25$	$V_B + 0.3$	
V_{HO}	High side floating output voltage	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side fixed supply voltage	-0.3	25	
V_{LO}	Low side output voltage	-0.3	$V_{CC} + 0.3$	
V_{DD}	Logic supply voltage	-0.3	$V_{SS} + 25$	
V_{SS}	Logic supply offset voltage	$V_{CC} - 25$	$V_{CC} + 0.3$	
V_{IN}	Logic input voltage (HIN, LIN & SD)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
dV_S/dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$ (14 lead DIP)	—	1.6	W
	(16 lead SOIC)	—	1.25	
R_{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	$^\circ\text{C}/\text{W}$
	(16 lead SOIC)	—	100	
T_J	Junction temperature	—	150	$^\circ\text{C}$
T_S	Storage temperature	-55	150	
T_L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	$^\circ\text{C}$
T_A	Ambient temperature	-40	125	

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When $V_{DD} < 5\text{V}$, the minimum V_{SS} offset is limited to $-V_{DD}$.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—	10 20	

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

International
IOR Rectifier

[illegible]

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

The diagram shows the pin configurations for two versions of the IR2110/IR2113 MOSFET driver. The left version is a 14-lead PDIP package, and the right version is a 16-lead SOIC (Wide Body) package.

14 Lead PDIP

Pin	Signal	Pin	Signal
8	HO	7	
9	VDD	6	VB
10	HIN	5	VS
11	SD	4	
12	LIN	3	VCC
13	VSS	2	COM
14	LO	1	

16 Lead SOIC (Wide Body)

Pin	Signal	Pin	Signal
9	HO	8	
10		7	VB
11	VDD	6	VS
12	HIN		
13	SD		
14	LIN	3	VCC
15	VSS	2	COM
16	LO	1	

IR2110(S)/IR2113(S) & (PbF)

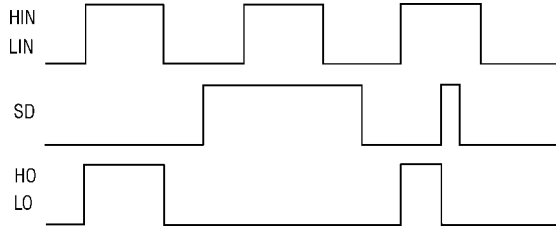


Figure 1. Input/Output Timing Diagram

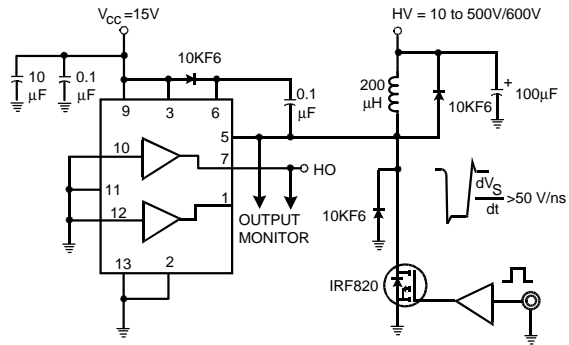


Figure 2. Floating Supply Voltage Transient Test Circuit

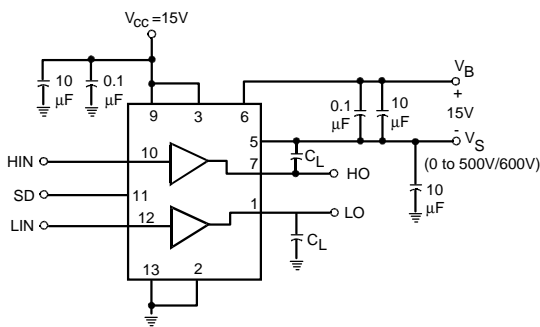


Figure 3. Switching Time Test Circuit

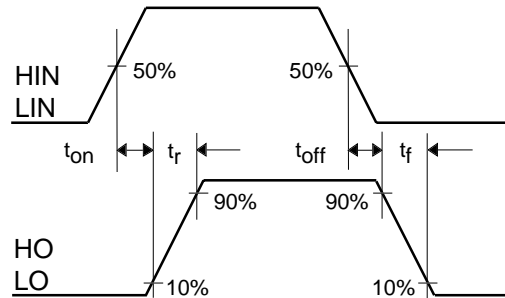


Figure 4. Switching Time Waveform Definition

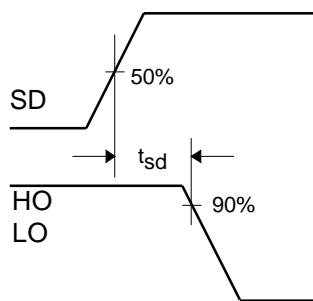


Figure 5. Shutdown Waveform Definitions

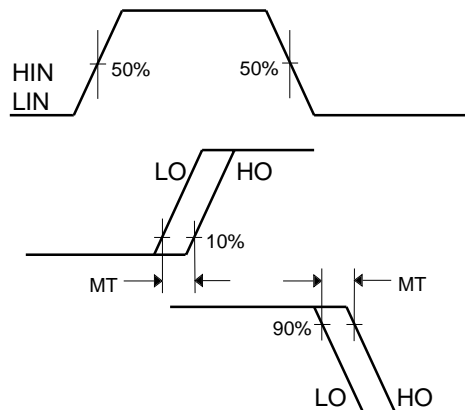


Figure 6. Delay Matching Waveform Definitions

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

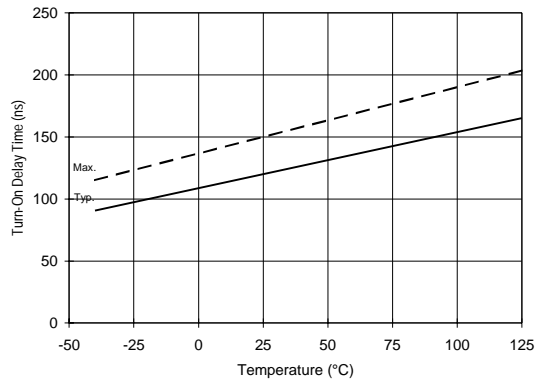


Figure 7A. Turn-On Time vs. Temperature

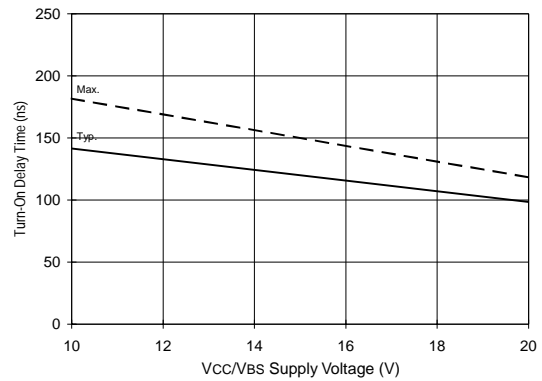


Figure 7B. Turn-On Time vs. Vcc/Vbs Supply Voltage

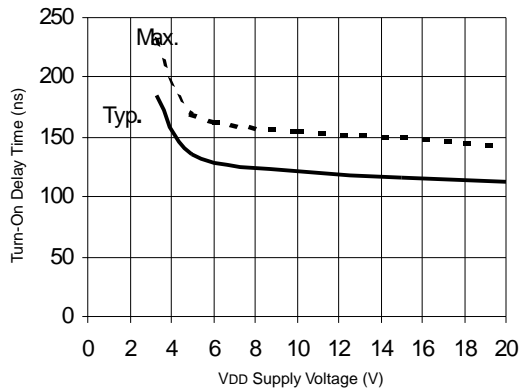


Figure 7C. Turn-On Time vs. VDD Supply Voltage

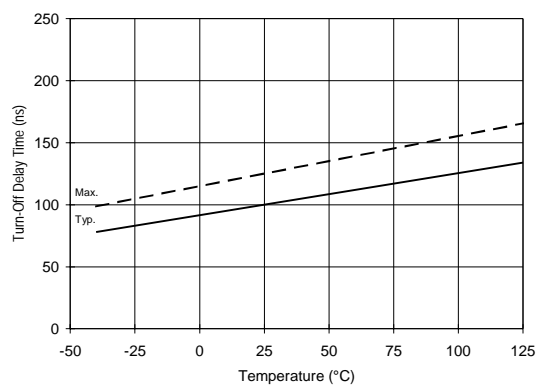


Figure 8A. Turn-Off Time vs. Temperature

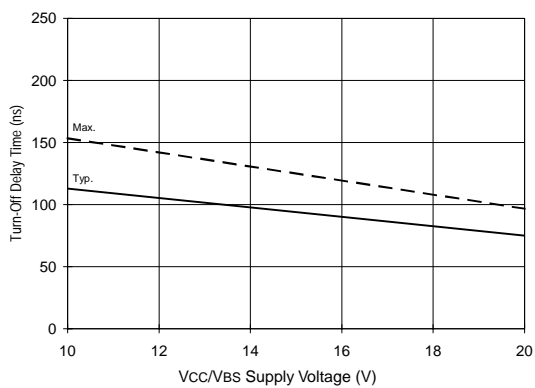


Figure 8B. Turn-Off Time vs. Vcc/Vbs Supply Voltage

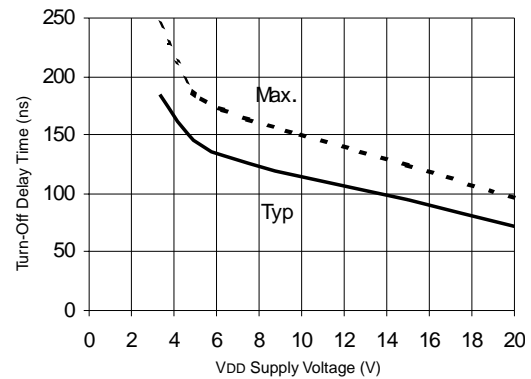


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

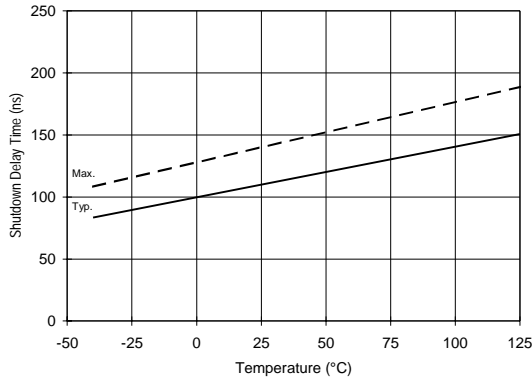


Figure 9A. Shutdown Time vs. Temperature

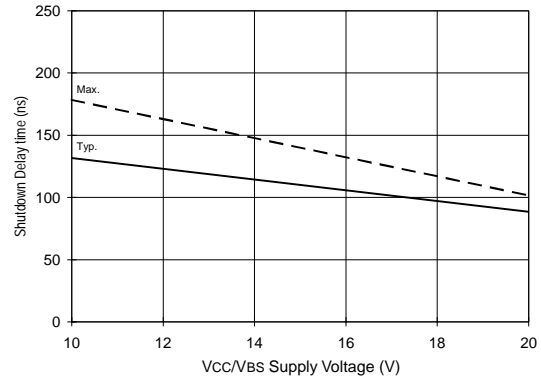


Figure 9B. Shutdown Time vs. Vcc/Vbs Supply Voltage

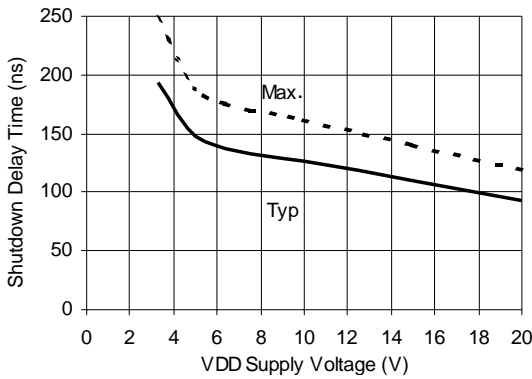


Figure 9C. Shutdown Time vs. VDD Supply Voltage

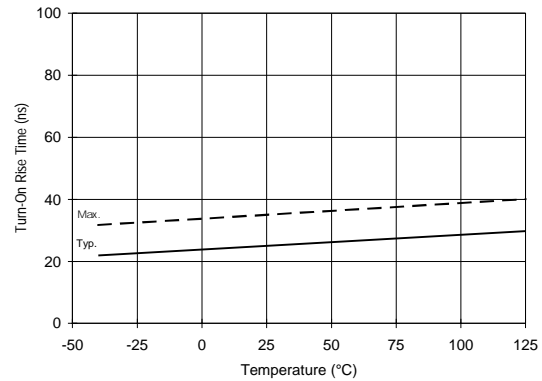


Figure 10A. Turn-On Rise Time vs. Temperature

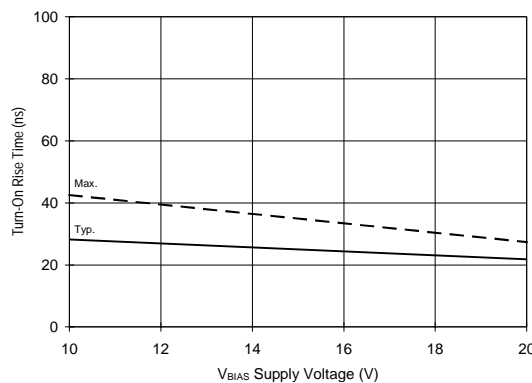


Figure 10B. Turn-On Rise Time vs. Voltage

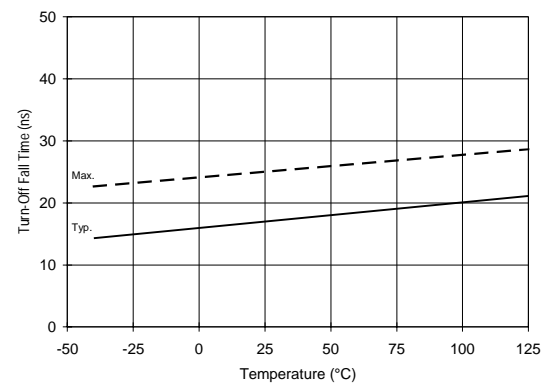


Figure 11A. Turn-Off Fall Time vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

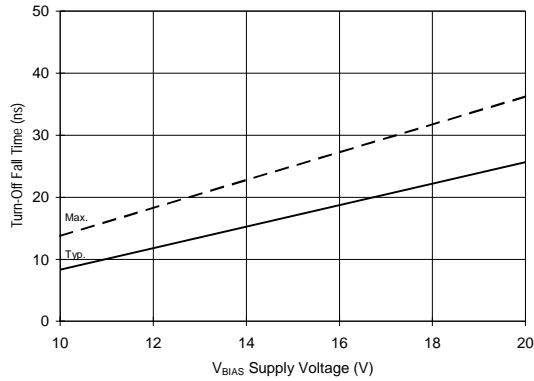


Figure 11B. Turn-Off Fall Time vs. Voltage

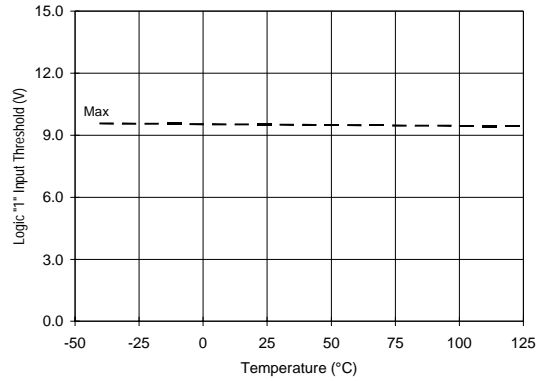


Figure 12A. Logic "1" Input Threshold vs. Temperature

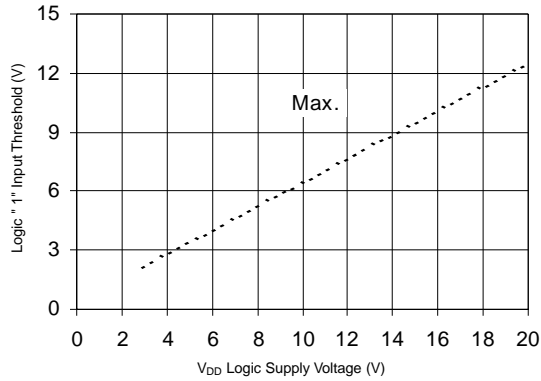


Figure 12B. Logic "1" Input Threshold vs. Voltage

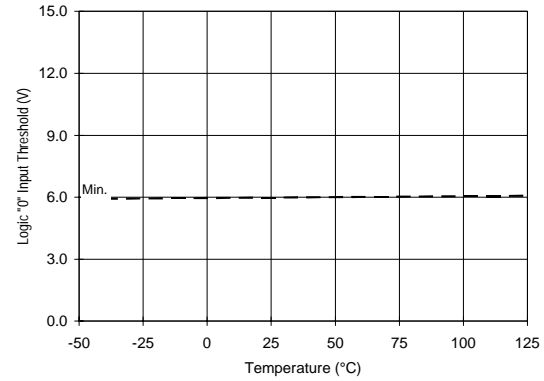


Figure 13A. Logic "0" Input Threshold vs. Temperature

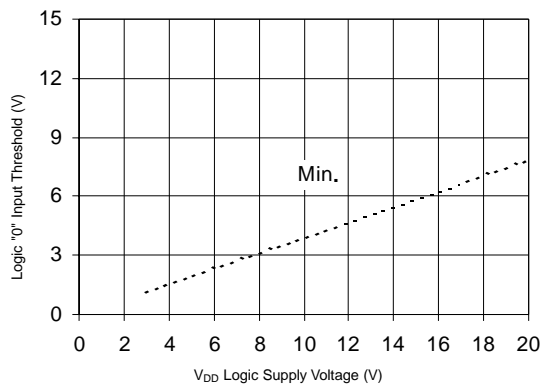


Figure 13B. Logic "0" Input Threshold vs. Voltage

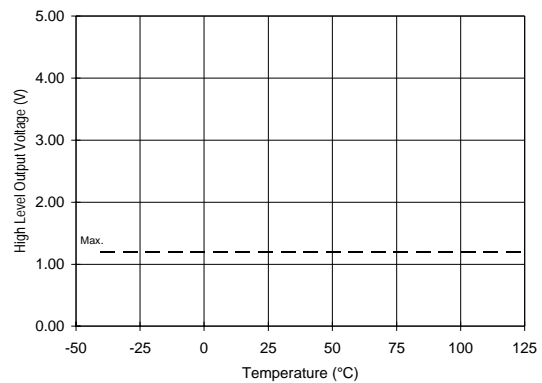


Figure 14A. High Level Output vs. Temperature

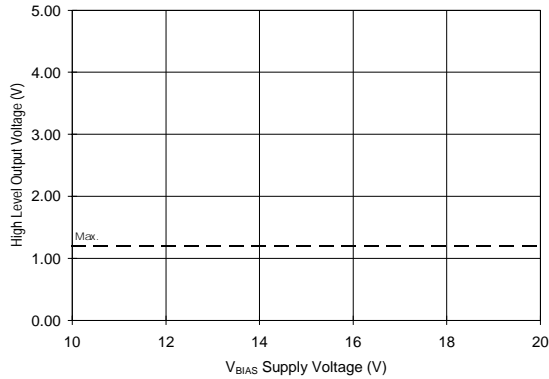


Figure 14B. High Level Output vs. Voltage

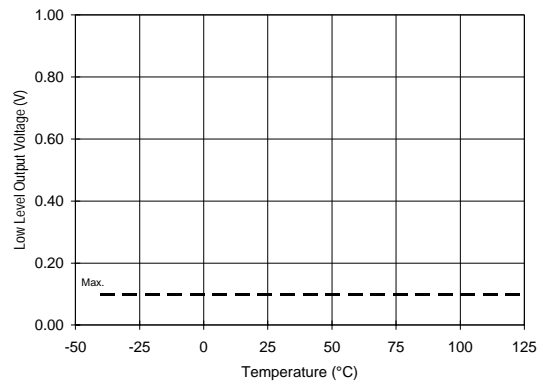


Figure 15A. Low Level Output vs. Temperature

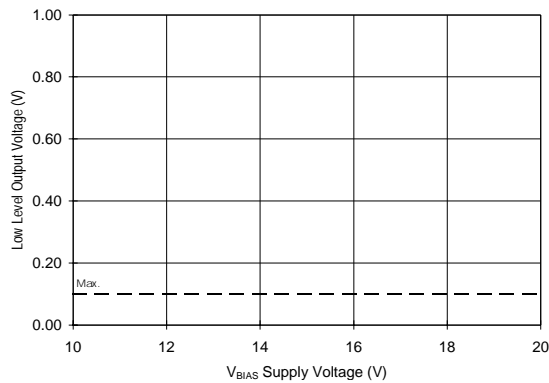


Figure 15B. Low Level Output vs. Voltage

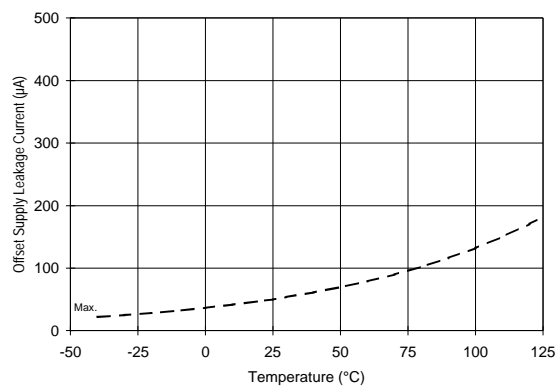


Figure 16A. Offset Supply Current vs. Temperature

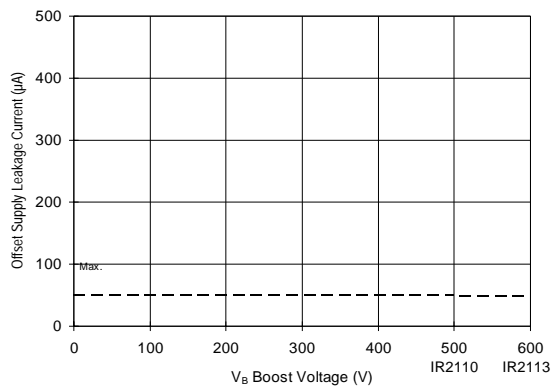


Figure 16B. Offset Supply Current vs. Voltage

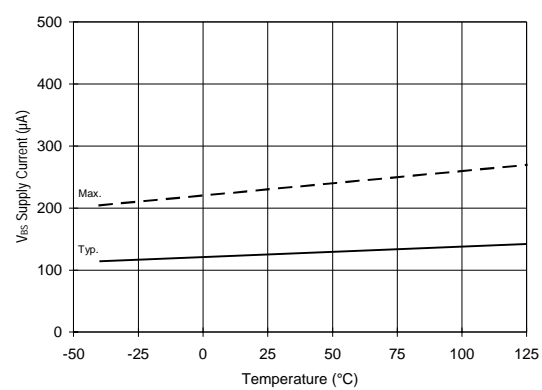


Figure 17A. V_{BS} Supply Current vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

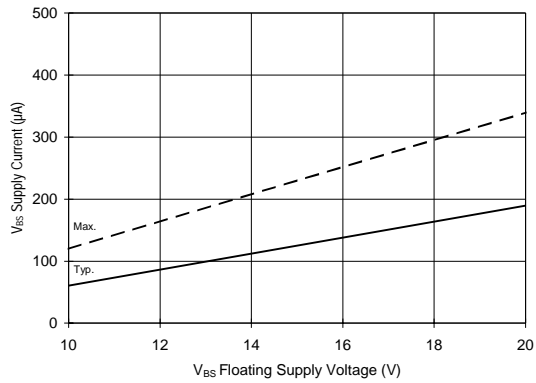


Figure 17B. V_{BS} Supply Current vs. Voltage

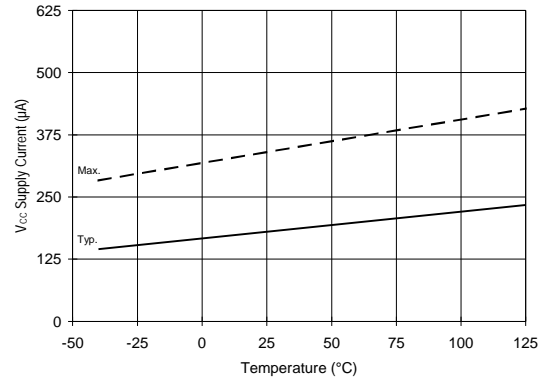


Figure 18A. V_{CC} Supply Current vs. Temperature

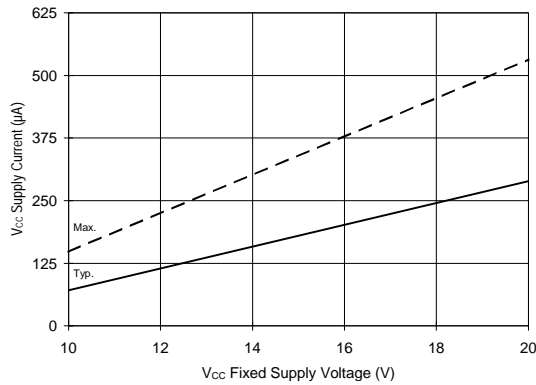


Figure 18B. V_{CC} Supply Current vs. Voltage

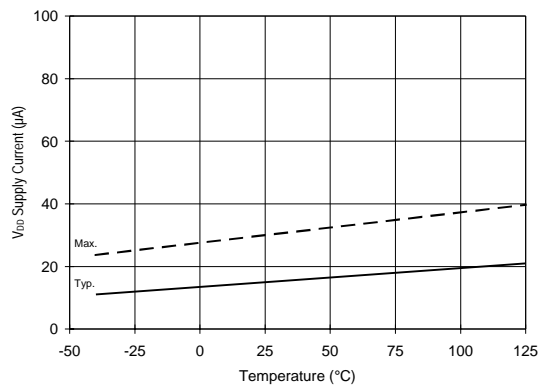


Figure 19A. V_{DD} Supply Current vs. Temperature

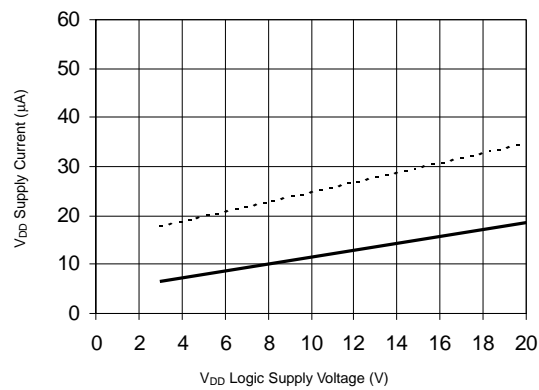


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

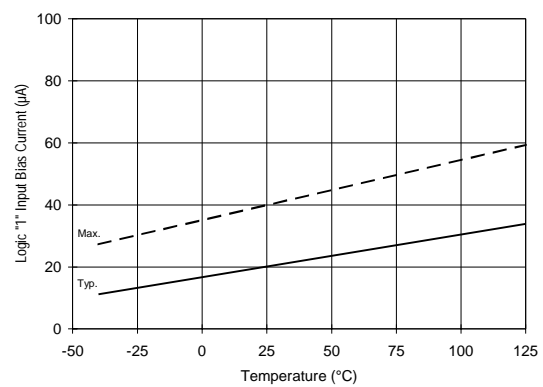


Figure 20A. Logic "1" Input Current vs. Temperature

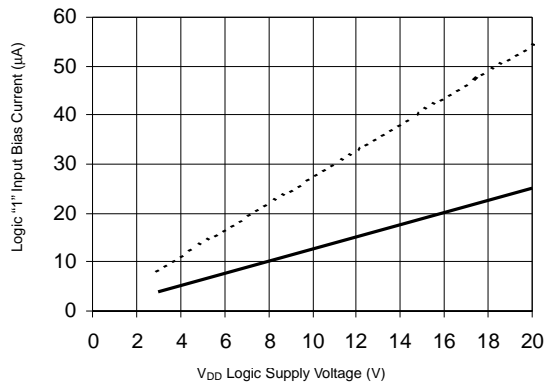


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

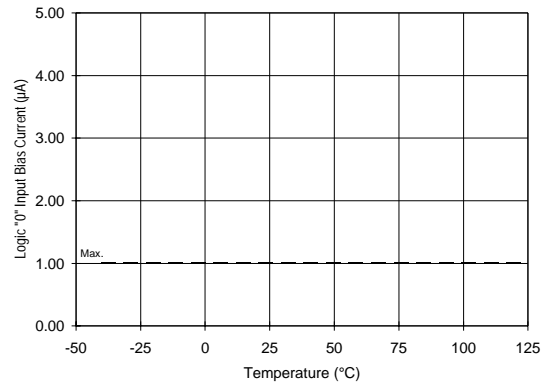


Figure 21A. Logic "0" Input Current vs. Temperature

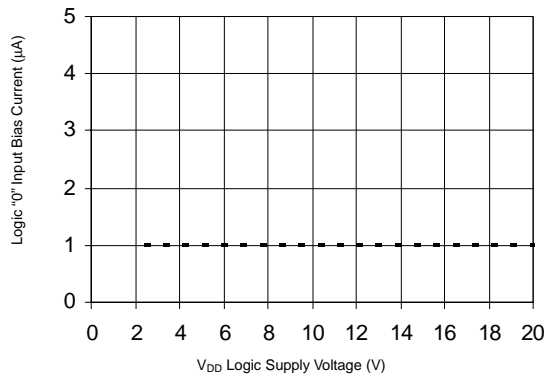


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

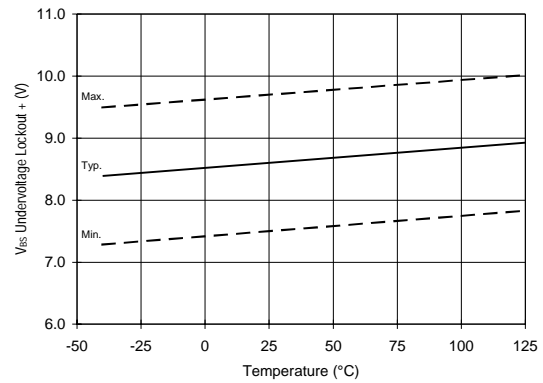


Figure 22. V_{BS} Undervoltage (+) vs. Temperature

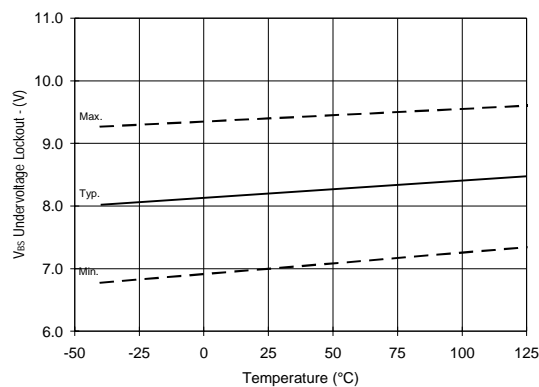


Figure 23. V_{BS} Undervoltage (-) vs. Temperature

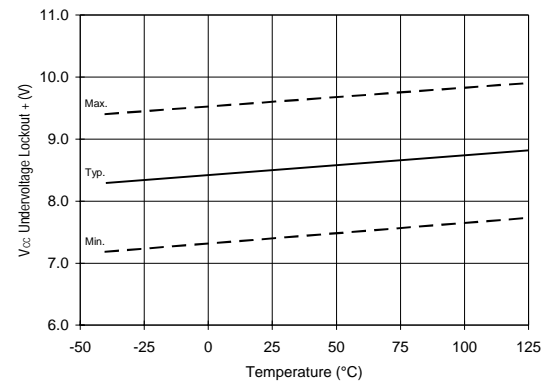


Figure 24. V_{CC} Undervoltage (+) vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

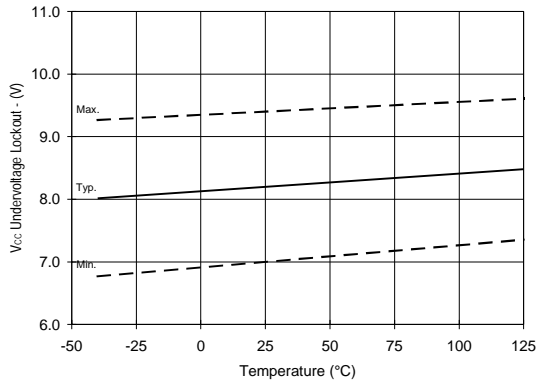


Figure 25. Vcc Undervoltage (-) vs. Temperature

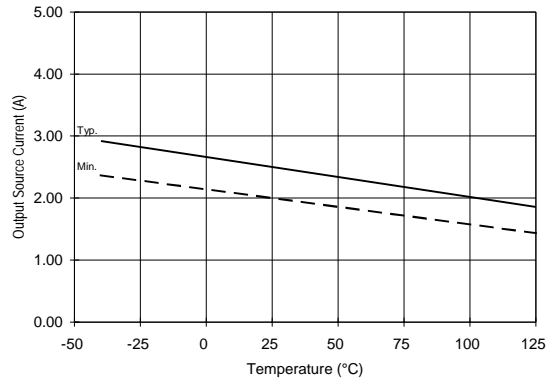


Figure 26A. Output Source Current vs. Temperature

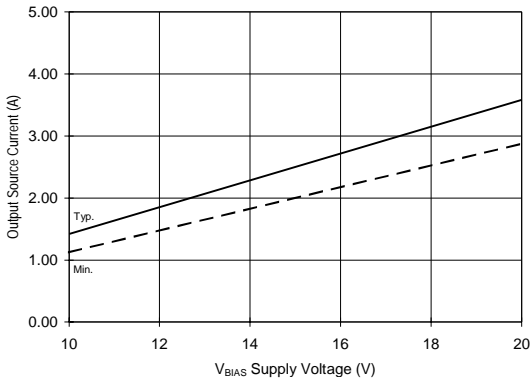


Figure 26B. Output Source Current vs. Voltage

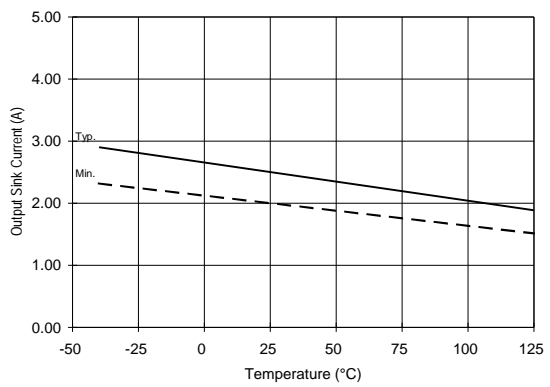


Figure 27A. Output Sink Current vs. Temperature

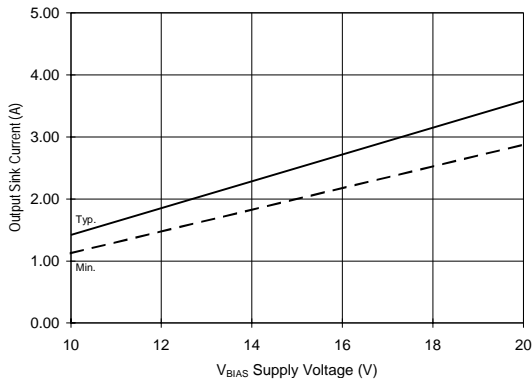


Figure 27B. Output Sink Current vs. Voltage

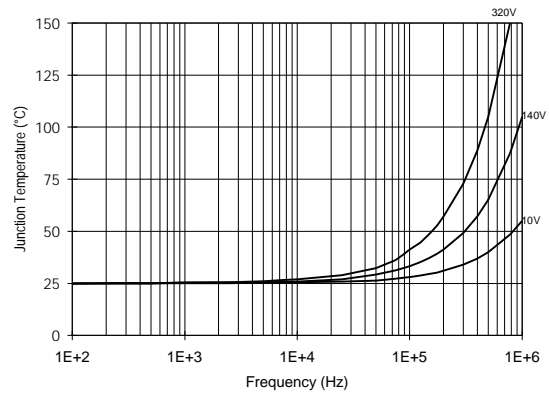


Figure 28. IR2110/IR2113 T_J vs. Frequency
(IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

IR2110(S)/IR2113(S) & (PbF)

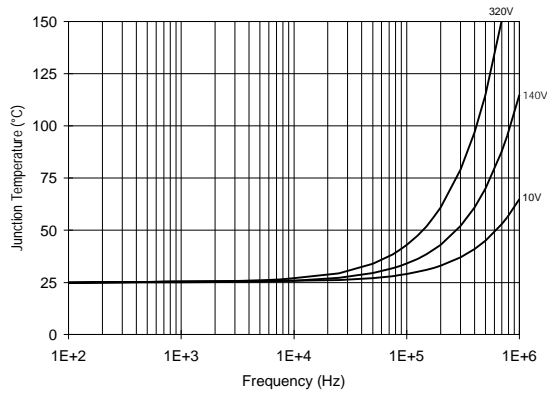


Figure 29. IR2110/IT2113 T_J vs. Frequency (IRFBC30) $R_{GATE} = 22\Omega$, $V_{CC} = 15V$

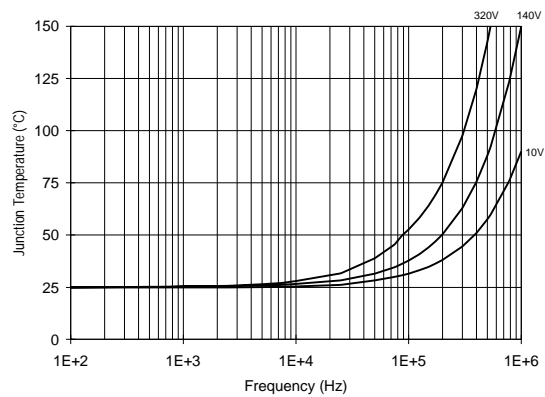


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) $R_{GATE} = 15\Omega$, $V_{CC} = 15V$

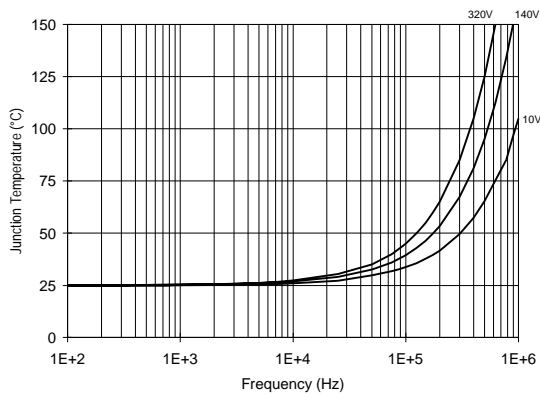


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

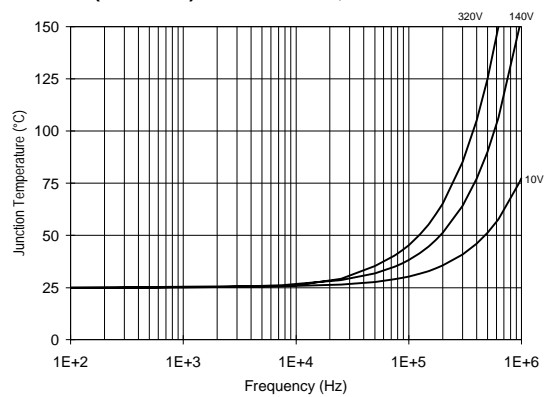


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) $R_{GATE} = 33\Omega$, $V_{CC} = 15V$

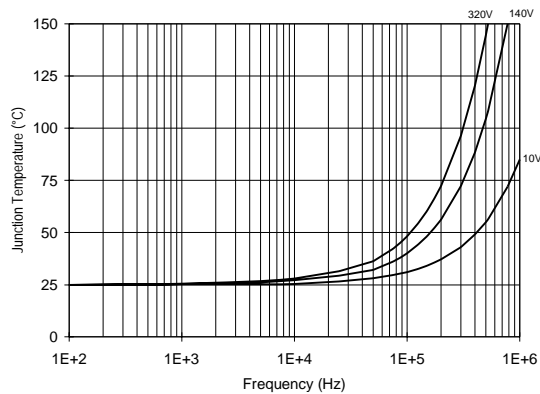


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) $R_{GATE} = 22\Omega$, $V_{CC} = 15V$

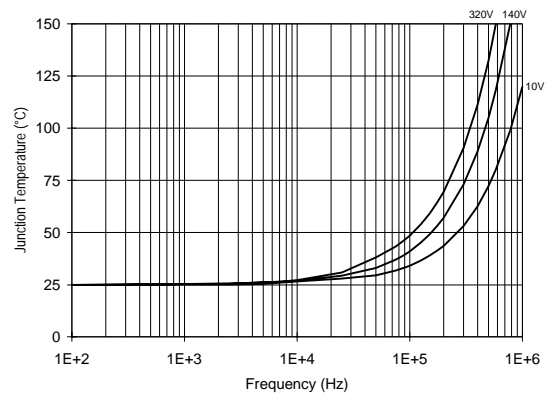


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) $R_{GATE} = 15\Omega$, $V_{CC} = 15V$

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

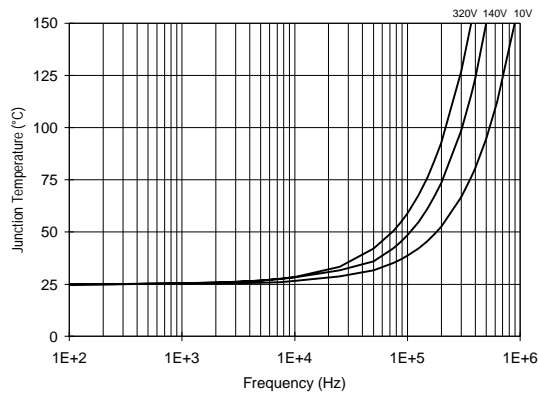


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50)
 $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

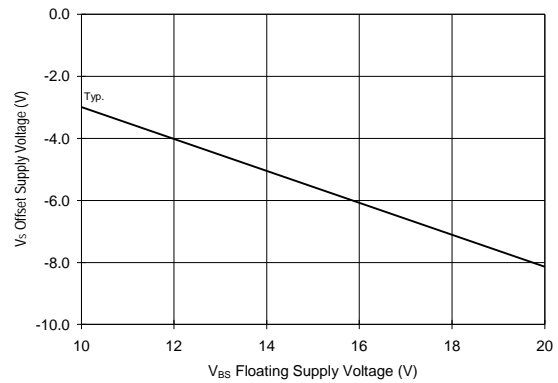


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

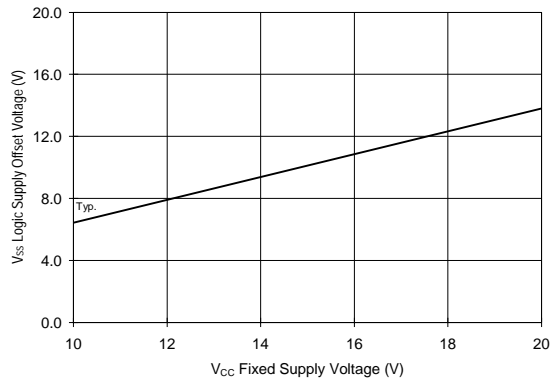
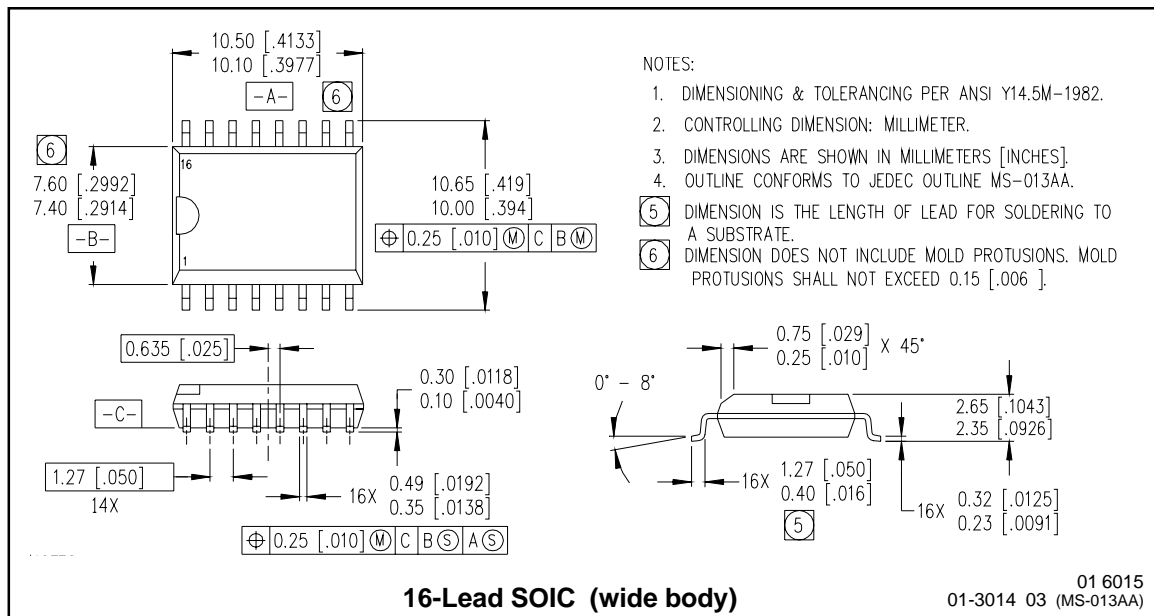
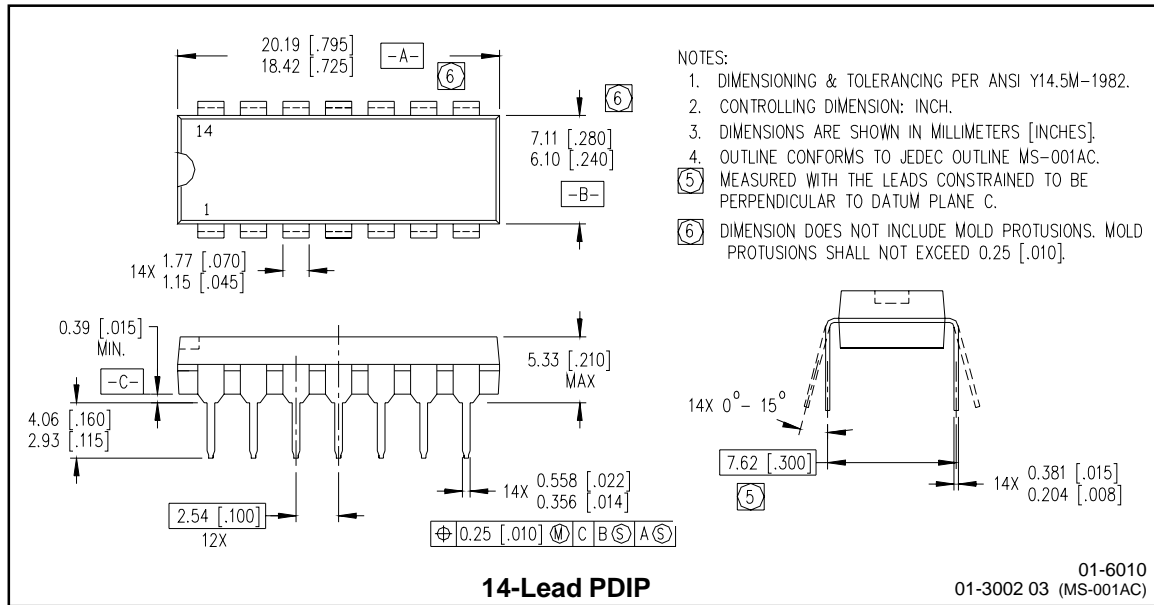


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

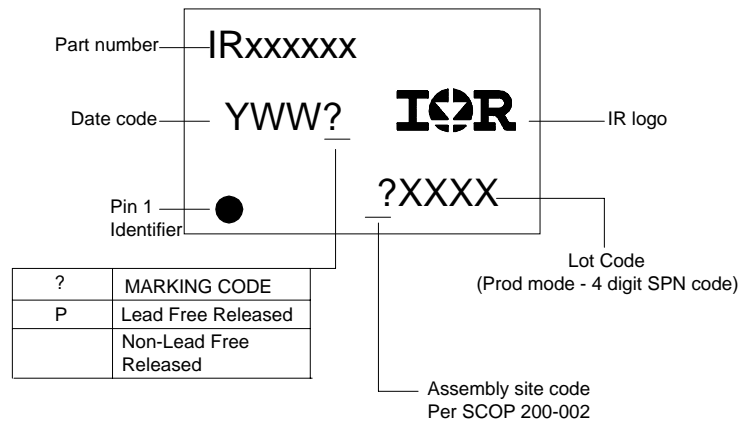
Case Outlines



IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

LEADFREE PART MARKING INFORMATION



ORDER INFORMATION

Basic Part (Non-Lead Free)

14-Lead IR2110 order IR2110
14-Lead IR2113 order IR2113
16-Lead IR2110S order IR2110S
16-Lead IR2113S order IR2113S

Leadfree Part

14-Lead IR2110 order IR2110PbF
14-Lead IR2113 order IR2113PbF
16-Lead IR2110S order IR2110SPbF
16-Lead IR2113S order IR2113SPbF

International
IR Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 252-7105
Data and specifications subject to change without notice. 3/23/2004

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.