

République algérienne démocratique et populaire
Ministère de l'Enseignement Supérieur et de la Recherche Scientifique
Université Mouloud Mammeri de Tizi-Ouzou
Faculté de Génie Electrique et d'Informatique
Département d'Electrotechnique



MEMOIRE

de fin d'études en vue de l'obtention du diplôme
D'INGENIEUR D'ETAT EN ELECTROTECHNIQUE
Option : Machines Electriques

Thème

**Conception et réalisation d'une alimentation à décharge
capacitive appliquée à un système à induction**

Proposé et dirigé par :

Mr S. H OULD OUALI

Mr F. HOCINI

Réalisé par :

Mr ALLAD SOFIANE

Mr AINAR YAZID

Promotion : 2008

Remerciements

Au terme de notre travail nous tenons à remercier tous ceux qui ont contribué de près ou de loin à sa réalisation.

Nous tenons à exprimer nos sincères remerciements à notre co-promoteur **Mr S. H OULD OUALI** qui nous a proposé ce sujet et pour l'aide précieuse qu'il nous a apporté.

Nos remerciements les plus spéciaux à notre promoteur **Mr F. HOCINI** qui a accepté de nous encadrer et pour sa disponibilité et ses orientations pour mener à bien notre travail.

Nous remercions toutes les personnes qui nous ont encouragés pour aller au bout de notre travail.

Nos grands et sincères remerciements à nos chères familles qui nous ont soutenus.

Nos derniers remerciements vont aux membres de jury qui nous feront l'honneur de juger notre travail.

DEDICACES

Je dédie ce modeste travail :

- **A la mémoire de mon père et mes grands parents IDIR, MOHAND et TITIME.**
- **A ma très chère mère.**
- **A mes sœurs.**
- **A mes frères.**
- **Aux petits Mohamed Amine et Adel.**
- **A mes proches.**
- **A mes amis (es).**

Yazid

SOMMAIRE

| | |
|-----------------------------|---|
| INTRODUCTION GÉNÉRALE | 1 |
|-----------------------------|---|

Chapitre I : Lanceur électromagnétique

| | |
|---|----|
| INTRODUCTION :..... | 2 |
| I-1 DESCRIPTION DU DISPOSITIF ET DE SON ALIMENTATION :..... | 2 |
| I-2 PRINCIPE DE FONCTIONNEMENT : | 2 |
| I-3 ÉTUDE DU CIRCUIT RLC : | 3 |
| I-3-1 Phase de la charge du condensateur : | 3 |
| a- Expression de la tension :..... | 4 |
| b- Expression du courant : | 5 |
| c- Visualisation des courants et des tensions de charge : | 5 |
| d- Interprétation :..... | 8 |
| I-3-2 Phase de la décharge du condensateur : | 9 |
| a- Expression de la tension :..... | 9 |
| b- Expression du courant : | 11 |
| c- Visualisation des courants et des tensions de décharge:..... | 11 |
| d- Interprétation :..... | 14 |

Chapitre II: Étude théorique du circuit de commande

| | |
|---|----|
| INTRODUCTION :..... | 15 |
| II-1 FONCTION LOGIQUES ÉLÉMENTAIRES : | 15 |
| II-1-1 Les opérateurs logiques :----- | 15 |
| a- Opérateur inversible :----- | 15 |
| b- Opérateur OR:----- | 15 |
| c- Opérateur AND :----- | 16 |
| II-2 LOGIQUE SÉQUENTIELLE : | 18 |
| II-2-1 Différents types de bascules :----- | 19 |
| a- La bascule RS :----- | 19 |

| | |
|---|----|
| b- La bascule synchrone : | 20 |
| c- La bascule J K : | 22 |
| d- La bascule D : | 23 |
| II-2-2 Les compteurs : | 24 |
| a- Le compteur progressif : | 24 |
| b- Le compteur régressif : | 24 |
| c- Les compteurs modulo N : | 24 |
| II-2-3 Les compteurs asynchrones (série) : | 24 |
| a- Compteur asynchrone progressif : | 25 |
| b- Compteur asynchrone régressif : | 25 |
| II-2-4 Les compteurs synchrones (parallèle) : | 25 |
| a- Compteur synchrone progressif : | 25 |
| b- Compteur synchrone régressif : | 27 |

Chapitre III : Elaboration du circuit de commande

| | |
|--|----|
| III- SCHÉMA SYNOPTIQUE DE LA COMMANDE : | 28 |
| III-1 FONCTIONNEMENT DE LA COMMANDE : | 28 |
| III-2 PHASE DE LA DÉCHARGE : | 29 |
| III-2-1 La réalisation de compteur synchrone : | 29 |
| a- Détermination de nombre de bascule : | 29 |
| b- Détermination les états des sorties des bascules : | 29 |
| c- Elaboration et simplification des expressions J et K des bascules : | 30 |
| d- Réalisation de l'horloge : | 32 |
| d-1 Etude du temporisateur NE555: | 33 |
| d-1-1 Définition : | 33 |
| d-1-2 Le principe de circuit intégré NE555 : | 33 |
| d-1-3 Description du brochage de NE555 : | 35 |
| d-1-4 Table de vérité du NE555 : | 35 |
| d-1-5 fonctionnement en Astable : | 36 |
| d-1-6 Calcul de la période T : | 37 |
| d-1-7 Détermination des valeurs de R_a , R_b et C_1 : | 38 |
| d.2 Simlation du NE555 : | 39 |
| d.2.1 Premier essai : | 40 |
| d.2.2 Deuxième essais : | 40 |
| d.3 Essai expérimental : | 41 |
| III-3 PHASE DE LA CHARGE : | 43 |
| III-3-1 Choix de la bascule : | 43 |
| III-4 ELABORATION DU SCHÉMA DE COMMANDE : | 43 |

| | |
|---|-----------|
| III-5 SIMULATION DE LA COMMANDE SUR LE LOGICIEL PROTEUS :..... | 46 |
| III-5-1 Présentation du logiciel : ----- | 46 |
| III-5-2 Pour un déphasage $\theta=60^\circ$: ----- | 47 |
| III-5-3 Pour un déphasage $\theta=120^\circ$:----- | 48 |
| III-6 RÉALISATION PRATIQUE :..... | 50 |
| CONCLUSION GÉNÉRALE | 53 |
| ANNEXES | |
| BIBLIOGRAPHIE | |

Introduction Générale

Introduction Générale :

Dans nombreuses applications, il est nécessaire de disposer d'un mouvement de translation. L'étendue des performance souhaitées, aussi bien en terme de puissance que de cours , est très élevée allant des applications à très forte accélération tels que les lanceurs électromagnétiques , à celles exigeant de très grandes vitesses de déplacement tel que les trains à propulsion magnétique. [4]

Les lanceurs électromagnétiques à induction sont employés dans divers domaines tel que le militaire et l'aéronautique...etc. leurs principes de fonctionnement sont basés sur l'interaction entre le champ magnétique créé par les courants circulants dans les bobines inductrices et les induits dans la partie en mouvement. [5]

L'alimentation du lanceur est assuré de deux manière différentes : alimentation par générateur et l'alimentation par banc de condensateurs. [3].

Dans notre travail, nous intéresserons à la commande directe de son alimentation. Cette dernière sera réalisée à base des circuits logiques.

L'alimentation du lanceur est assurée par la décharge d'un banc de condensateurs dans ces trois enroulements tout en respectant un déphasage θ entre le premier et le deuxième enroulement ainsi qu'entre le deuxième et le troisième enroulement.

La phase de la charge et celle de la décharge des condensateurs s'effectuent séparément .pour cela, on utilisera des interrupteurs électroniques.

Nous avons repartis notre travail en trois chapitres :

- Le premier chapitre : porte sur la modélisation du lanceur électromagnétique ;
- Le deuxième chapitre est consacré à l'étude théorique du circuit de commande ;
- L'élaboration du circuit de commande fera l'objet du troisième chapitre.

Et nous terminerons par une conclusion générale.

Chapitre I

Lanceur électromagnétique

Introduction :**Qu'est ce que un lanceur électromagnétique ?**

Il s'agit de dispositifs destinés à projeter des objets. Sortes de « canons électriques ».

Il existe deux catégories de lanceurs

- canons à rails
- lanceur à induction. [3]

Nous intéresserons dans notre travail au lanceur à induction.

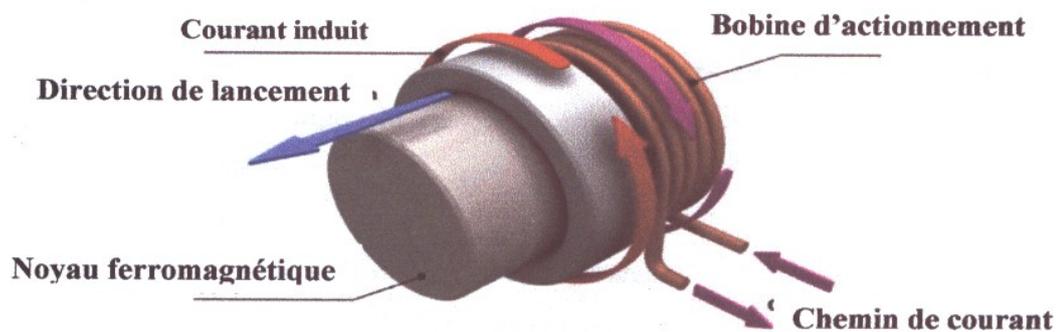


Fig. I-1 : Lanceur électromagnétique

I-1 Description du dispositif et de son alimentation :

Le lanceur électromagnétique à induction est composé de deux parties.

- un inducteur (partie fixe) constitué d'un enroulement triphasé alimenté par un système de tension variable.
- un induit (partie mobile), représente le projectile. [3]

I-2 Principe de fonctionnement :

- La partie fixe alimentée sous une tension alternative crée un champ d'induction magnétique B .
- La partie mobile est assimilable à une spire mise en court circuit: elle est le siège des courants induits qui du fait de la loi de Lenz ont pour effet d'éloigner le projectile de la bobine inductrice.

I-3 Modélisation du système :

Dans le but d'étudier notre système, on l'assimile à circuit RLC :

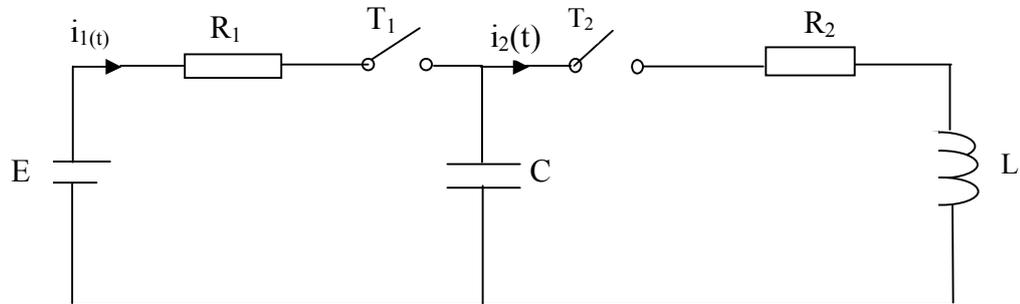


Fig. I-2 : schéma électrique équivalent d'une phase du système

Avec :

E : Tension d'alimentation.

$i_1(t)$: Courant de charge.

R_1 : Résistance de charge.

T_1 : Interrupteur qui contrôle la charge du condensateur.

C : Condensateur.

$i_2(t)$: Courant de décharge.

R_2 : Résistance de circuit de puissance.

L : Inductance de la phase.

Les interrupteurs T_1 et T_2 ne conduisent pas simultanément.

I-3-1 Phase de la charge du condensateur :

Pour charger le condensateur on ferme l'interrupteur T_1 et T_2 reste ouvert comme le montre la figure suivante :

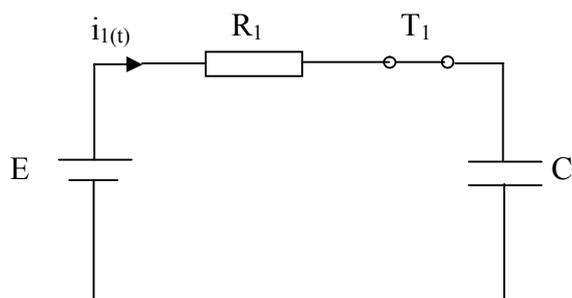


Fig. 1-3 : Circuit de la charge du condensateur

a- Expression de la tension :

L'équation électrique du circuit est la suivante :

$$E = R_1 i_1(t) + V_C(t) \dots (1)$$

$$i_1(t) = C \frac{dV_C(t)}{dt} \dots (2)$$

En remplaçant (2) dans (1) on aura :

$$E = R_1 C \frac{dV_C(t)}{dt} + V_C(t) \dots (3)$$

Utilisons la transformation de Laplace pour résoudre l'équation (3).

$$\text{Donc } \frac{E}{p} = R_1 C [pV_C(p) - V_C(0)] + V_C(p), \text{ avec } V_C(0) = 0$$

(le condensateur est initialement déchargé)

$$\frac{E}{p} \frac{1}{R_1 C p + 1} = \frac{E}{R_1 C} \frac{1}{p(p + \frac{1}{R_1 C})}$$

$$V_C(p) = \frac{a}{p} + \frac{b}{(p + \frac{1}{R_1 C})} = \frac{p(a+b) + \frac{1}{R_1 C} a}{p(p + \frac{1}{R_1 C})}$$

Par identification :

$$\frac{a}{R_1 C} = \frac{E}{R_1 C} \Rightarrow a = E$$

$$a + b = 0 \Rightarrow b = -E$$

$$V_C(p) = \frac{E}{p} - \frac{E}{(p + \frac{1}{R_1 C})}$$

$$V_C(t) = L^{-1}\langle V_C(p) \rangle = L^{-1}\left\langle \left(\frac{E}{p} \right) \right\rangle - L^{-1}\left(\frac{E}{p + \frac{1}{R_1 C}} \right)$$

$$V_C(t) = E - E \exp\left(\frac{-t}{R_1 C}\right) = E(1 - \exp\left(\frac{-t}{R_1 C}\right))$$

$$V_C(t) = E(1 - \exp\left(\frac{-t}{\tau}\right))$$

Avec τ la constante du temps.

τ : est le temps au bout de quel le condensateur est chargé à 63% de la valeur finale ($V(\infty)$)

$V_c(\tau) = 0.63 V(\infty)$ avec $V(\infty) = E$.

Elle caractérise la rapidité avec laquelle la charge du condensateur atteint sa valeur finale.

b- Expression du courant :

$$i_1(t) = C \frac{dV_c(t)}{dt} \Rightarrow i_1(t) = \frac{E}{R_1} \cdot \exp\left(\frac{-t}{\tau}\right)$$

c- Visualisation des courants et des tensions de charge :

Pour $R_1 = 20\Omega$, $C = 150 \cdot 10^{-6} \text{ F}$, $E_1 = 35\text{V}$, $E_2 = 30\text{V}$, $E_3 = 25\text{V}$

Les résultats de la simulation du circuit de charge sous Matlab sont donnés par les figures suivantes:

- La figure I-4 représente la tension de charge d'une seule phase.
- La figure I-5 représente les tensions de charge des trois phases.
- La figure I-6 représente le courant de charge d'une seule phase.
- La figure I-7 représente les courants de charge des trois phases.

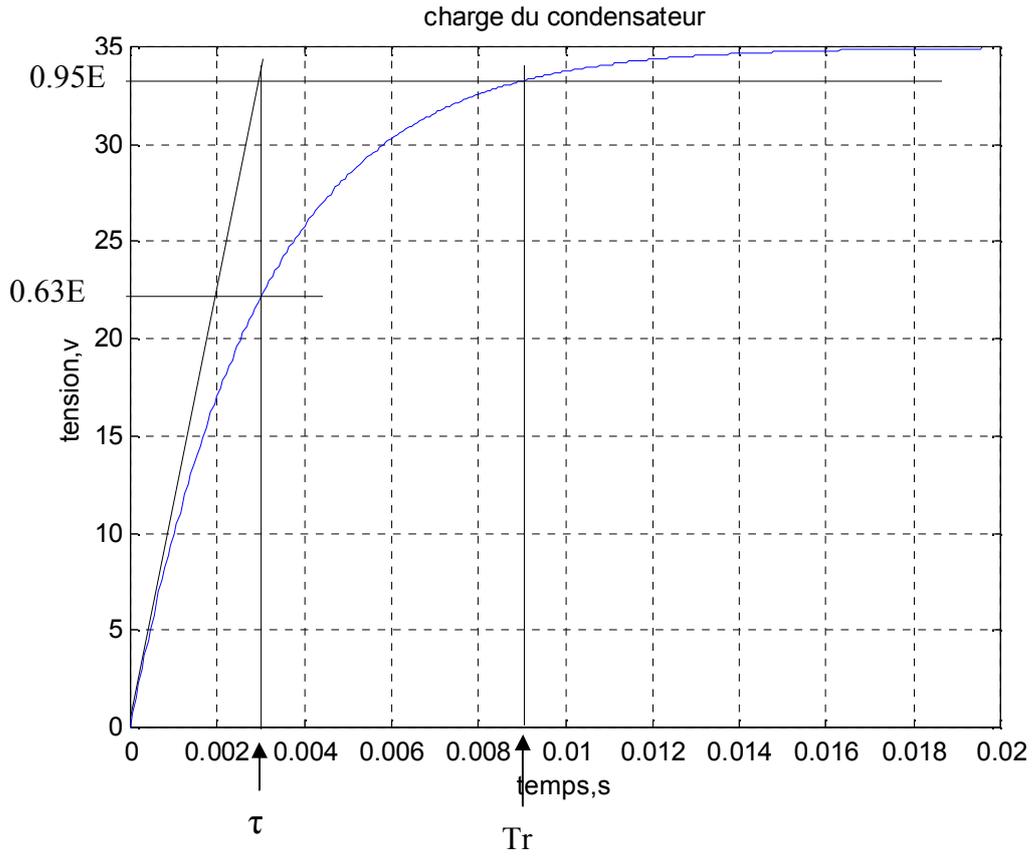


Fig. I-4 : Tension de charge d'une seule phase

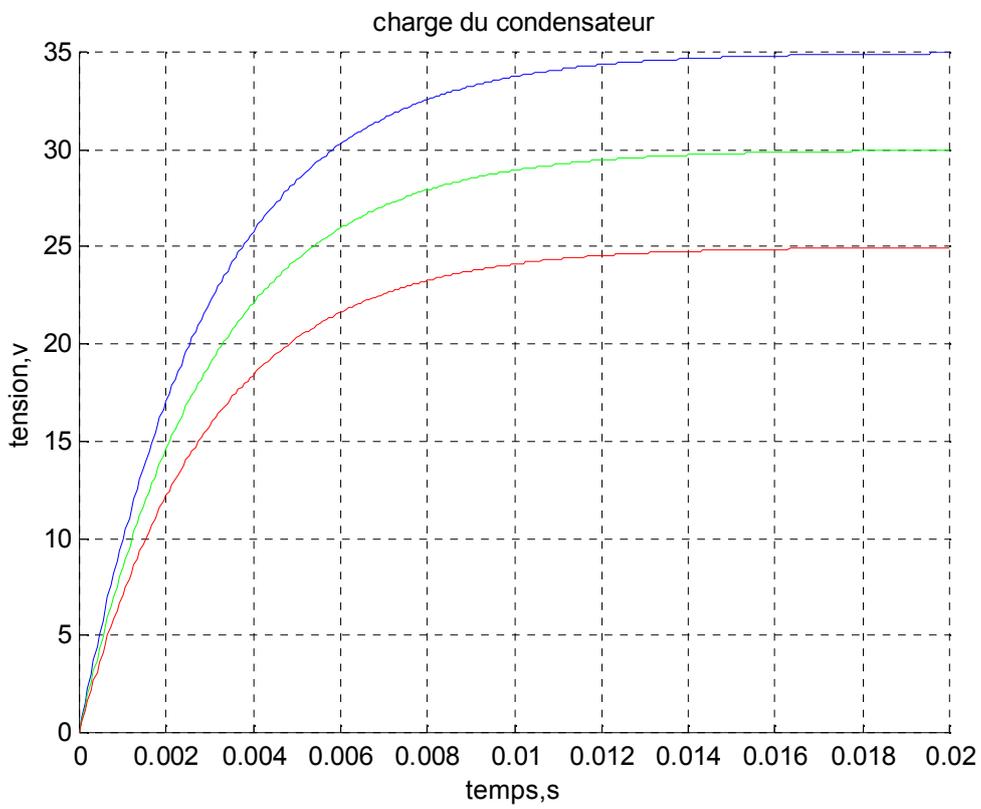


Fig. I-5 : Tensions de charge des trois phases

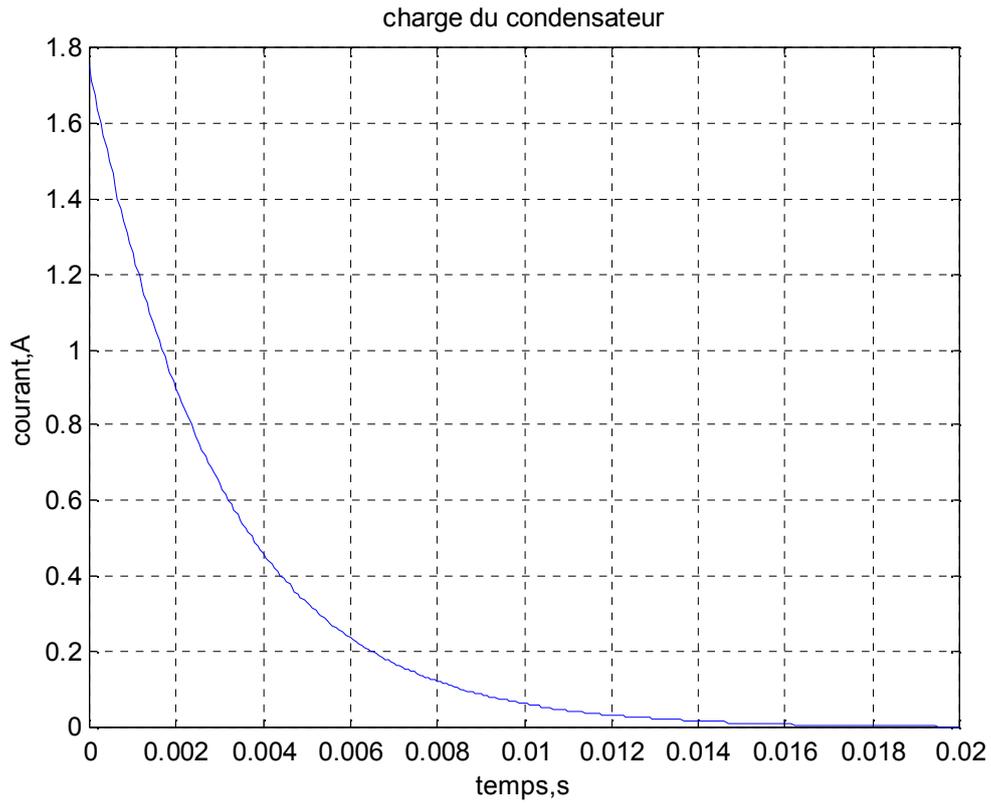


Fig. I-6 : Courant de charge d'une seule phase

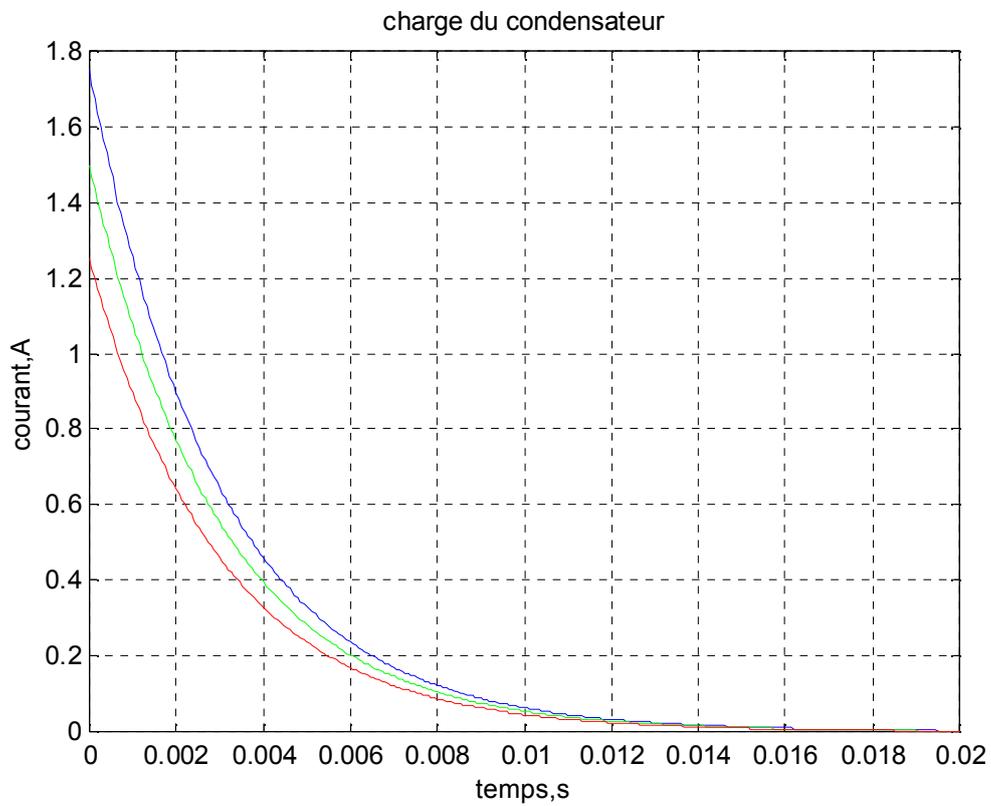


Fig. I-7 : Courants de charge des trois phases

d- Interprétation :

On remarque que les tensions et les courants prennent respectivement une forme exponentielle croissante et décroissante, au bout d'un certain temps ($T_r=3\tau$) ils atteignent 95 % de leurs valeurs finales, elles ont la même constante de temps τ avec $\tau = R_1.C$.

Avec $\tau = R_1.C=0.003s$: (constante de temps) est le temps nécessaire pour atteindre 63% de la valeur finale, caractérise la rapidité du système.

$T_r=3\tau=0.009$: le temps au bout duquel la tension aux bornes du condensateur atteint 95% de sa valeur finale. , il est calculé comme suit

$$V_c(t) = E(1 - \exp(\frac{-t}{R_1C}))$$

$$V_c(T_r) = E(1 - \exp(\frac{-T_r}{\tau}))$$

$$E(1 - \exp(\frac{-T_r}{\tau})) = 0.95E \Rightarrow \exp(\frac{-T_r}{\tau}) = 0.05$$

$$\Rightarrow \frac{-T_r}{\tau} = \text{Log}(0.05) \Rightarrow T_r = -\tau \text{Log}(0.05)$$

$$\Rightarrow T_r = 3\tau$$

Graphiquement on obtient :

$$\tau = 0.003\text{ms.}$$

$$T_r = 0.009\text{ms}$$

Remarque : les valeurs de T_r et de τ sur les figures sont égales à celles calculées.

Théorème de la valeur finale pour $V_c(t)$:

$$\lim_{t \rightarrow \infty} V_c(t) = \lim_{p \rightarrow 0} \left[p V_c(p) \right] = \lim_{p \rightarrow 0} \left[p \frac{E}{p R_1 C p + 1} \right] = E = 35V$$

Théorème de la valeur initiale pour $V_c(t)$

$$\lim_{t \rightarrow 0} V_c(t) = \lim_{p \rightarrow \infty} \left[p V_c(p) \right] = \lim_{p \rightarrow \infty} \left[p \frac{E}{p R_1 C p + 1} \right] = 0 V$$

Théorème de la valeur finale pour $i_1(t)$:

$$\lim_{t \rightarrow \infty} i_1(t) = 0$$

Théorème de la valeur initiale pour $i_1(t)$:

$$\lim_{t \rightarrow 0} i_1(t) = \frac{E_1}{R_1} = 1.75A$$

On remarque que $I_{max} = \frac{E_1}{R_1} = i_1(0)$. donc le courant maximal qui traverse le condensateur est

réglé par R_1

Pour les autres phases on aura :

| | Phase 2 | Phase 3 |
|---------------------------|---------|---------|
| Valeur initiale (tension) | 0V | 0 V |
| Valeur finale (tension) | 30V | 25V |
| Valeur initiale (courant) | 1.5A | 0A |
| Valeur finale (courant) | 1.25A | 0A |

I-3-2 Phase de la décharge du condensateur :

Une fois le condensateur chargé, on ouvre T_1 et on ferme l'interrupteur T_2 .

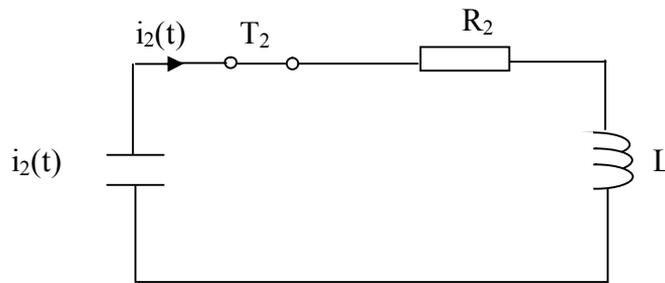


Fig. I-8 : Circuit de la décharge du condensateur

a- Expression de la tension :

Le condensateur est initialement chargé : $V_c(t_1) = E_1$.

Avec t_1 : la durée qui sépare la charge et le début de la décharge du condensateur.

L'équation électrique du circuit est la suivante :

$$V_c(t) - R_2 \cdot i_2(t) - L \frac{di_2}{dt} = 0 \quad \dots\dots\dots (4)$$

$$i_2(t) = -C \frac{dV_c(t)}{dt} \quad \dots\dots\dots (5)$$

en remplaçant (5) dans (4) on aura :

$$V_c(t) - R_2 \cdot C \frac{dV_c(t)}{dt} + LC \frac{d^2V_c(t)}{dt^2} = 0 \quad \dots(6).$$

Utilisons la transformation de Laplace pour résoudre l'équation (6).

$$V_c(p) + R_2 C [pV_c(p) - V_c(t_1)] + LC [p^2V_c(p) - pV_c(t_1) - V'_c(t_1)] = 0$$

$$\text{Avec : } V'_C(t_1) = \frac{dV_C}{dt}(t_1) = 0$$

$$\text{D'où } V_C(p) = V_C(t_1) \frac{p + \frac{R_2}{L}}{p^2 + \frac{R_2}{L}p + \frac{1}{LC}} \dots (7)$$

On cherche les racines du polynôme caractéristique suivant :

$$p^2 + \frac{R_2}{L}p + \frac{1}{LC} = 0 \Leftrightarrow p^2 + 2.z.w.p + w^2 = 0$$

$$\text{Avec : } w = \frac{1}{\sqrt{LC}} \text{ la pulsation propre.}$$

$$z = \frac{R_2}{2Lw} : \text{Coefficient d'amortissement}$$

$$p^2 + 2.z.w.p + w^2 = (p + zw)^2 + w^2(1 - z^2) \dots (8)$$

Selon z on aura trois cas :

1°) $1 - z^2 < 0$: l'équation admet deux racines réelles.

2°) $1 - z^2 = 0$: l'équation admet une racine double

3°) $1 - z^2 > 0$: l'équation admet deux racines complexes conjuguées.

Dans notre cas, nous intéresserons au troisième cas :

$$1 - z^2 > 0 \Rightarrow z < 1$$

L'expression (7) peut s'écrire comme suit :

$$V_C(p) = E \frac{(p + 2zw)}{(p + zw)^2 + w^2(1 - z^2)} = E \frac{p + zw}{(p + zw)^2 + w^2(1 - z^2)} + E \frac{zw}{(p + zw)^2 + w^2(1 - z^2)} \dots (9)$$

La tension $V_C(t)$ aux bornes du condensateur est obtenue en utilisant la transformée inverse de

Laplace de l'expression (9):

$$V_C(p) = E \left(\frac{p + a}{(p + a)^2 + b^2} + \frac{a}{(p + a)^2 + b^2} \right)$$

$$a = zw, b = w\sqrt{1 - z^2}$$

$$L^{-1} \left(\frac{p + a}{(p + a)^2 + b^2} \right) = \exp(-at) \cos(bt)$$

$$L^{-1}\left(\frac{a}{(p+a)^2 + b^2}\right) = \exp(-\alpha t) \frac{a}{b} \sin(bt)$$

$$\Rightarrow V_C(p) = E \exp(-\alpha t) \left[\cos(bt) + \frac{a}{b} \sin(bt) \right]$$

$$V_C(t) = E \exp(-\alpha t) \left[\cos(w_p t) + \frac{\alpha}{w_p} \sin(w_p t) \right] \dots (10)$$

Avec $\alpha = zw$

$$w_p = \sqrt{w^2 - \alpha^2} \quad : \text{Pseudo pulsation}$$

$$T_p = \frac{2\pi}{w_p} \quad \text{Pseudo-période}$$

$$V_C(t) = E \exp(-\alpha t) [A \cos(w_p t) + B \sin(w_p t)]. \quad [1]$$

$$V_C(t) = E \exp(-\alpha t) [C_1 \cos(w_p t + \phi_1)] \dots (11)$$

$$C_1 = \sqrt{A^2 + B^2}$$

$$\phi_1 = \arctan g\left(\frac{-B}{A}\right)$$

Par identification :

$$A=1 \quad , \quad B=\alpha/w_p$$

$$\Phi_1 = \arctag\left(\frac{-\alpha}{w_p}\right)$$

$$C_1 = \sqrt{1 + \left(\frac{\alpha}{w_p}\right)^2}$$

b- Expression du courant :

$$i_2(t) = -C \frac{dV_C(t)}{dt} = EC \exp(-\alpha t) \left(w_p + \frac{\alpha^2}{w_p} \right) \sin(w_p t).$$

c- Visualisation des courants et des tensions de décharge:

Pour $R_2=3\Omega$, $C=150 \cdot 10^{-6}$ F, $L=0.01$ H, $E=35$ v.

Les simulations des courants et de la tension de la décharge des condensateurs sont données par les figures suivantes :

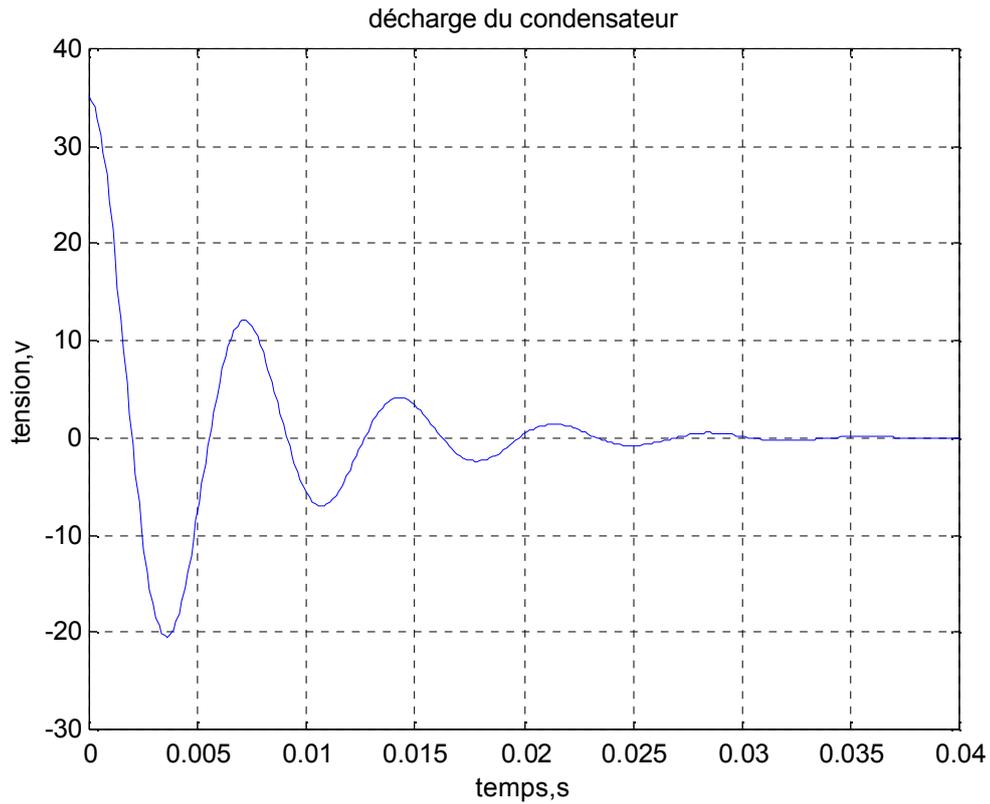


Fig. I-9 : Tension de décharge d'une seule phase

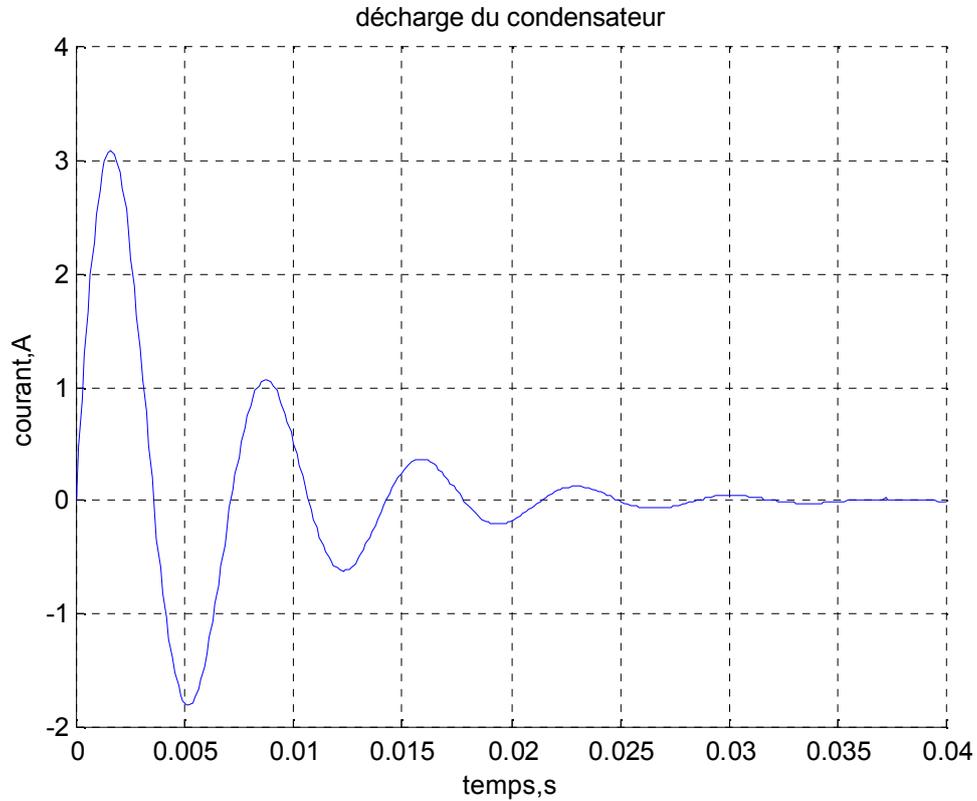


Fig. I-10 : Courant de décharge d'une seule phase

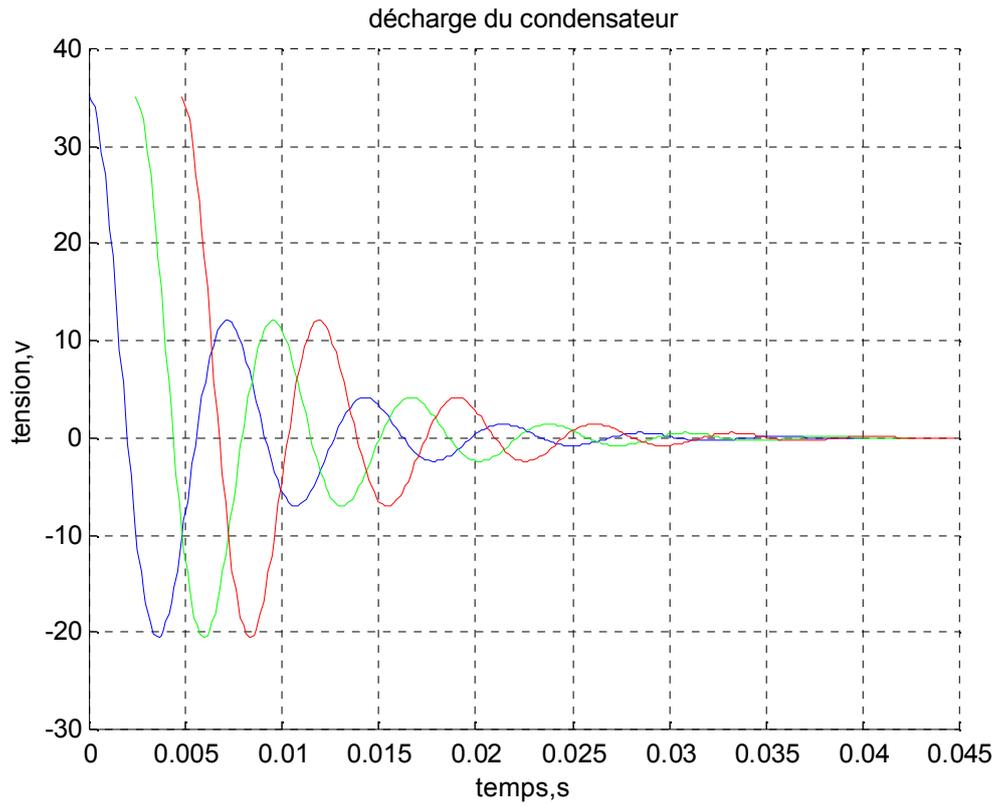


Fig. I-11 : Tensions de décharge des trois phases

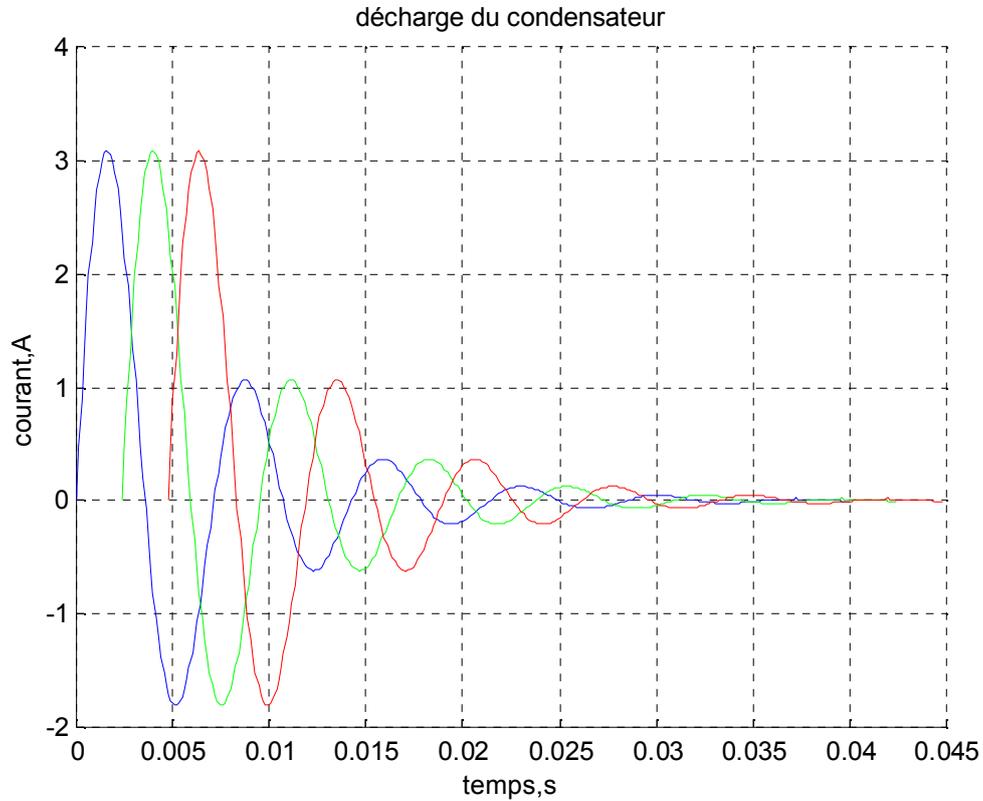


Fig. I-12 : Courants de décharge des trois phases

On remarque que le régime est oscillatoire de pseudo-période $T_p = 2\pi/W_p$ amorti par une exponentielle de constante de temps $\tau = 1/\alpha$

Avec $W_p = \sqrt{1 - z^2}$: pseudo pulsation.

α : coefficient d'amortissement

$$z = R_2/2LW$$

Au bout d'un certain temps ($T_r = 3\tau$) la tension aux bornes de condensateur atteint 5 % de la valeur initiale.

d- Interprétation :

L'établissement de courant lors de la décharge est accompagné par l'échange d'énergie entre la bobine et le condensateur, la résistance R_2 provoque une dissipation d'énergie par effet Joule entraînant un amortissement plus ou moins rapide.

Chapitre II

Etude Théorique du circuit de commande

Introduction :

La logique, c'est l'étude des systèmes, des méthodes et des outils qui manipulent les variables logiques et qui utilisent des circuits logiques. Une variable logique est une variable qui peut prendre deux valeurs possibles : vraie ou faux, 0 ou 1...une convention permet d'associer l'état d'une variable logique à la valeur qu'on lui a attribuée : une lampe allumée peut-être représentée par la variable $L=1$.

Il existe deux types de système logiques : les systèmes combinatoires et les systèmes séquentiels. [2]

II-1 Fonction logiques élémentaires :**II-1-1 Les opérateurs logiques :**

Comme dans l'algèbre classique il y a des opérateurs tel que (+), (-), (*), (/) qui assure la liaison entre les variables, de même il existe pour la logique binaire qui assure la liaison entre les variables logiques on les nomme portes logiques.

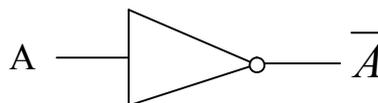
Une porte (opérateur) logique est un dispositif a une ou plusieurs entrées et une seule sortie. [2]

On distingue trois portes élémentaires :

a- Opérateur inversible :

Il associe a la variable d'entrée son inverse a la sortie

Cet opérateur est symbolisé par :



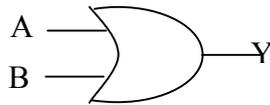
Sa table de vérité pour une entrée A est la suivante :

| A | $Y = \bar{A}$ |
|---|---------------|
| 0 | 1 |
| 1 | 0 |

b- Opérateur OR:

Cet opérateur s'applique au moins à deux variables d'entrées ayant comme sortie la somme de ces entrées.

Il est symbolisé par :



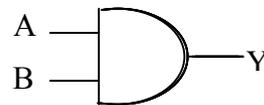
Sa table de vérité pour de variables d'entrées A et B est :

| A | B | $Y=A+B$ |
|---|---|---------|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

c- Opérateur AND :

Il s'applique pour au moins deux variables d'entrées ayant comme sortie le produit de ces entrées.

Il est symbolisé par :



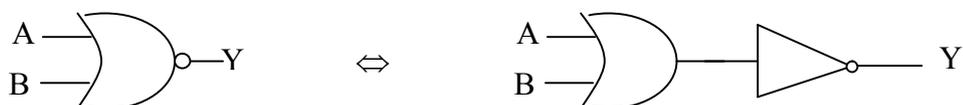
Sa table de vérité pour deux variables d'entrées A et B :

| A | B | $Y=A.B$ |
|---|---|---------|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Comme on peut déduire d'autres portes des trois porte élémentaires :

➤ **La porte NOR :**

Ayant comme symbole :



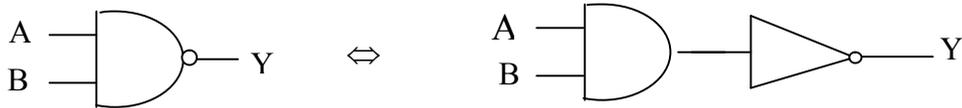
Elle réalise l'addition logique avec inversion.

Sa table de vérité pour deux variables d'entrée A et B est :

| A | B | A+B | $Y = \overline{A+B}$ |
|---|---|-----|----------------------|
| 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 |

➤ **La porte NAND**

Son symbole est :



Elle réalise la multiplication logique avec inversion.

Sa table de vérité pour deux variables d'entrées est :

| A | B | A.B | $Y = \overline{A.B}$ |
|---|---|-----|----------------------|
| 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 |

➤ **Ou exclusif :**

Il représente la fonction $Y = A.\overline{B} + \overline{A}.B$.

Son symbole logique est :



Sa table de vérité pour deux variables d'entrées A et B est :

| A | B | \bar{A} | \bar{B} | A.B | $\overline{A.B}$ | Y |
|---|---|-----------|-----------|-----|------------------|---|
| 0 | 0 | 1 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 |

II-2 Logique séquentielle :

Les circuits séquentiels :

Un système séquentiel est un système qui tient compte des valeurs logiques appliquées sur l'entrée, l'état présent dépend de l'état précédent. donc un système séquentiel comporte nécessairement des cellules de mémorisation capable de conserver un état qui sera pris en compte à l'instant suivant.

Pour les systèmes asynchrones ce sont les retards de propagation qui permettent en quelque sorte la mémorisation fugitive de l'état, par contre pour les systèmes synchrones ou asynchrones synchronisés ce sont des dispositifs électroniques qui sont utilisés comme cellule de mémorisation. On les appelle bascules. [2]

La bascule est un circuit bistable pouvant prendre deux états logiques "0" ou "1». L'état de la bascule peut être modifié en agissant sur une ou plusieurs entrées. Le nouvel état de la bascule dépend de l'état précédent, c'est l'élément de base des circuits séquentiels. La bascule peut conserver son état pendant une durée quelconque, elle peut donc être utilisée comme mémoire. (Figure II-1)

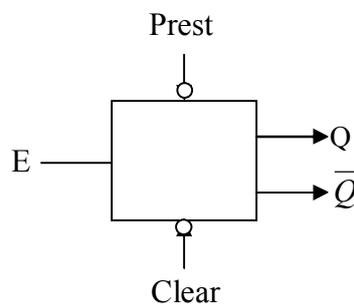


Fig. II-1

Avec : E entrées de la bascule

Q et \bar{Q} : deux sorties complémentaires

Prest : signal de remise à 1.

Clear : signal de remise à 0

II-2-1 Différents types de bascules :

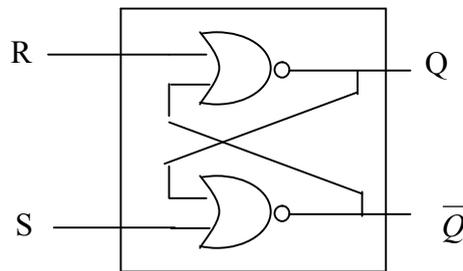
a- La bascule RS : [2]

C'est la bascule de base, comporte deux entrées R S et deux sorties Q et \bar{Q}
 L'entrée R reçoit le signal de la mise à 0 de la sortie Q et l'entrée S reçoit le signal de la mise à 1 de Q.

La bascule R S est réalisée par deux portes NOR ou deux portes NAND.

➤ **La bascule R S réalisée par deux portes NOR :**

Son schéma fonctionnel est le suivant :



• Si R=0, S=0 et Q=0, on obtient $\bar{Q}=1$ qui entraîne à nouveau Q=0. Le système est stable et les sorties sont complémentaires. Si R=S=0 et Q=1, on obtient $\bar{Q}=0$ et de la même façon, le système est stable et les sorties sont complémentaires.

• Si R=S=1, Q= \bar{Q} =0 (non complémentaires) donc cas interdit

• Si R=0, S=1, on obtient $\bar{Q}=0$ et Q=1.

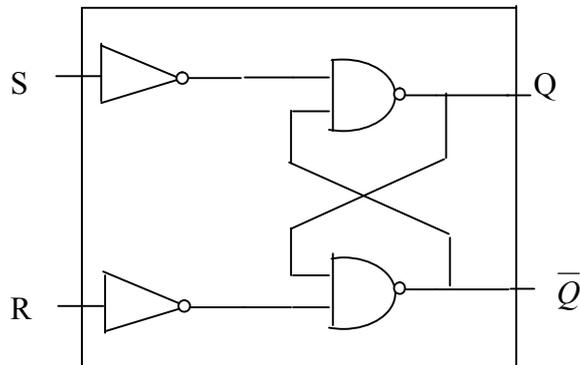
• Si R=1, S=0, on obtient $\bar{Q}=1$ et Q=0

Donc on aura la table de vérité suivante :

| R _n | S _n | Q _{n+1} |
|----------------|----------------|------------------|
| 0 | 0 | Q _n |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | Φ |

➤ **La bascule R S réalisée par deux portes NAND :**

Elle est schématisée comme suit :



• Si $R=0, S=0$ et $Q=0$, on obtient $\bar{Q}=1$ qui entraîne à nouveau $Q=0$. le système est stable et les sorties sont complémentaires. Si $R=S=0$ et $Q=1$, on obtient $\bar{Q}=0$ qui entraîne à nouveau $Q=1$, le système est stable et les sorties sont complémentaires

• Si $R=S=1, Q=\bar{Q}=1$ (non complémentaires).

• Si $R=0, S=1$, on obtient $\bar{Q}=0$ et $Q=1$.

• Si $R=1, S=0$, on obtient $\bar{Q}=1$ et $Q=0$

Donc sa table de vérité est la suivante :

| R _n | S _n | Q _{t+1} |
|----------------|----------------|------------------|
| 0 | 0 | Q _t |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | Φ |

Avec Q_n : la sortie de la bascule RS à l'instant t

Q_{n+1} : la sortie de la bascule RS à l'instant t+1

Φ : état indéterminé.

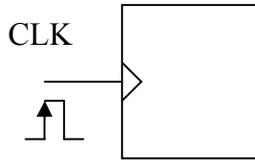
b- La bascule synchrone :

Jusqu'à présent, les bascules définies étaient asynchrones, c'est à dire que la sortie changeait d'état dès que l'ordre était présenté sur les entrées.

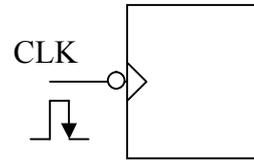
Dans plusieurs fonctions électroniques (compteurs, registres...) il est nécessaire que toutes les bascules changent d'état au même moment. On utilise alors un signal de synchronisation appelé « Horloge » (clock). Les bascules sont dites synchrones.

➤ Synchronisation sur front

Aussi nommée « Edge Triggered », cette synchronisation est la plus courante.

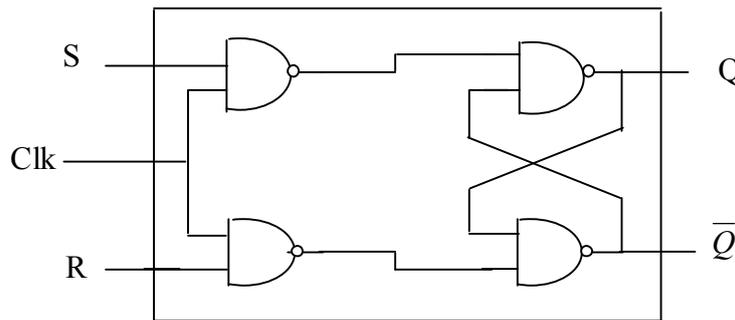


Basculement sur Front montant



Basculement sur Front descendant

On peut synchroniser la bascule R S par adjonction d'un signal CLK qui sert à valider les données R et S. le basculement ou non de la bascule n'est possible que lorsque l'horloge CLK est à 1 (le signal d'horloge généralement est un train d'onde carré ou rectangulaire). elle est représentée sur la figure suivante :



Sa table de vérité est la suivante :

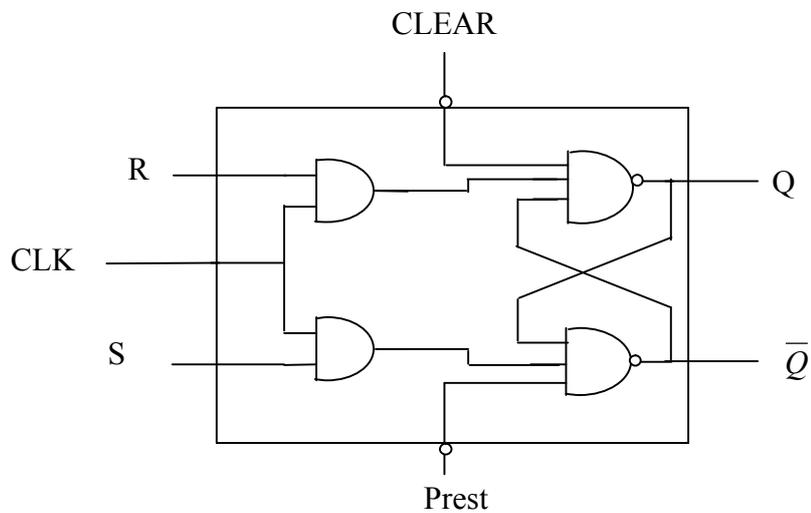
Si Clk=0 :

| R _n | S _n | Q _{n+1} |
|----------------|----------------|------------------|
| 0 | 0 | Q _n |
| 0 | 1 | Q _n |
| 1 | 0 | Q _n |
| 1 | 1 | Φ |

Si Clk=1 :

| R _n | S _n | Q _{n+1} |
|----------------|----------------|------------------|
| 0 | 0 | Q _n |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | Φ |

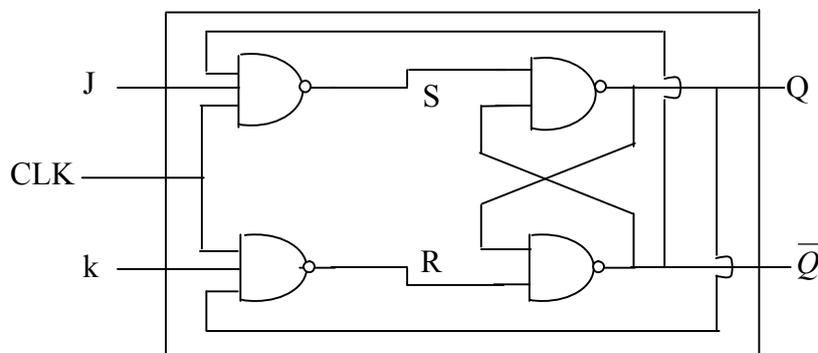
Comme on peut ajouter des entrées supplémentaires prioritaires permettant de forcer les bascules à 1(preset) ou à 0(clear) :



c- La bascule J K :

Elle comporte deux entrées J, K. on peut l'obtenir à partir de la bascule R S avec $S=J\bar{Q}$ et $R=\bar{K}Q$.

Son schéma fonctionnel est le suivant :



On peut élaborer sa table de vérité suivante :

Soit : Q_n l'état de la sortie de la bascule JK à l'instant t

Q_{n+1} l'état de la sortie de la bascule JK à l'instant t+1

-Si $J_n=K_n=0$, on obtient $R_n=S_n=0$ et $Q_{n+1}=Q_n$

-Si $J_n=0, K_n=1$, si $Q_n=0 \Rightarrow Q_{n+1}=1$

si $Q_n=1 \Rightarrow Q_{n+1}=0$

- Si $J_n=1, K_n=0$, si $Q_n=0 \Rightarrow Q_{n+1}=1$

si $Q_n=1 \Rightarrow Q_{n+1}=1$

- Si $J_n=K_n=1$, si $Q_n=0, \Rightarrow Q_{n+1}=1$
 si $Q_n=1 \Rightarrow Q_{n+1}=0$

Donc on obtient la table de vérité suivant :

| J_n | K_n | Q_{n+1} | remarques |
|-------|-------|------------------|------------------------|
| 0 | 0 | Q_n | Etat mémoire |
| 0 | 1 | 0 | Mise à zéro |
| 1 | 0 | 1 | Mise à 1 |
| 1 | 1 | $\overline{Q_n}$ | Etat précédent inversé |

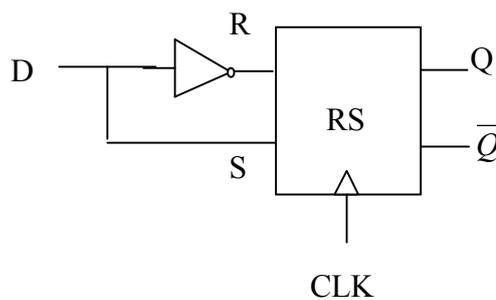
En utilisant le tableau de Karnaugh on aura la fonction simplifiée :

| $J_n K_n$ | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| Q_n | | | | |
| 0 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |

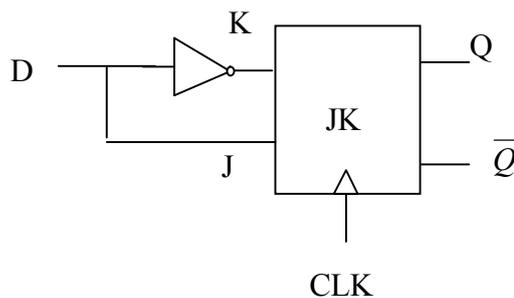
$$Q_{n+1} = J_n \overline{Q_n} + \overline{K_n} Q_n$$

d- La bascule D :

Elle comporte une seule entrée D. on peut l'obtenir à partir de la bascule R S avec $R = \overline{S} = D$. elle est représentée comme suit :



Comme on peut la réaliser à base de la bascule JK



Sa table de vérité peut être obtenue à partir de celle du R S ou JK la bascule est utilisée dans des conditions normales puisque les combinaisons $R=S=0$ et $R=S=1$ n'interviennent pas.

| D _n | Q _{n+1} |
|----------------|------------------|
| 0 | 0 |
| 1 | 1 |

II-2-2 Les compteurs :

Les compteurs binaires sont des systèmes numériques séquentiels permettant d'établir une relation d'ordre de succession d'événements.

Les caractéristiques de ces dispositifs sont :

- la capacité maximale de comptage.
- la nature du comptage direct et rétrograde.
- le fonctionnement synchrone ou asynchrone.
- le fonctionnement permanent ou arrêt automatique.

a- Le compteur progressif :

Un compteur binaire dit progressif, si son contenu passe d'une valeur binaire m à la valeur $m+1$ (sens croissant) après application du signal d'entrée de l'horloge.

b- Le compteur régressif :

Un compteur binaire dit régressif, si son contenu passe d'une valeur binaire m à la valeur $m-1$ (sens décroissant) après chaque application du signal d'horloge.

c- Les compteurs modulo N :

Un compteur binaire est appelé compteur modulo N s'il compte de 0 à N-1. La N^{ème} impulsion le remet obligatoirement à 0. Un compteur modulo 2^n comporte n bascules et 2^n états ; tel que $N=2^n$

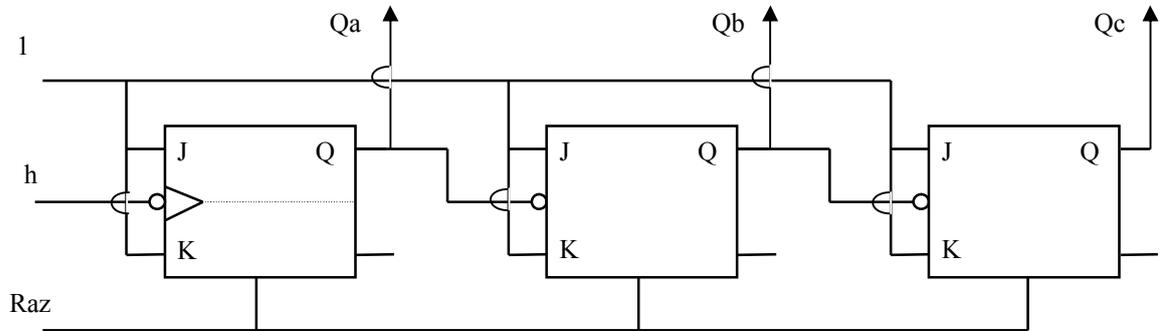
Si un certains nombre d'états ne sont pas utilisés, tel que $N < 2^n$, on parle d'un compteur à modulo incomplet.

II-2-3 Les compteurs asynchrones (série) :

Dans ce type de compteurs, les bascules ne changent pas d'état au même temps. L'horloge externe est reliée seulement à la première bascule. Les entrées horloges des autres bascules sont reliées aux sorties des bascules du compteur. Donc une bascule ne change d'état que lorsque les bascules aux quels elle est connectée basculent, ce qui induit à un retard entre le basculement de chaque bascule.

a- Compteur asynchrone progressif :

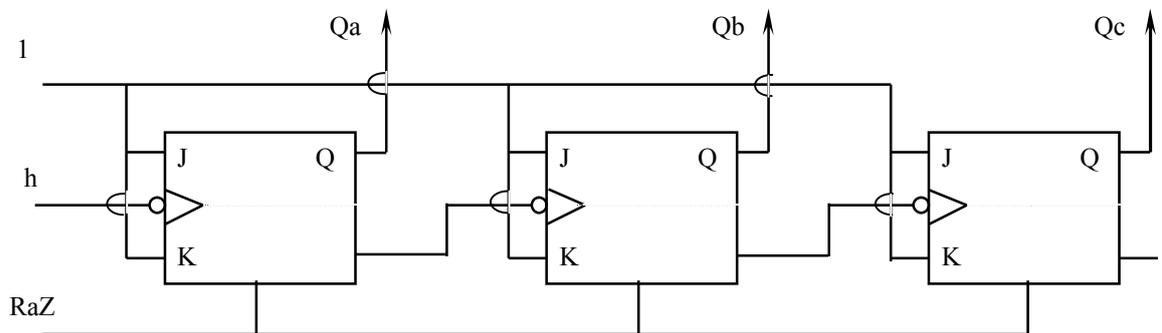
La figure suivante montre un compteur binaire asynchrone de 3 bits. On peut effectuer une remise à 0 générale par l'entrée Raz



b- Compteur asynchrone régressif :

Nous procéderons de la même manière, à la différence que nous aurons un décompte.

Exemple :



II-2-4 Les compteurs synchrones (parallèle) :

Dans un compteur synchrone, toutes les bascules sont commandées par l'horloge externe CLK. On peut contrôler l'évolution de chaque bascule en agissant sur les entrées J et K.

a- Compteur synchrone progressif :

Exemple : compteur synchrone modulo 08

L'impulsion d'horloge est appliquée simultanément à chaque bascule. Celles-ci évoluent en fonction des informations présentes sur leurs entrées J, K au moment où apparaît l'impulsion.

Il faut donc prépositionner J et K à l'instant t pour obtenir le basculement désiré à l'instant t+1.

| Q _n | Q _{n+1} | J | K |
|----------------|------------------|---|---|
| 0 | 1 | 1 | Φ |
| 1 | 0 | Φ | 1 |
| 1 | 1 | Φ | 0 |
| 0 | 0 | 0 | Φ |

Si Q_C, Q_B, Q_A, sont les sorties de trois bascules on a la table de vérité suivante:

| N | Q _c | Q _b | Q _a | J _c | K _c | J _b | K _b | J _a | K _a |
|---|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 | Φ | 0 | Φ | 1 | Φ |
| 1 | 0 | 0 | 1 | 0 | Φ | 1 | Φ | Φ | 1 |
| 2 | 0 | 1 | 0 | 0 | Φ | Φ | 0 | 1 | Φ |
| 3 | 0 | 1 | 1 | 1 | Φ | Φ | 1 | Φ | 1 |
| 4 | 1 | 0 | 0 | Φ | 0 | 0 | Φ | 1 | Φ |
| 5 | 1 | 0 | 1 | Φ | 0 | 1 | Φ | Φ | 1 |
| 6 | 1 | 1 | 0 | Φ | 0 | Φ | 0 | 1 | Φ |
| 7 | 1 | 1 | 1 | Φ | 1 | Φ | 1 | Φ | 1 |

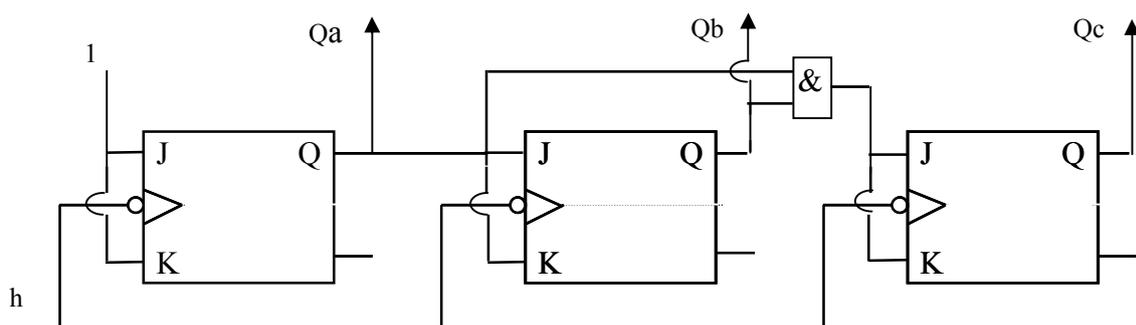
Equations des entrées J et K obtenues par karnaugh.

$$J_a = K_a = 1$$

$$J_b = K_b = Q_a$$

$$J_c = K_c = Q_a \cdot Q_b$$

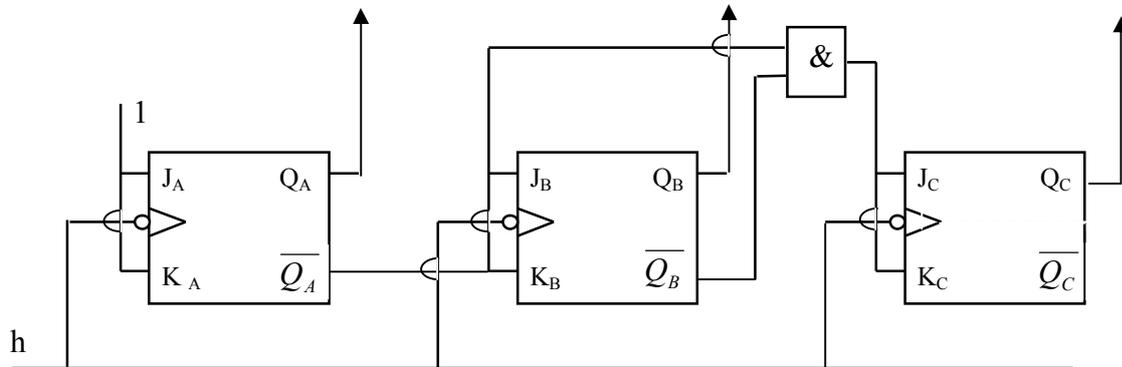
Schéma du compteur:



b- Compteur synchrone régressif :

Nous procédons de la même manière, à la différence que nous aurons un décompte.

Exemple :

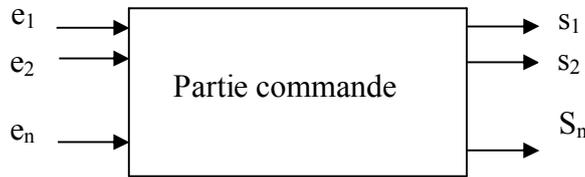


chapitre III

E laboration du circuit de commade

III- Schéma synoptique de la commande :

La commande à étudier est une commande manuelle. Elle peut être représentée par le schéma suivant :



- Fig. III -

Avec : $e_1, e_2 \dots e_n$ sont les entrées de la commande

$s_1, s_2 \dots s_n$ sont les sorties de la commande

III-1 Fonctionnement de la commande :

Cette commande doit passer par quatre étapes tel que :

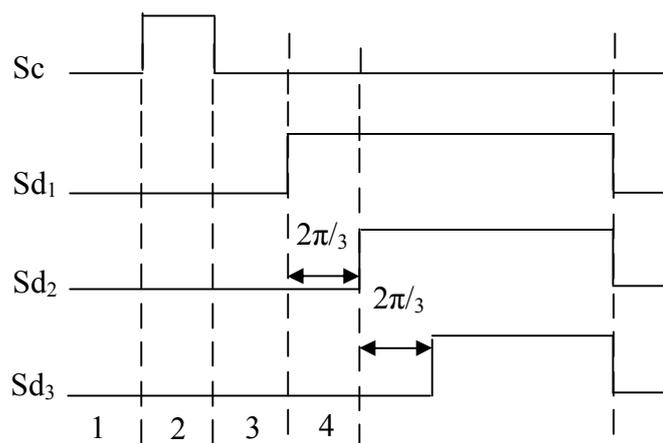
-Etape01 : les trois condensateurs sont déchargés.

-Etape02 : la charge des trois condensateurs simultanément.

-Etape03 : fin de la charge des trois condensateurs.

-Etape04 : la décharge des trois condensateurs avec un déphasage de $\frac{2\pi}{3}$ entre le premier et le

deuxième condensateur et le même déphasage entre le deuxième et le troisième condensateur et l'étape suivante sera la fin de la décharge des trois condensateurs, comme les montre le chronogramme suivant :



- Fig. III-1 -

Avec : S_C : la sortie qui représente la charge des trois condensateurs.

S_{d1} : la sortie qui représente la décharge de premier condensateur.

S_{d2} : la sortie qui représente la décharge de deuxième condensateur.

S_{d3} : la sortie qui représente la décharge de troisième condensateur

Dans notre commande le contrôle de la charge et la décharge des trois condensateurs s'effectue séparément.

III-2 Phase de la décharge :

De chronogramme représentatif de la décharge des condensateurs on remarque qu'il indique les séquences suivantes : (000 – 001 – 011 – 111).

Donc pour contrôler la décharge des condensateurs on réalise un compteur synchrone qui nous donne les mêmes séquences. Pour cela on utilisera des bascules JK avec une entrée clear (remise à zéro)

III-2-1 La réalisation de compteur synchrone :

Pour réaliser ce compteur, on doit suivre les étapes suivantes :

- Détermination de nombre de bascule à utiliser.
- Détermination de l'état des sorties des bascules.
- Elaboration des expressions de J et K entrées des bascules.
- Simplification de ces expressions en utilisant le tableau de Karnaugh.
- Relier l'entrée de CK de toutes les bascules au même signal d'horloge.

a- Détermination de nombre de bascule :

Dans un compteur modulo N, le nombre de bascules (n) est déterminé par la relation suivante :
 $N=2^n$.

Dans notre cas, le compteur à réaliser est un compteur synchrone modulo 8. donc $N=8=2^3$.

D'où l'utilisation de trois bascules JK.

b- Détermination les états des sorties des bascules :

Le compteur à réaliser passera par quatre états :

- Etat 1: toutes les bascules JK sont à l'état zéro.

$$\text{Etat1} = \overline{Q_A} \overline{Q_B} \overline{Q_C} .$$

- Etat 2 : la première bascule est à 1, la deuxième et la troisième bascule sont à l'état zéro.

$$\text{Etat2} = Q_A \overline{Q_B} \overline{Q_C}$$

- Etat 3 : la première et la deuxième bascule sont à 1, troisième bascule est à zéro.

$$\text{Etat3} = Q_A Q_B \overline{Q_C}$$

-Etat 4 : toutes les bascules les bascules sont à l'état 1.

$$\text{Etat4} = Q_A Q_B Q_C$$

Donc les états des sorties des bascules sont donnés dans le tableau suivant :

| Séquences | Etat de sorties | | |
|-----------|-----------------|----------------|----------------|
| | Q _A | Q _B | Q _C |
| 000 | 0 | 0 | 0 |
| 001 | 1 | 0 | 0 |
| 011 | 1 | 1 | 0 |
| 111 | 1 | 1 | 1 |

c- Elaboration et simplification des expressions J et K des bascules :

Connaissant la sorties Q_t et Q_{t+1} d'une bascule JK, on peut élaborer les expressions des entrées J et K.

D'où le tableau suivant :

| Q _A | Q _B | Q _C | J _A | K _A | J _B | K _B | J _C | K _C |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 1 | Φ | 0 | Φ | 0 | Φ |
| 1 | 0 | 0 | Φ | 0 | 1 | Φ | 0 | Φ |
| 1 | 1 | 0 | Φ | 0 | Φ | 0 | 1 | Φ |
| 1 | 1 | 1 | Φ | 1 | Φ | 1 | Φ | 1 |

En utilisant le tableau de Karnaugh et en introduisant les cas interdits

$$\text{-Etat5} = \overline{Q_A} Q_B \overline{Q_C}$$

$$\text{-Etat6} = \overline{Q_A} \overline{Q_B} Q_C$$

$$\text{-Etat7} = Q_B \overline{Q_A} Q_C$$

$$\text{-Etat8} = \overline{Q_A} Q_B Q_C$$

On trouvera les expressions des entrées J et K :

Pour J_A:

| | | | | |
|-------------------|--------|--------|--------|--------|
| $Q_A Q_B$ \ Q_c | 00 | 01 | 11 | 10 |
| 0 | 1 | Φ | Φ | Φ |
| 1 | Φ | Φ | Φ | Φ |

Donc $J_A=1$

Pour K_A:

| | | | | |
|-------------------|--------|--------|----|--------|
| $Q_A Q_B$ \ Q_c | 00 | 01 | 11 | 10 |
| 0 | Φ | Φ | | |
| 1 | Φ | Φ | 1 | Φ |

Donc $K_A=Q_C$

Pour J_B:

| | | | | |
|-------------------|--------|--------|--------|--------|
| $Q_A Q_B$ \ Q_c | 00 | 01 | 11 | 10 |
| 0 | | Φ | Φ | 1 |
| 1 | Φ | Φ | Φ | Φ |

$J_B=Q_A$

Pour K_B:

| | | | | |
|-------------------|--------|--------|----|--------|
| $Q_A Q_B$ \ Q_c | 00 | 01 | 11 | 10 |
| 0 | Φ | Φ | 0 | Φ |
| 1 | Φ | Φ | 1 | Φ |

Donc $K_B=Q_C$

Pour J_C:

| | | | | |
|-------------------|--------|--------|--------|--------|
| $Q_A Q_B$ \ Q_C | 00 | 01 | 11 | 10 |
| 0 | | Φ | 1 | |
| 1 | Φ | Φ | Φ | Φ |

Donc $J_C = Q_B$

Pour K_C:

| | | | | |
|-------------------|--------|--------|--------|--------|
| $Q_A Q_B$ \ Q_C | 00 | 01 | 11 | 10 |
| 0 | Φ | Φ | Φ | Φ |
| 1 | Φ | Φ | 1 | Φ |

Donc $K_C = 1 = J_A$

D'où : $J_A = 1$; $K_A = Q_C$

$J_B = Q_A$; $K_B = Q_C$

$J_C = Q_B$; $K_C = J_A = 1$

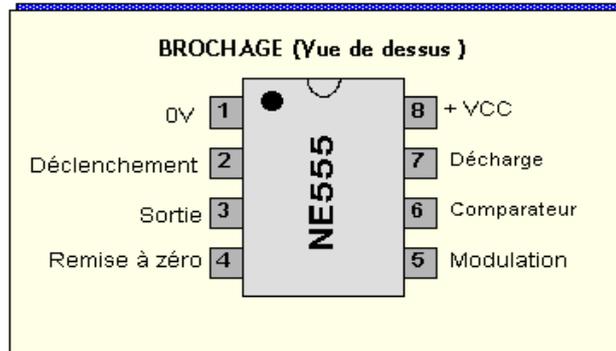
d- Réalisation de l'horloge :

- Un compteur synchrone est commandé par le signal d'horloge d'où l'utilisation d'une commande de décharge qu'on nommera Md à l'entrée de l'horloge
- Une fois l'état 111 du compteur est atteint, un front montant du signal d'horloge remettra le compteur à zéro, d'où l'incertitude de la décharge complète des condensateurs. Pour remédier a ce problème, on annulera le signal d'horloge. Pour cela, on reliera la somme des trois sorties $\overline{Q_A}, \overline{Q_B}, \overline{Q_C}$ à l'horloge.
- Un déphasage est imposé entre la décharge du premier et deuxième condensateur et le même déphasage entre le deuxième et troisième condensateur d'où l'utilisation d'un temporisateur. Notre choix est porté sur le NE555 monté en astable génère un train d'impulsions triangulaires h de façon d'assurer un déphasage chronique entre les condensateur lors la phase de la décharge.

d-1 Etude du temporisateur NE555.

d-1-1 Définition :

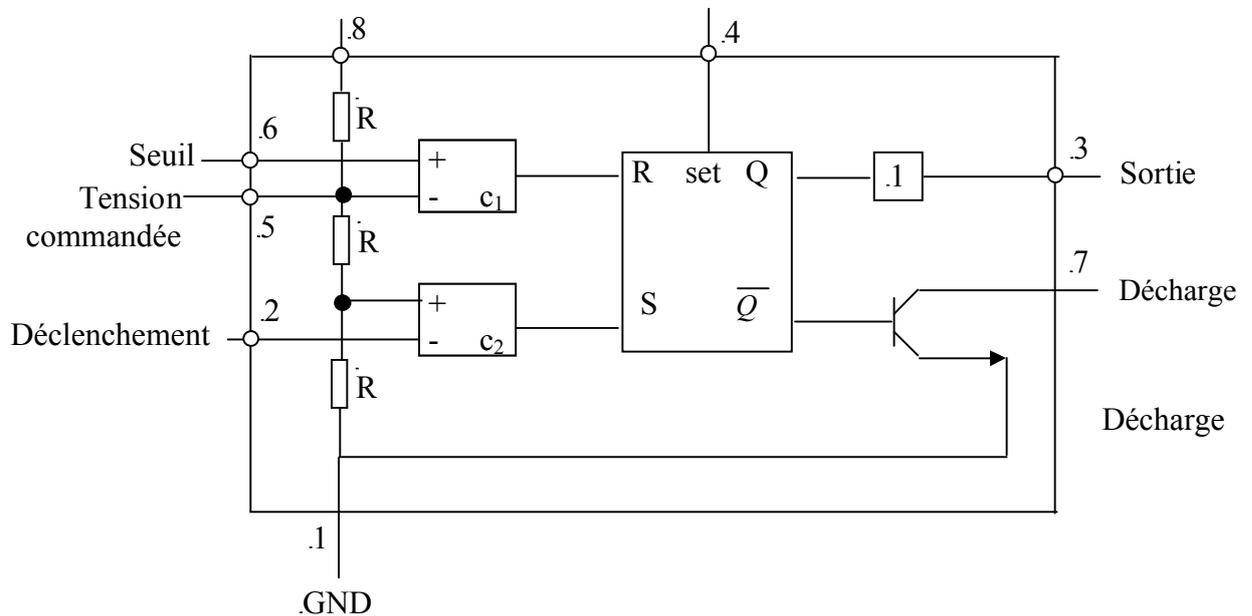
Le circuit intégré NE555 est un temporisateur intégré, qui génère un signal carré ou rectangulaire à sa sortie. Il possède deux modes de fonctionnement : fonctionnement en monostable et fonctionnement en astable.



- Fig. III-2 -

d-1-2 Le principe de circuit intégré NE555 :

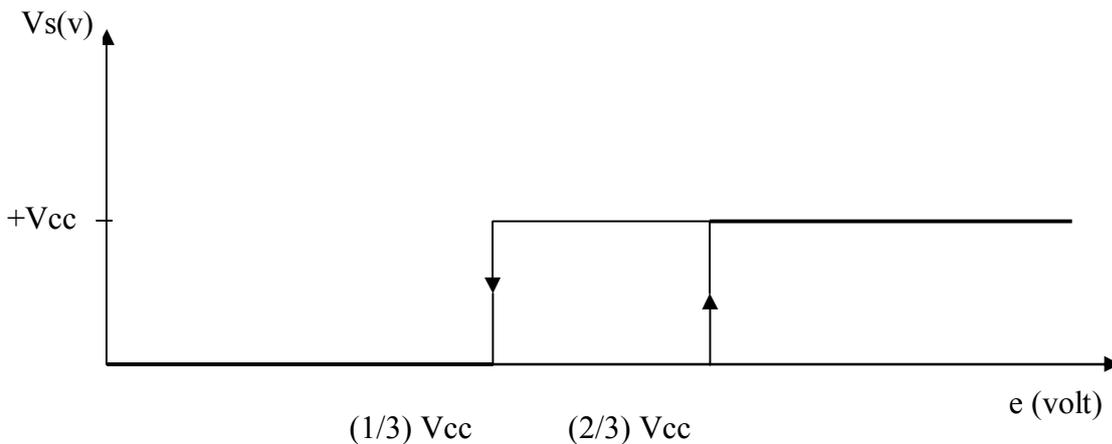
Le schéma équivalent du NE555 est donné par la figure III-3 :



- Fig. III-3 : Schéma interne du circuit intégré NE555 -

Il est constitué :

- D'un réseau de trois résistances (R, R, R) identiques qui permettent de fixer le point de fonctionnement supérieur et inférieur à $2V_{cc}/3$ et $V_{cc}/3$.
- De deux comparateurs c_1 et c_2 sensibles aux niveaux de référence définis par le réseau (R, R, R).
 - si $e^+ > e^-$ $V_s = V_{cc}$
 - si $e^+ < e^-$ $V_s = 0$



-Chronogramme de fonctionnement des comparateurs-

- D'une bascule RS dont les entrées R et S sont commandées par les états de sortie des deux comparateurs c_1 et c_2 .

| | | |
|---|---|-----------|
| — | R | Q |
| — | S | \bar{Q} |

| S | R | Q |
|---|---|--------------|
| 0 | 0 | Etat mémoire |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | interdit |

- D'un transistor t_r qui travaille en commutation appelé transistor de décharge.

Lorsque il n y a aucun signal externe injecté sur les entrées de seuil (6) et de déclenchement (2) l'état de sorite est au niveau haut (+Vcc).par contre, quand on injecte une tension supérieur à $V_{cc}/3$ sur l'entrée de déclenchement et simultanément une tension supérieur à $2V_{cc}/3$ sur l'entrée

seuil, l'état de l'entrée de la bascule RS est : $R=1, S=0$; ce qui se traduit par un niveau bas à la sortie de NE555.

Ce dernier délivre au niveau de sa sortie des créneaux dont la période dépend des composants périphériques mis en œuvre.

d-1-3 Description du brochage de NE555 :

-Broche 1 : masse.

-Broche 2: (déclenchement) et **6** (seuil).

On y applique des potentiels $V_{d\acute{e}cl}$ et Seuil pour commander l'état de la sortie (état haut ou bas) et l'état transistor (bloqué ou passant).

-Broche 3 : sortie.

Pendant l'état haut (V_{alim}) ou bas ($0v$). Fournit une intensité maximale de 200 mA

-Broche 4 : RAZ

Met au repos de la bascule RS sortie Q à l'état bas, et donc Q à l'état haut) si on applique un potentiel inférieure à $0.7v$, lorsque cette broche n'est utilisée, il est conseillé de la relier à la tension Valimentation afin d'éviter les mises au repos parasite.

-Broche 5 : (tension de référence) : si cette broche est inutilisée (reliée à la masse par un condensateur de filtrage de $1nF$) alors V_{seuil} est comparé à $2/3 V_{alim}$ et $V_{d\acute{e}clench\acute{e}}$ est comparé à $1/3 V_{alim}$. Si cette broche est utilisée (on y applique un potentiel V_{ref}) alors V_{seuil} est comparé à V_{ref} et V_{dec} est comparé à $1/2 V_{ref}$.

-Broche 7 : décharge ,on place un condensateur entre cette broche et la masse .En mettant à l'état haut la sortie de la bascule RS , on commande la décharge quasi instantanée du condensateur dans le transistor.

-Broche 8 (alimentation) : la tension entre la broche 8 et la broche 1(masse) doit être comprise entre $4.5v$ et $16v$.

d-1-4 Table de vérité du NE555 :

Si la broche 5 est inutilisée alors :

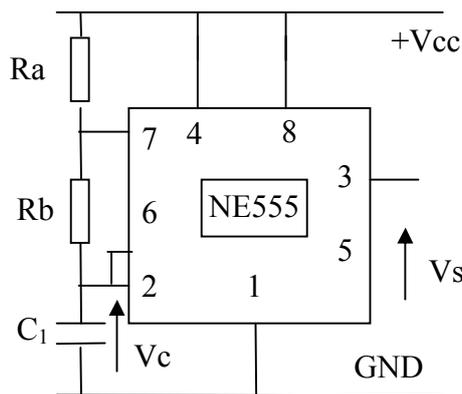
| Vseuil | Vd\acute{e}cl | R | S | Q | -Q (sorite bascule) | Etat du transistor | Etat de sortie |
|-----------------|-----------------|---|---|-----------|---------------------|--------------------|----------------|
| $>2/3 V_{alim}$ | $<1/3 V_{alim}$ | 1 | 1 | 1 | 0 | bloqué | 1 |
| $<2/3 V_{alim}$ | $<1/3 V_{alim}$ | 0 | 1 | 1 | 0 | bloqué | 1 |
| $>2/3 V_{alim}$ | $>1/3 V_{alim}$ | 1 | 0 | 0 | 1 | passant | 0 |
| $<2/3 V_{alim}$ | $>1/3 V_{alim}$ | 0 | 0 | précédent | précédent | précédent | précédent |

Si la broche 5 est utilisée (on y applique un potentiel de référence V_{ref}) :

| Vseuil | Vdécl | R | S | Q | -Q (sortie bascule) | Etat du transistor | Etat de sortie |
|------------|---------------|---|---|-----------|---------------------|--------------------|----------------|
| $>V_{ref}$ | $<1/2V_{ref}$ | 1 | 1 | 1 | 0 | bloqué | 1 |
| $<V_{ref}$ | $<1/2V_{ref}$ | 0 | 1 | 1 | 0 | bloqué | 1 |
| $>V_{ref}$ | $>1/2V_{ref}$ | 1 | 0 | 0 | 1 | passant | 0 |
| $<V_{ref}$ | $>1/2V_{ref}$ | 0 | 0 | précédent | précédent | précédent | précédent |

d-1-5 fonctionnement en Astable :

Le montage Astable de NE555 est représenté dans la figure III-4. A la sortie (broche 3) du NE555 on récupère un signal rectangulaire (carrée) d'une période et fréquence déterminées par les valeurs des résistances R_a , R_b et du condensateur C_1 .

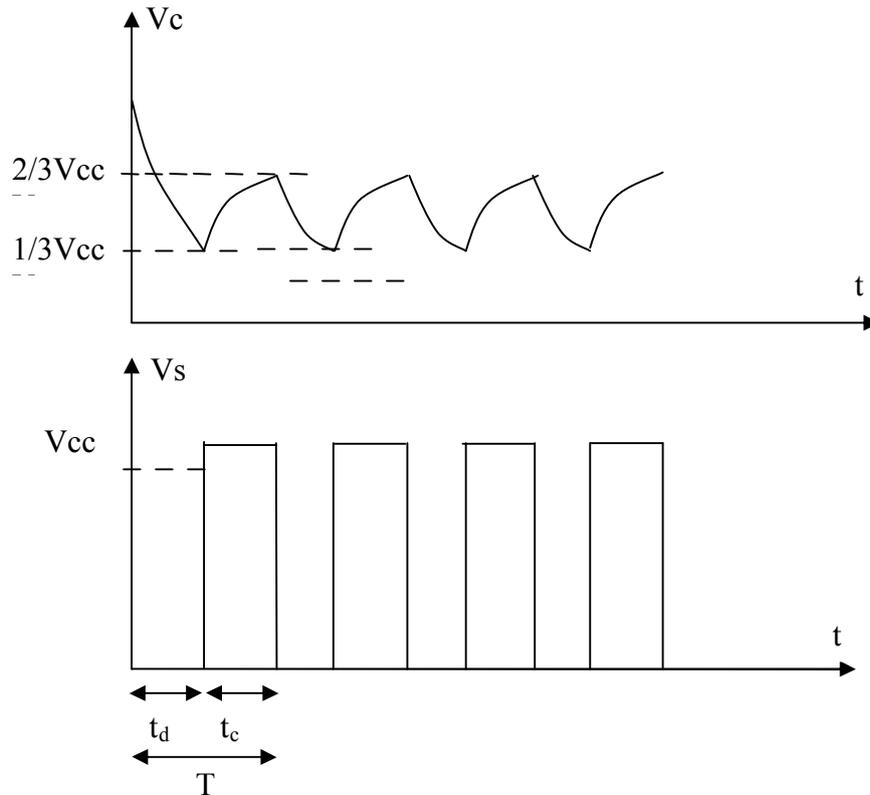


- Fig. III-4 -

Lorsque la sortie (3) est au niveau haut, le transistor est bloqué et le condensateur C se charge a travers la résistance totale (R_a+R_b) jusqu'à ce que V_c atteint la valeur de seuil($2V_{cc}/3$). Si la tension de seuil atteint, et dépasse de peu la valeur ($2 V_{cc}/3$), le comparateur supérieur met la sortie Q au niveau bas et la sortie \bar{Q} au niveau haut ; le transistor se sature et ramène la broche (7) à la masse. Ainsi le condensateur C se décharge a via (R_b) jusqu'à ce que V_c atteigne $V_{cc}/3$. lorsque la valeur de la tension sur le condensateur C_1 descend légèrement de $V_{cc}/3$ le comparateur inférieur met la sortie de la bascule au niveau bas et la sorite (broche 3) au niveau haut. La tension aux bornes de C (V_c) oscille ainsi périodiquement entre $V_{cc}/3$ et $2V_{cc}/3$, et V_s oscille alors entre 0 et $1 \cdot v_{cc}$.

Le montage ne parvient pas alors à atteindre un niveau stable, il est donc dit astable

Les chronogrammes de V_c et V_s obtenus avec le générateur de hautes fréquences sont représentés sur la figure suivante :



- Fig. III-5 -

d-1-6 Calcul de la période T :

Pour calculer la période T du signal, il suffit de calculer la durée t_c de l'état haut et la durée t_d de l'état bas, finalement la période du signal est exprimé par : $T=t_c+t_d$.

Calcul de t_c :

La durée t_c est le temps que met le condensateur C pour se charger au potentiel $2V_{cc}/3$ suivant la formule

$$V_1(t) = (V_f - V_2) \left(1 - \exp(-t_c / \tau_1) \right) + V_2 \dots \dots \dots (1)$$

Avec :

- $V_f = V_{cc}$
- $\tau_1 = (Ra + Rb).C_1$
- $V_1 = 2V_{cc}/3$
- $V_2 = V_{cc}/3$

On remplace dans la formule (1) on aura :

$$2V_{cc}/3 = (V_{cc} - V_{cc}/3)(1 - \exp(-t_c/\tau_1)) + V_{cc}/3$$

$$\frac{2V_{cc}}{3} = (V_{cc} - \frac{2V_{cc}}{3} \exp(-t_c/\tau_1))$$

$$1/2 = \exp(-t_c/\tau_1)$$

$$\ln 1/2 = \ln \exp(-t_c/\tau_1)$$

$$t_c = \tau_1 \cdot \ln 2$$

$$t_c = (R_a + R_b) \cdot C_1 \cdot \ln 2$$

Calcul de t_d :

La durée t_d est représentative du temps que met la tension de décharge de condensateur C_1 pour passer d'une tension initiale égale à $2V_{cc}/3$ à une tension finale égale à $V_{cc}/3$.

$$V_1 = (V_f - V_2)(1 - \exp(-t_d/\tau_2)) + V_2$$

$$\text{avec : } V_f = 0$$

$$\tau_2 = R_b \cdot C_1$$

$$V_1 = V_{cc}/3$$

$$V_2 = 2V_{cc}/3$$

$$t_d = \tau_2 \cdot \ln 2$$

$$t_d = R_b \cdot C_1 \cdot \ln 2$$

On aura donc la période totale $T = t_d + t_c$

$$T = (R_a + 2R_b) \cdot C_1 \cdot \ln 2$$

Donc les composants R_a , R_b et C déterminent la période T de l'horloge.

d-1-7 Détermination des valeurs de R_a , R_b et C_1 :

La commande réalisée est une commande triphasée, donc il existe un déphasage θ entre la première charge et la deuxième charge condensateurs, puis entre la deuxième charge et la troisième.

$$\theta = wT, \text{ donc } \theta \text{ dépend aussi de } R_a, R_b \text{ et } C_1$$

$$\text{Avec } w = \frac{1}{\sqrt{LC}}$$

Dans le cadre de notre mémoire nous intéresserons à angle de déphasage de 60° et 120° , une charge $R = 3 \Omega$, $L = 0.01H$ et un condensateur de puissance $C = 150\mu F$

$$\text{Donc : } w = \frac{1}{\sqrt{0.01 * 150 * 10^{-6}}} = 816.4965$$

Commande 60° :

On calcule les valeurs de R_a , R_b et C_1 du NE555.

$$R_b = 150\Omega$$

$$C_1 = 10\mu F$$

Calcul de R_a :

$$\begin{cases} T = t_c + t_d = (R_a + 2R_b) \cdot C_1 \ln 2 = R_a \cdot C_1 \cdot \ln 2 \Rightarrow R_a = \frac{T}{C_1 \cdot \ln 2} - 2R_b \\ \theta = 60^\circ = \frac{\pi}{3} = \omega \cdot T \Rightarrow T = \frac{\pi}{(3 \cdot \omega)} \end{cases}$$

$$R_a = \frac{\pi}{3 \cdot \omega \cdot C_1 \ln 2} - 2R_b$$

A.N :

$$R_a = \frac{\pi}{3 * 816.4965 * 10^{-5} * 0.69} - (2 * 20)$$

Donc **$R_a = 145.032 \Omega$**

$$T = \frac{\pi}{3\omega} = \frac{\pi \sqrt{LC}}{3}$$

$$T = 1.28 \text{ms}$$

Commande 120° :

On calcule les valeurs de R_a , R_b et C_1 du NE555.

$$R_b = 20 \Omega$$

$$C_1 = 10 \mu\text{F}$$

Calcul de R_a :

$$\begin{cases} T = t_c + t_d = (R_a + 2R_b) \cdot C_1 \ln 2 = R_a \cdot C_1 \cdot \ln(2) - 2R_b \Rightarrow R_a = \frac{T}{C_1 \cdot \ln 2} - 2R_b \\ \theta = 120^\circ = \frac{2 \cdot \pi}{3} = \omega \cdot T \Rightarrow T = \frac{2\pi}{(3 \cdot \omega)} \end{cases}$$

$$R_a = \frac{2\pi}{3\omega C_1 \ln 2} - 2R_b$$

$$\text{AN } R_a = \frac{2 \cdot \pi}{3 * 816.49 * 10^{-5} * 0.69}$$

Donc **$R_a = 330.064 \Omega$**

$$T = \frac{2\pi}{3\omega} = \frac{2\pi \sqrt{LC}}{3}$$

$$T = 2.56 \text{ms}$$

d.2 Simulation du NE555 :

Dans notre travail, c'est le logiciel proteus qui a été retenu pour les simulations.

Dans les simulations suivantes :

-L'axe des abscisses représente le temps (ms) et l'axe des ordonnées représente la tension (Volt).

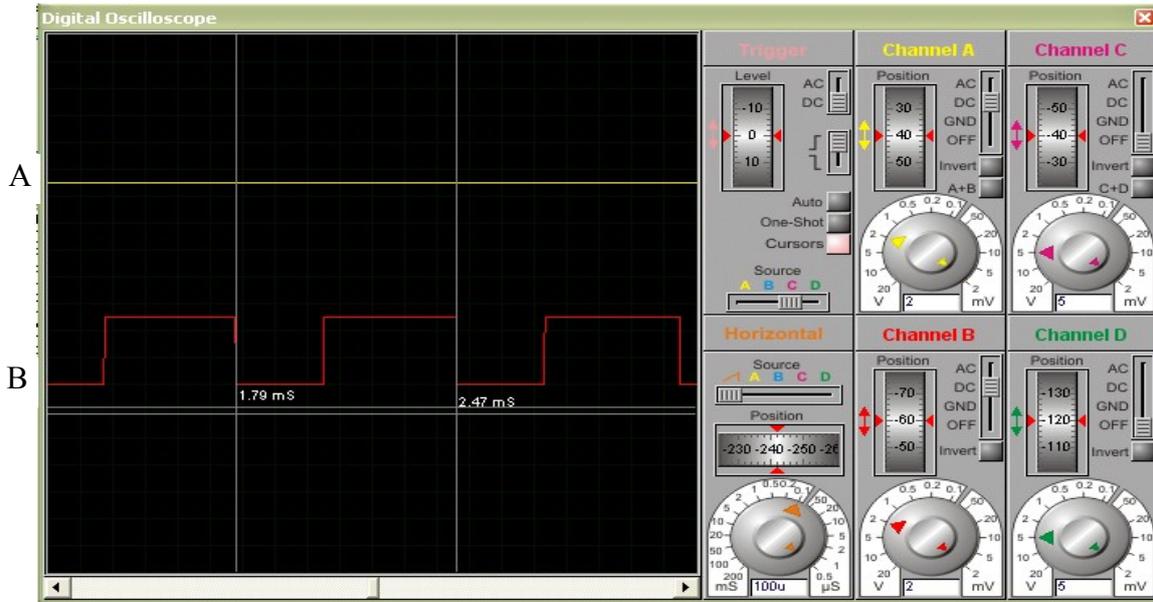
- Les courbes (A) représentent la tension d'alimentation du NE555. ($V_{cc}=5V$)
- Les courbes (B) représentent le signal généré à la sortie du NE555.

d.2.1 Premier essai :

On fixe les valeurs de R_A et R_B et le condensateur C_1

Pour $R_A = 21.536K\Omega$ et $R_B = 38K\Omega$ et $C_1 = 10nf$

Le chronogramme de la sortie du NE555 est représenté par la figure suivante :

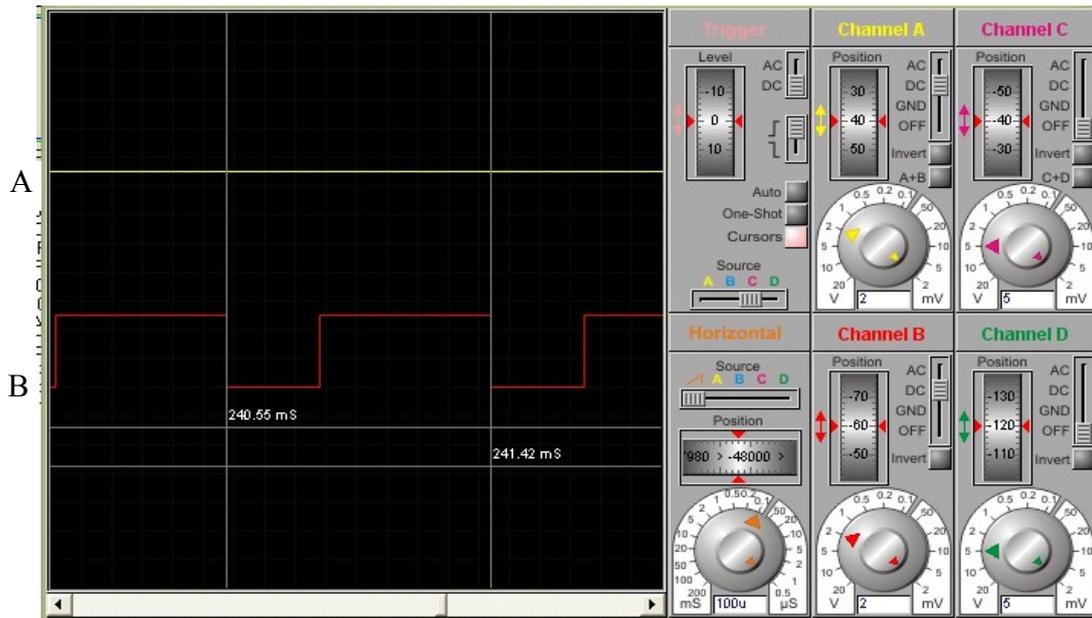


- Fig. III-6 : Le chronogramme de la sortie du NE555 -

On a une période de $T = 0.68ms$ donc une fréquence de $F = 1.47KHz$

d.2.2 Deuxième essais

Pour : $R_A = 36.566K\Omega$ et $R_B = 45K\Omega$ et $C_1 = 10nf$, on aura les chronogrammes représentés dans la figure ci-après :

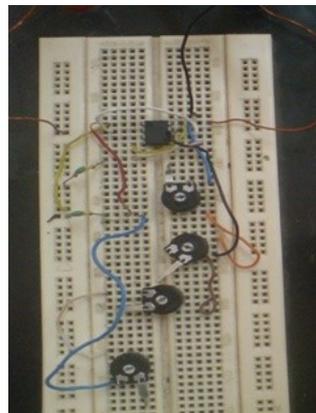


- Fig. III-7 : Signal à la sortie NE555 -

On a une période $T = 0.87\text{ms}$ donc une fréquence $F = 1.149\text{KHZ}$

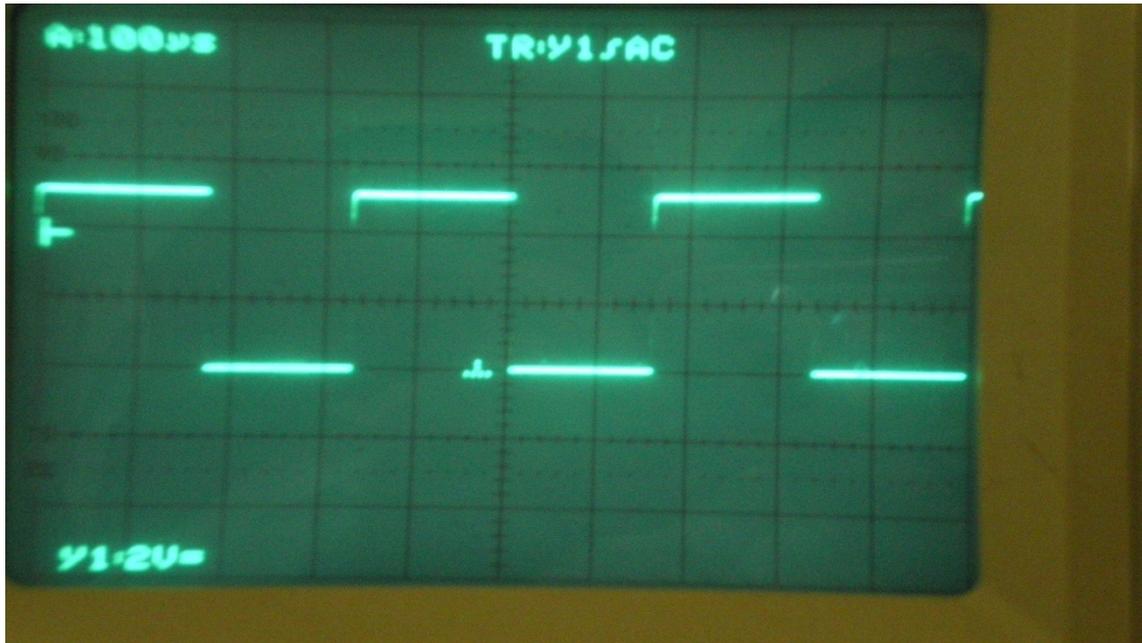
d.3 Essai expérimental :

On a le montage figure III-8 :



- Fig. III-8 : Montage du circuit de l'astable à base du NE555 -

Le signal de sortie du NEE555 est donnée dans la figure d.3.2, ce signal est relevé sur un oscilloscope.



- Fig. III-9 : Relevé par oscilloscope du signal à la sortie du NE 555 -

On a une période $T = 0.36\text{ms}$ donc une fréquence $F = 2.77\text{KHz}$

Conclusion :

Le signal d'horloge sera composé de M_c (commande de la charge), le signal généré par le NE555

et la somme $\overline{Q_A} + \overline{Q_B} + \overline{Q_C}$

$$CK = h M_d (\overline{Q_A} + \overline{Q_B} + \overline{Q_C}).$$

CK : horloge du compteur

M_d : commande de décharge

D'où le fonctionnement suivant du compteur :

-Initialement : $Q_A = Q_B = Q_C = 0$

-Si la commande de décharge M_d est désactivée :

Si $M_d = 0$, on aura $CK = 0$ (absence du signal d'horloge) donc pas de changement d'état du compteur ($Q_A = Q_B = Q_C = 0$)

-Si la commande de décharge M_d est activée :

- Au premier front montant du signal d'horloge, Q_A est à 1, Q_B et Q_C sont à zéro.
- Au deuxième front montant du signal d'horloge, Q_A et Q_B sont à 1, Q_C est à zéro.
- Au troisième front montant du signal d'horloge, toutes les sorties des bascules JK sont à 1.
- Une fois le compteur affiche 111 ($Q_A = Q_B = Q_C = 1$), on aura $\overline{Q_A} = \overline{Q_B} = \overline{Q_C} = 0$ d'où l'annulation du signal d'horloge et le compteur garde son état précédent (111).

Remarque : par mesure de sécurité, on relie la somme des sorties $\overline{Q_A}, \overline{Q_B}, \overline{Q_C}$ à l'entrée Preset Pr (remise à 1) de chaque bascules JK qui s'active avec un zéro.

Pour recharger les condensateurs, on désactive la commande de décharge, on remet les bascules JK du compteur à zéro. Pour cela on utilise un bouton poussoir qu'on nomme Mz et qu'on relie aux entrées Clear (remise à zéro) de chaque bascule JK du compteur

III-3 Phase de la charge :

Les trois condensateurs se chargent simultanément donc leurs contrôles s'effectuent par une seule bascule.

III-3-1 Choix de la bascule :

La commande de la charge qui s'effectue à travers un bouton poussoir qu'on nommera Mc et la fin de la charge (afin de pouvoir décharger les condensateurs) qui s'effectue à travers un autre bouton poussoir Mz₁ ne peuvent pas se faire au même temps d'où l'interdiction de l'état Mc=1 et Mz₁=1.

Donc on utilisera la bascule RS à base des portes NOR.

La charge des condensateurs et leurs décharges sont complémentaires comme le représente le tableau suivant :

| Q _A | Q _B | Q _C | Q _D |
|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

On remarque que la sortie Q_D de la bascule RS est la même que le produit des sorties $\overline{Q_A}, \overline{Q_B}, \overline{Q_C}$.
 Donc par mesure de sécurité on relie le produit des sorties $\overline{Q_A}, \overline{Q_B}, \overline{Q_C}$ à l'entrée S de la bascule RS.

D'où $S = \overline{Q_A} \overline{Q_B} \overline{Q_C} . Mc$

$R = Mz_1$

Remarque :

Du chronogramme de la figure 01, on voit que la remise à zéro du compteur et celle de la bascule RS s'effectuent au même temps. Donc il suffit d'utiliser le même bouton poussoir Mz.

III-4 Elaboration du schéma de commande :

Le circuit de commande à réaliser commandera deux phases :

1°) phase de la décharge ou on utilise :

- une bascule RS avec R=Mz

$$S = M_C \overline{Q_A} \overline{Q_B} \overline{Q_C}$$

2°) phase de la charge ou on utilise :

-un compteur synchrone avec : N=3 (nombre de bascule)

$$J_A=1 ; K_A= Q_C$$

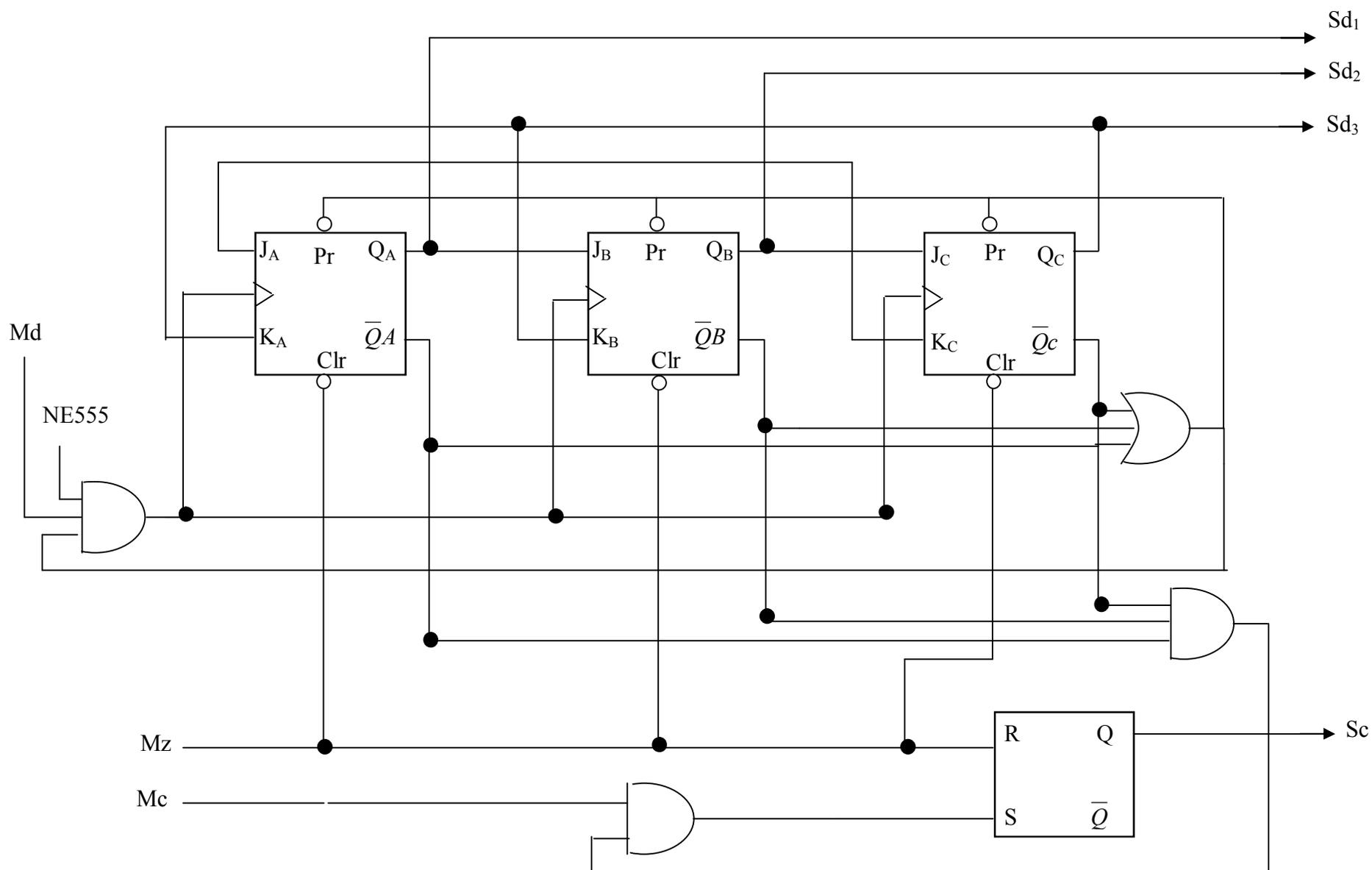
$$J_B=Q_A ; K_B=Q_C$$

$$J_C=Q_B ; K_C=J_A=1$$

$$H=h. (\overline{Q_A} + \overline{Q_B} + \overline{Q_C}).Md$$

$$R=Mz$$

D'où le schema de commande suivant :



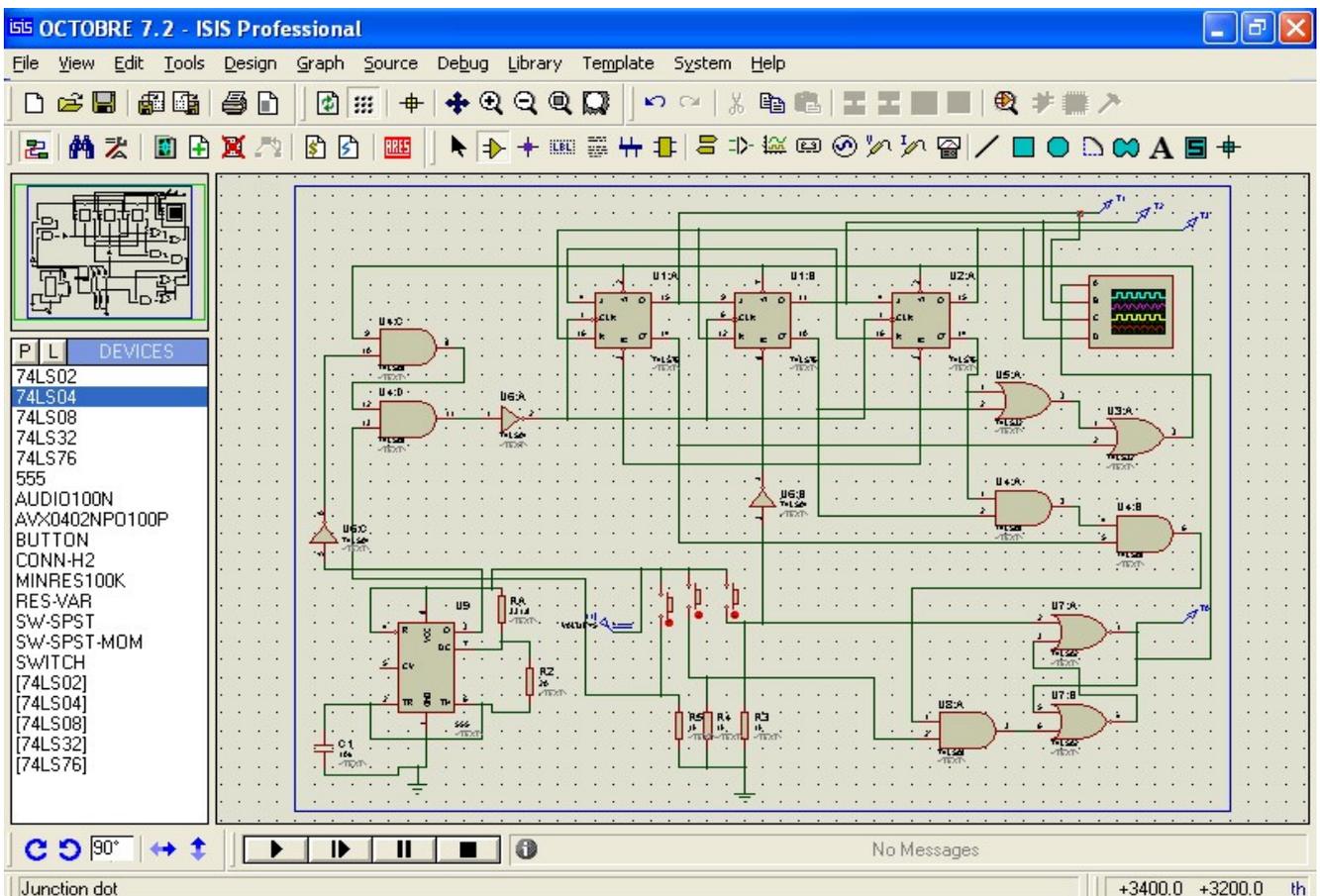
- Fig. III-10 : Schéma du circuit de commande -

III-5 Simulation de la commande sur le logiciel Proteus :

III-5-1 Présentation du logiciel :

Proteus est un logiciel de simulation de comportement des circuits électroniques. Il peut être assimilé à un laboratoire de simulation.

Nous branchons les quatre sondes d'un oscilloscope de simulation aux quatre sorties de notre commande permettant la visualisation de l'évolution de la phase de la charge et la phase de la décharge des trois condensateurs.



- Fig. III-11: Simulation de la commande sur le logiciel Proteus -

Dans les simulations suivantes :

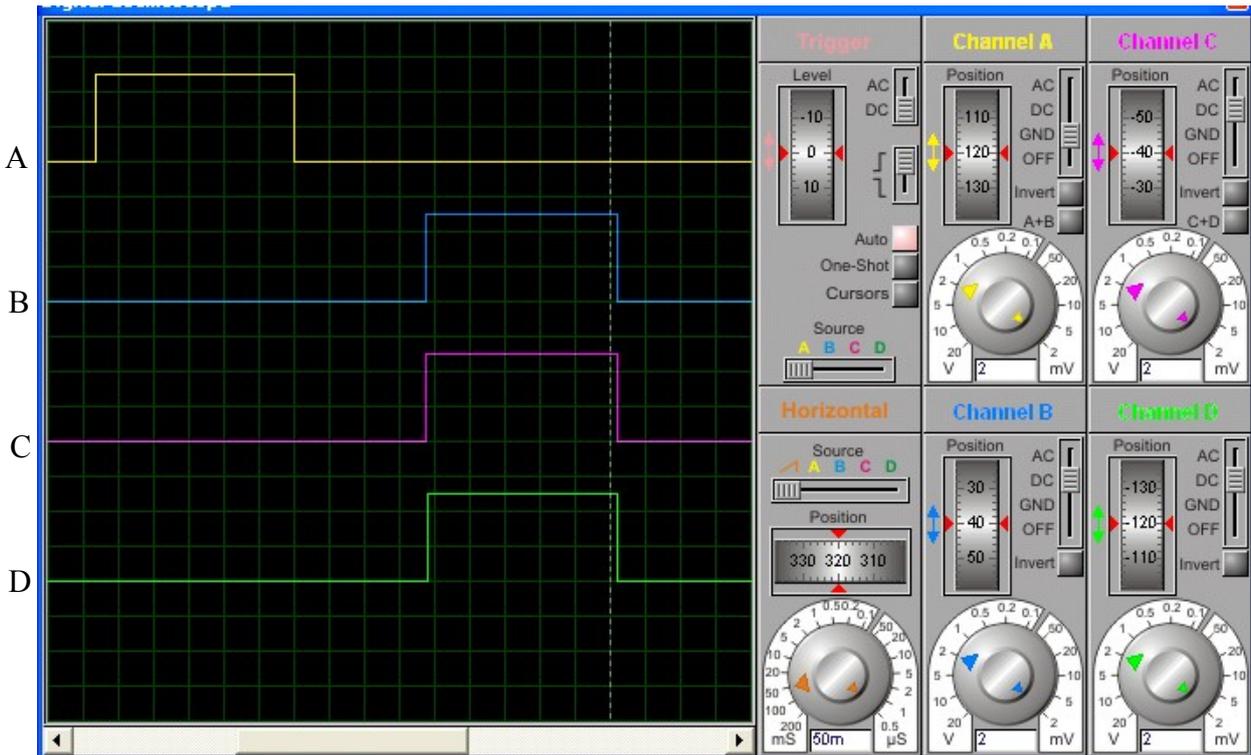
- L'axe des abscisses représente le temps (ms) et l'axe des ordonnées représente la tension (Volt).
- Les courbes (A) représentent la sortie de la commande de la phase de la charge.
- Les courbes (B) représentent la première sortie de la commande de la phase de la décharge.
- Les courbes (C) représentent la deuxième sortie de la commande de la phase de la décharge.
- Les courbes (D) représentent la troisième sortie de la commande de la phase de la décharge.

III-5-2 Pour un déphasage $\theta=60^\circ$:

On a $R_a=145.032\Omega$, $R_b=20\ \Omega$, $C_1=10\mu F$, $T=1.28ms$,

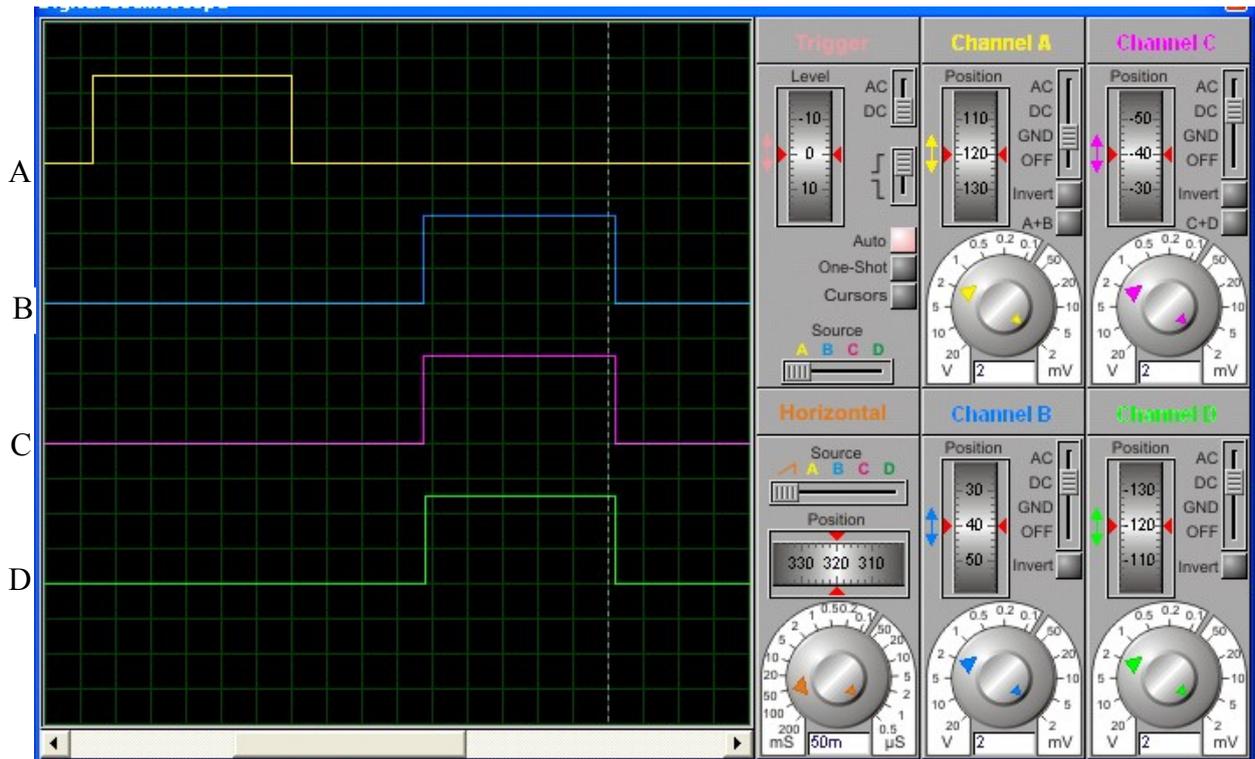
L'évolution des tensions des sorties de la commande en temps réel donnée par l'oscilloscope de simulation.

afin de visualiser la charge et la décharge des condensateurs au même temps, on augmentera l'échelle du temps (1 carreau correspond à 50ms), comme le montre la figure III-12



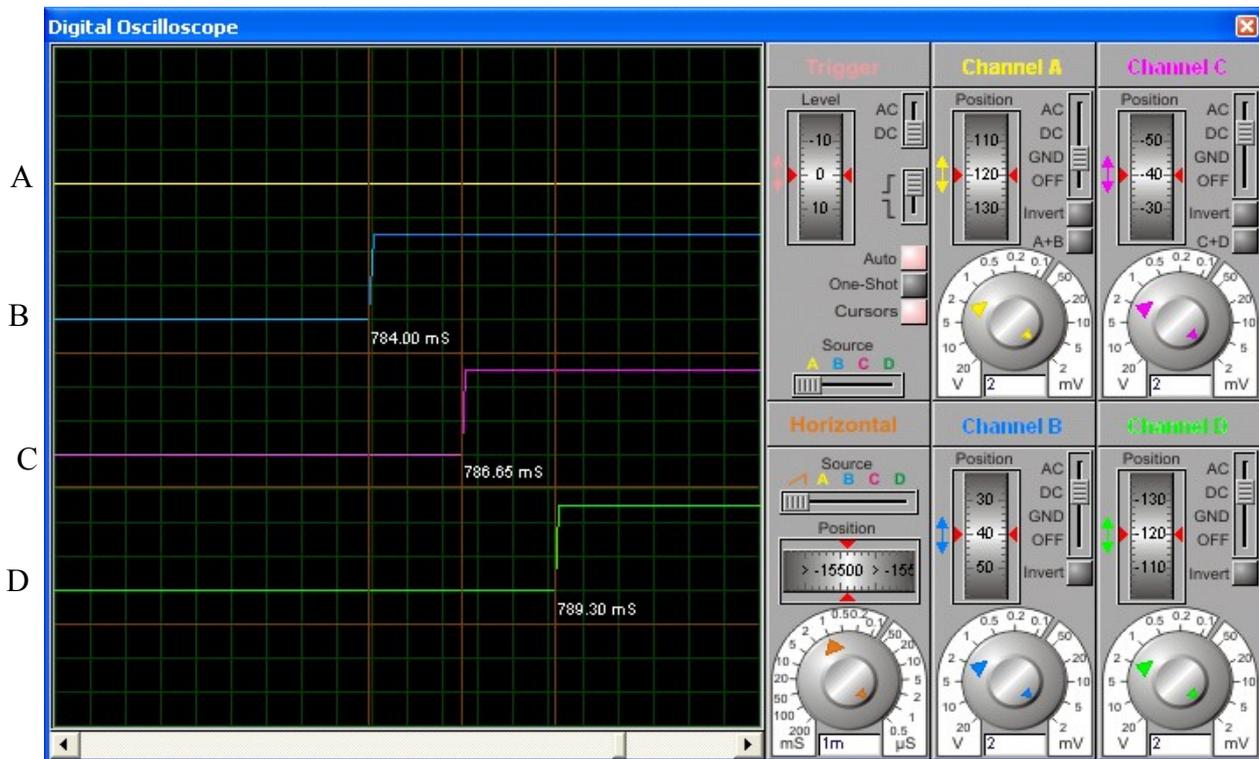
- Fig. III-12 : Simulation des sorties de la commande pour $\theta=60^\circ$ -

Pour visualiser le déphasage entre deux sorties successive de la commande, on va diminuer l'échelle du temps (1carreau correspond à 0.5ms) et on s'intéresse seulement à la phase de la décharge comme le représente la figure III-12



- Fig. III-14 : Simulation de la phase de la commande pour 120° -

Pour visualiser le déphasage entre deux sorties successive de la commande, on va diminuer L'échelle du temps (1carreau correspond à 1ms) et on s'intéressera seulement à la phase de la décharge comme le représente la figure III-15.



- FigIII-15 : Simulation de la phase de la décharge pour $\theta=120^\circ$ -

Observation :

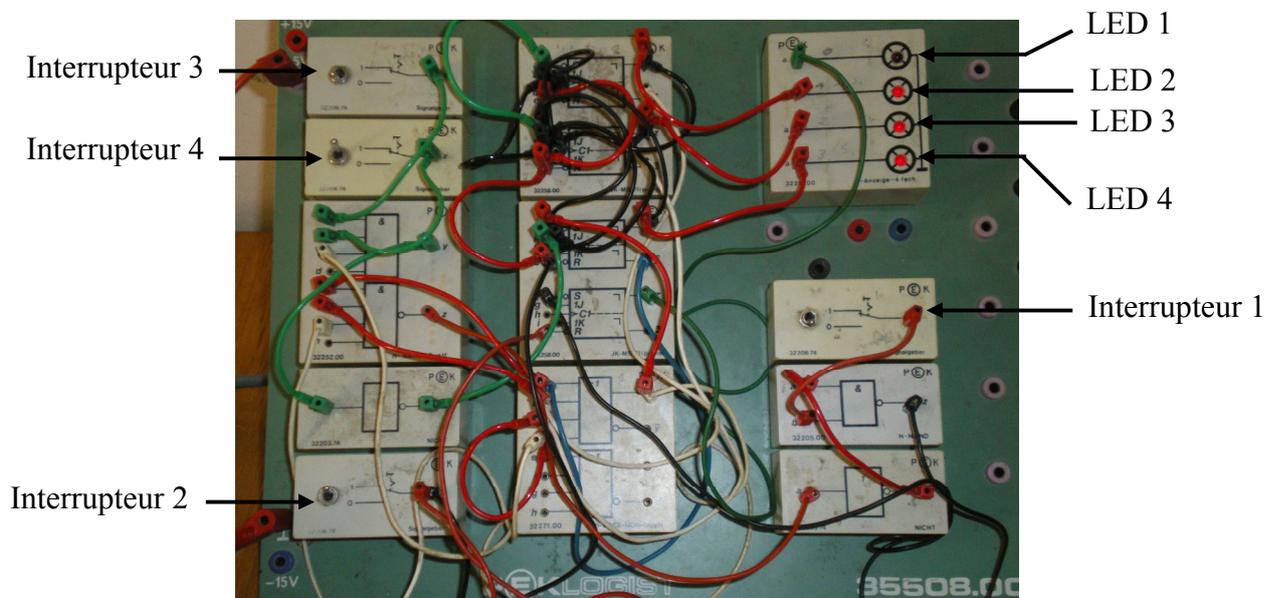
On voit que le déphasage entre la première sortie de la commande de la phase de la décharge et la deuxième est le même que celui entre la deuxième et la troisième ($T=2.62\text{ms}$).

Conclusion :

Les résultats de simulation répond au cahier de charge imposé et le déphasage entre deux sorties successives de la commande de la phase de décharge est le même donc c'est une commande triphasée avec un déphasage θ

III-6 Réalisation pratique :

La figure suivante représente une image du circuit de commande réalisé au laboratoire.



- Fig. III-16 : Essai pratique de la commande -

Constitution :

- deux boîtiers de deux bascules J K avec 1R, 1S, 1h fonctionnant à l'état bas(avec 0) formant un compteur synchrone et une bascule RS fonctionnant avec l'état bas (zéro).
- un boîtier de deux portes NAND avec 4 entrés.
- un boîtier de deux portes NOR avec 4 entrés.
- un boîtier d'une porte NAND avec deux entrés.
- deux boîtiers d'un inverseur chacun
- un boîtier de 4 LED chacune reliée à la sortie de la commande avec :

- la LED 1 reliée à la sortie de la bascule RS donc elle représente la charge des trois condensateurs.
 - la LED 2 représente la décharge du premier condensateur.
 - la LED 3 représente la décharge du deuxième condensateur
 - la LED 4 représente la décharge du troisième condensateur
- quatre interrupteurs avec :
- l'interrupteur 1 commande la phase de la charge.
 - l'interrupteur 2 commande la remise à zéro des bascules à la fin de la charge et de la décharge des condensateurs.
 - l'interrupteur 3 commande la phase de la décharge.
 - l'interrupteur 4 remplace le signal généré par le NE555.
- Le fonctionnement de la commande est suivant :
- Initialement tout les interrupteurs sont inactifs. En alimentant la commande on voit que toutes les LED sont éteintes.
- on ferme l'interrupteur 1, on remarque que la première LED 1 s'allume, donc la phase de la charge est débutée. En ouvrant l'interrupteur 1, on voit que la LED 1 reste allumée car les entrées R, S de la bascule RS sont à 1 donc état mémoire.
 - une fois les condensateurs chargés complètement, on ouvre l'interrupteur 2 et la première LED s'éteint. on ferme l'interrupteur 2 et la LED1 reste éteinte, donc la phase de la charge est terminée.
 - pour décharger les condensateurs, on ferme l'interrupteur 3 qui commande la décharge, on ferme l'interrupteur 4 puis on l'ouvre (car les bascules s'activent avec un front descendant de l'horloge) et on voit la deuxième LED allumée, donc le premier condensateur commence à se décharger. On ferme l'interrupteur 4 puis on l'ouvre, la troisième LED s'allume donc le deuxième condensateur commence a se décharger.
 - On ferme de nouveau l'interrupteur 4 puis on l'ouvre, la quatrième LED s'allume donc le troisième condensateur commence à se décharger.
 - On ferme l'interrupteur 4 puis on l'ouvre et on remarque que les LED 2, 3,4 reste allumée, donc la décharge complète des condensateurs est assurée.
- Une fois les condensateurs déchargés complètement, on ouvre l'interrupteur 2 et on voit que toutes les LED s'éteignent. Cet état correspond à l'état initial de la commande.
- Les résultats de cet essai pour un état bas de l'horloge (interrupteur 2) sont représentés dans le tableau suivant :

| Interrupteur1 | Interrupteur2 | Interrupteur3 | h | LED1 | LED2 | LED3 | LED4 |
|---------------|---------------|---------------|---|------|------|------|------|
| 0 | 1 | 0 | ↓ | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | ↓ | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | ↓ | 1 | 0 | 0 | 0 |
| 0 | 0 | 0 | ↓ | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | ↓ | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | ↓ | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | ↓ | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | ↓ | 0 | 1 | 1 | 1 |
| 0 | 0 | 1 | ↓ | 0 | 1 | 1 | 1 |
| 0 | 0 | 0 | ↓ | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | ↓ | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | ↓ | 0 | 0 | 0 | 0 |

On remarque que ces résultats sont conformes à la simulation sur le logiciel Proteus et à la théorie de commande élaborée.

Conclusion générale

Conclusion générale :

Notre travail est consacré au développement d'une commande à base d'un circuit logique, pour contrôler la charge et la décharge d'un banc de trois condensateurs dans un système triphasé à induction.

Premièrement, nous avons effectué une modélisation du système tout en l'assimilant à un circuit RLC. La simulation des équations régissant le système sous le logiciel Matlab nous a permis d'avoir l'évolution de son comportement en régime transitoire.

Dans le chapitre deux nous avons effectué une étude théorique du circuit de commande dont on a étudié les différents circuits logiques combinatoires et séquentiels.

Dans le dernier chapitre, nous avons élaboré le circuit de commande constitué de deux parties qui fonctionnent indépendamment :

- ✓ Partie asynchrone constituée d'une bascule RS destiné à la commande de la phase de la charge de banc de condensateurs.
- ✓ Partie synchrone constituée d'un compteur synchrone destiné à la commande de la phase de la décharge de banc de condensateurs, assurant un déphasage entre la décharge des trois condensateurs.

Après l'élaboration du circuit de commande nous l'avons simulé sous le logiciel Proteus. Les résultats obtenus sont conformes aux états imposés : L'indépendance des deux étapes (charge et la décharge des condensateurs) et le déphasage entre deux sorties successives de la commande de la phase de décharge est le même donc c'est une commande triphasée avec un déphasage θ .

Pour l'essai pratique, on a utilisé des boîtiers de porte logique. Les résultats de l'essai sont conformes à ceux de la simulation, donc aux états désirés.

ANNEXE

LM555/NE555/SA555

Single Timer

Features

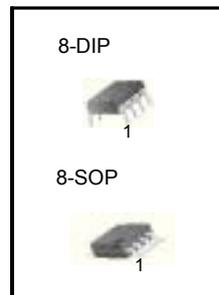
- High Current Drive Capability (200mA)
- Adjustable Duty Cycle
- Temperature Stability of 0.005%/°C
- Timing From ∞ Sec to Hours
- Turn off Time Less Than 2∞ Sec

Applications

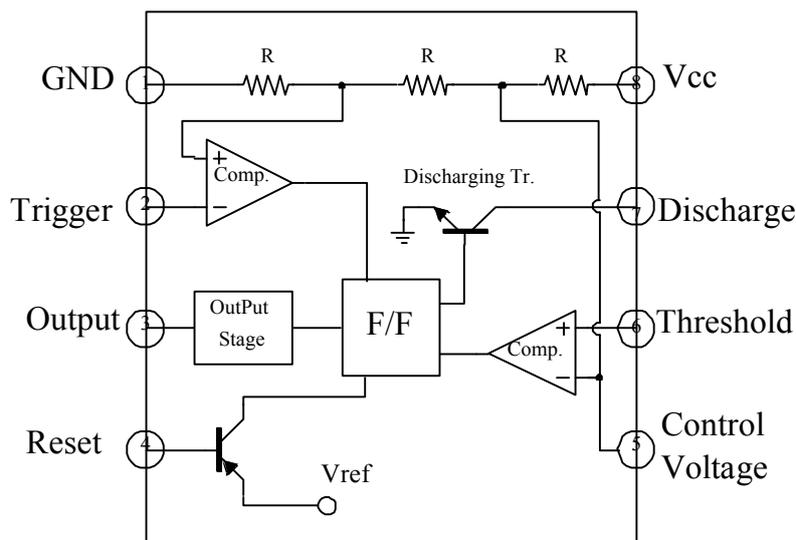
- Precision Timing
- Pulse Generation
- Time Delay Generation
- Sequential Timing

Description

The LM555/NE555/SA555 is a highly stable controller capable of producing accurate timing pulses. With a monostable operation, the time delay is controlled by one external resistor and one capacitor. With an astable operation, the frequency and duty cycle are accurately controlled by two external resistors and one capacitor.



Internal Block Diagram



Absolute Maximum Ratings (TA = 25°C)

| Parameter | Symbol | Value | Unit |
|---|--------|----------------------|------|
| Supply Voltage | VCC | 16 | V |
| Lead Temperature (Soldering 10sec) | TLEAD | 300 | °C |
| Power Dissipation | PD | 600 | mW |
| Operating Temperature Range LM555/NE555 SA555 | TOPR | 0 ~ +70 -40 ~ +85 | °C |
| Storage Temperature Range | TSTG | -65 ~ +150 | °C |

Bibliographie

BIBLIOGRAPHIE

[1]: J.M.BERNAR, “Pratique des circuits logiques”. Edition Breal, 2005

[2] C.Brie : “informatique industrielle, logique combinatoire et séquentielle, méthode, outil et réalisation” édition ellipse, 2002.

[3] A.HAMEL, étude des performances dynamiques du lanceur inductif linéaire, mémoire de magister, EMP 2003

[4] A. SAGANANSAN, S. BOYER, Les actionneurs électriques et l’aéronautique, Colloque CEMD, ENS Cachan, 4fevrier 1990, pp : 135-141

[5] : F.HOCINI, H. MOHELLEBI, M. ABDELAH, Etude théorique et expérimentale des caractéristiques dynamiques d’un lanceur électromagnétique, 2003