

Université Mouloud Mammeri de Tizi-Ouzou

Faculté du Génie Electrique et d'Informatique

Département d'Electronique

MEMOIRE DE MAGISTER

Spécialité : Electronique

Option : Micro-électronique

Présenté par :

ANNANE SAMIA

Thème

**Conception d'un microcapteur de pression,
humidité et température en technologie MEMS.**

Devant le jury d'examen :

Mr Belkaid Mohamed Saïd	Professeur à l' UMMTO	Président
Mr Laghrouche Mourad	Maître de Conférences à l'UMMTO	Rapporteur
Mr Bensidhoum Mohand Tahar	Maître de Conférences à l'UMMTO	Examineur
Mr Haddab Salah	Maître de Conférences à l'UMMTO	Examineur

Soutenue le : / 03 / 2011

Résumé

Les microsystemes (MEMS – Micro Eléctro-Mécanical – System) sont des composants miniaturisés réunissant des fonctions électroniques, mécaniques et optiques sur la même puce.

Les technologies microsystemes conjuguent les techniques de pointes de la microélectronique des semi conducteurs et des nouvelles techniques du micro usinage permettant ainsi la réalisation des systèmes entiers sur une puce (SOC – system on chip). En plus, cette intégration permettra de miniaturiser le système, d'améliorer ses performances et d'augmenter la sensibilité. Dans ce cadre vient l'objectif de cette thèse qui a pour but de concevoir un micro capteur de pression, humidité et température. Le dit capteur sera ensuite destiné à la collecte d'informations sur le climat pour dresser des bulletins météorologiques.

Après avoir décrit les différents procédés de fabrications des microsystemes compatibles microélectroniques et récapituler l'état de l'art des différentes principes de transduction des structures du capteur de pression, capteur d'humidité et capteur de température MEMS intégrés micro usinés, nous avons procédé à une simulation des différentes étapes technologiques nécessaire pour la réalisation du multi capteur à l'aide du logiciel Silvaco (Athéna) (2D). Cette partie a été effectuée au centre de développement des technologies avancées (CDTA).

La mise au point d'une filière technologique de fabrication demande de définir des opérations technologiques successives indépendantes et compatibles entre elles.

Mot clefs

Microsystemes, MEMS, Micro-usinage, Multi capteurs, Membranes, Simulation, Silvaco.

Remerciements

Je remercie ALLAH le tout puissant pour m'avoir donné le courage, la volonté et la patience de mener à terme ce présent travail.

Je tiens à remercier Mr LAGHROUCHE Mourad, maître de conférences à l'UMMTO, pour m'avoir proposé ce sujet, pour m'avoir fait bénéficier de ses compétences scientifiques et sa constante disponibilité. Il s'est toujours montré prêt à m'aider et à me prodiguer ses précieux conseils.

Le Professeur Mohamed Saïd BELKAID, doyen de la faculté de Génie Electrique et d'Informatique et Responsable du laboratoire de microélectronique appliquée, a accepté de présider le jury de soutenance, qu'il trouve ici mes remerciements les plus sincères.

Je remercie également les membres du jury qui ont bien voulu examiner le présent travail.

J'adresse mes vives reconnaissances à tous les membres du laboratoire d'équipe MEMS du «CDTA», (Centre de Développement des Technologies Avancées) à BABA HASSEN, Alger, qui m'ont accueillie dans ce laboratoire.

Mes remerciements vont également à mes chers parents qui m'ont toujours aidée et soutenue.

Mes vifs remerciements s'adressent particulièrement à mon fiancé qui, de différentes manières et durant tout le temps consacré à ce travail, m'a aidée, soutenue et assistée avec énormément de persévérance.

J'exprime également mes sincères remerciements à tous mes collègues et amis du laboratoire LATAGE qui m'ont aidé de différentes manières.

Sommaire

Introduction générale.....	1
-----------------------------------	----------

Chapitre I : Généralités sur la technologie MEMS

I. 1. Introduction.	3
I.2. Matériaux pour les microsystèmes compatibles aux circuits intégrés.....	3
I.2.1. Silicium.....	4
I.2.2. Polysilicium (silicium polycristallin).....	5
I.2.3. Oxyde de silicium SiO₂.	5
I.2.4. Nitrure de silicium.....	6
I.3. Les principaux procédés de fabrication des MEMS.	7
I.3.1. Dépôt de couches minces.	7
I.3.2. La photolithographie.....	7
I.3.2.1. Principe de la photolithographie.....	8
I.3.2.2. Réalisation d'un motif sur plaquette.....	9
I.3.3. Gravure	9
I.3.3.1. Gravure chimique.....	10
I.3.3.2. Gravure par voie sèche	11
I.4. Des processus spécifiques aux MEMS 12	12
I.4.1. Le micro usinage en surface 12	12
I.4.1.1. Procédés microélectronique et microsystèmes intégrés 13	13
I.4.2. Micro usinage en volume 15	15
I.5. La gravure anisotropique du silicium 16	16
I.5.1. Les différents types de micro usinage en volume 17	17
I.5.1.1. Le micro usinage en volume face avant 17	17
I.5.1.2. Le micro usinage en volume face arrière 18	18
I.5.1.3. Le micro usinage en volume face avant et arrière 19	19
I.6. D'autres procédés. 20	20
I.6.1 Le CMP 20	20
I.6.2. La technologie SOI 20	20
I.7. Les techniques d'intégration microsysteme 21	21

I.7.1. Intégration monolithique, Système sur Puce, SoC	22
I.7.2. Intégration hybride « puces nues », SiP, SoP	23
I.7.2.1. Chip On Board (puce sur circuit, CoB)	23
I.7.2.2. <i>System in Package (SiP)</i>	23
I.7.2.3. System on Package (SoP)	26
I.8. Conclusion	26

**Chapitre II : Les capteurs de pression, humidité
et température**

II.1. Introduction	27
II.2. Différents types de capteurs	27
II.2.1. Capteur de pression	27
II.2.1.1. Définition d'un capteur de pression	28
II.2.1.2. Capteur de pression capacitif	29
II.2.1.2.1. Principe de fonctionnement	29
II.2.1.3. Capteur de pression piézorésistif	31
II.2.1.3.1. La piezorésistivité	31
II.2.1.3.2. Facteur de jauge	32
II.2.1.3.3. Principe de fonctionnement	33
II.2.1.3.4. Positionnement de jauges piézorésistives sur le corps d'épreuve	35
II.2.2. Capteur de température	36
II.2.2.1. Les thermocouples	37
II.2.2.2. Les capteurs à jonction semi-conductrice	38
II.2.2.3. Capteur de température de type résistance	40
II.2.3. Capteur d'humidité	44
II.2.3.1. Types de capteurs d'humidité	46
II.2.3.1.1. Capteur optiques	46
II.2.3.1.2. Capteurs gravimétriques	46
II.2.3.1.3. Capteurs hygrométriques	47
II.2.3.1.4. Capteur résistif	48
II.2.3.1.5. Capteurs capacitifs	49
II.4. Conclusion	51

Chapitre III : Etude du multicapteur de pression, humidité et température

III.1. Introduction	52
III.2. rappel de la technologie de base.....	52
III.2.1.Le substrat.....	52
III.2.2. Oxydation du silicium.....	53
III.2.2.1. Importance de l'oxydation du silicium.....	53
III.2.2.2. Principe de l'oxydation thermique	54
III.2.2.3. Cinétique simplifiée de la croissance de l'oxyde.....	55
III.2.3. Les dépôts.....	56
III.2.3.1. Dépôt physique en phase vapeur (PVD).....	56
III.2.3.1.1. Evaporation thermique.....	56
III.2.3.1.2. La pulvérisation cathodique	57
III.2.3.2.Dépôt chimique en phase vapeur(CVD).....	58
III.2.3.2.1. Dépôt chimique en phase vapeur à basse pression (LPCVD)	58
III.3. Technologie des membranes.....	59
III.3.1. Introduction	59
III.3.2. Rôle de la membrane.....	59
III.3.3. Les membranes diélectriques	60
III.3.4. La filière technologique SiO₂ / SiN_x.....	60
III.3.4.1. Introduction	60
III.3.4.2. Problématique de la bicouche	61
III.3.4.3. Croissance thermique de l'oxyde de silicium.....	61
III.3.4.4. Dépôt LPCVD de nitrure de silicium.....	62
III.3.5. Réalisation de la membrane par la gravure KOH.....	62
III.3.5.1. Résistance de divers matériaux aux bains de gravure du silicium	63
III.3.5.1.1. Tenue de l'oxyde (SiO₂).....	64
III.3.5.1.2. Tenue du nitrure (Si₃N₄)	64
III.4. Etude de l'effet de l'humidité sur les polymères	64

III.4.1. Introduction	64
III.4.2. Définition d'un polymère.....	65
III.4.3. L'humidité relative.....	65
III.4.3.1. Nature dipolaire de l'eau	66
III.4.4. Diffusion de l'eau dans les polymères.....	67
III.5. Etude du capteur de température de type résistance.....	72
III.5. 1. Coefficient de température.....	69
III.5. 2. Méthode de mesure.....	69
III.6. Conclusion.....	70

Chapitre IV : Simulation du process technologique du multicapteur

IV.1. Introduction	71
IV.2. Description du multicapteur.....	71
IV.2.1. Choix du substrat	72
IV.2.2. La membrane diélectrique.....	73
IV.2.3. Le platine	74
IV.2.4. Le polyamide	74
IV.2.5. Métallisation.....	74
IV.2.6. Libération de la membrane	74
IV.2.7. Assemblage du micro capteur	74
IV.3. Processus de fabrication du multicapteur	76
IV.4. Simulation du processus technologique de fabrication du multicapteur sous le logiciel Silvaco.....	78
IV.4.1. Aperçu du logiciel SILVACO	78
IV.4.2. Génération d'un maillage de la structure.....	79
IV.4.2.1. Maillage de la structure simulée.....	80
IV.4.3. Définition du substrat.....	81
IV.4.4. Dépôt d'un matériau.....	82
IV.5. Simulation des étapes technologique.....	83
IV.5.1. Oxydation thermique	83

IV.5.2. Croissance d'oxyde thermique sur la face avant	83
IV.5.2. Dépôt d'oxyde sur la face arrière.....	84
Conclusion générale	88
Références bibliographiques	91
Annexe	96

Introduction générale

L'introduction de nouvelles technologies d'intégration de dispositifs électriques et non électriques sur la même puce ainsi que la miniaturisation des systèmes, entraîne une croissance des besoins pour la communication entre différents environnements : mécanique, électrique, électrochimique, thermique, fluide ou optique. Ces dernières années, on observe un grand intérêt vis-à-vis d'une nouvelle génération de microsystèmes dédiés à des applications portables et intégrant les communications sans fils. Ces dispositifs seront utilisés dans plusieurs domaines sensibles tel que le médical, l'automobile, la météorologie, les constructions antisismiques.

Aux cours des 25 dernières années motivé par des objectifs de performances et de réduction des coûts et par des perspectives de productions de masse, un travail important a été effectué pour miniaturiser toute sorte de systèmes mécaniques, électromécaniques. La diffusion des techniques de conception et de fabrication de la microélectronique a permis le développement de nouveaux dispositifs miniaturisés plus complexes et de plus en plus intégrés, appelés microsystèmes ou MEMS (Micro Electro Mechanical Systems), composants électromécaniques fabriqués à l'échelle du micron par des procédés technologiques issus de la microélectronique [1]. Ils associent sur un même substrat des capteurs et des actionneurs avec des circuits analogiques et numériques d'interface. En effet, les opérations d'oxydation, de diffusion, de dépôt de couches minces de la microélectronique se voient complétées par l'apparition de technique de micro usinage en volume et en surface du silicium [2]. Cette nouvelle micro technologie du silicium laisse entrevoir de nombreuses possibilités d'intégration de formes géométriques plus complexes. Cette possibilité de structuration en trois dimensions du silicium permet de créer des cavités, des poutres, des membranes et des structures suspendues [3].

L'association de la microélectronique sur silicium avec la technologie de micro-usinage a rendu possible la réalisation de systèmes sur puce. La thématique développée dans le présent travail se situe dans la conception d'un microcapteur de pression, d'humidité et de température.

Ce manuscrit est constitué de quatre chapitres et il est organisé comme suit :

Le premier chapitre décrit les différentes méthodes de fabrication des microsystèmes compatibles avec les procédés standards de la microélectronique mis en œuvre ces dernières

années ainsi qu'un descriptif sur les technologies d'intégration d'une puce de silicium dans un système à savoir l'intégration monolithique et l'intégration hybride.

Le deuxième chapitre récapitule l'état de l'art des capteurs de pression, d'humidité et de température avec l'exposition de leur cahier des charges ainsi que les techniques de transduction utilisées pour réaliser ces trois types de capteurs.

Dans le troisième chapitre après un rappel sur la technologie existante utilisée pour la fabrication de films minces (oxydation, dépôts...), nous allons étudier la structure multicapteur de pression, d'humidité et de température. Nous allons exposer le développement d'une technologie de membrane sur silicium micro-usiné ainsi que l'effet de l'humidité sur les polymides.

Le quatrième chapitre détaille la conception de notre structure multicapteur, nous allons présenter le processus technologique, c'est-à-dire les différentes opérations de fabrication. Des simulations seront menées avec le logiciel Athéna de Silvaco (2D) pour choisir les paramètres physiques et fixer les dimensions de cette structure.

Enfin, nous terminons notre travail par une conclusion générale où seront rassemblés nos principaux résultats et quelques perspectives.

Chapitre I

Généralités sur la technologie MEMS

I.1. Introduction

Dès les années 60, la gravure du silicium était un sujet d'étude à la fois pour la mise en évidence des défauts dans un cristal de silicium et pour la possibilité de graver un cristal de manière isotrope. Ce n'est que dans les années 75 que la mise en évidence du caractère anisotrope est apparue comme un élément permettant la réalisation de formes tridimensionnelles par l'usinage sélectif du substrat. Il est dorénavant possible de créer des membranes, des trous, des cavités et bien d'autres formes, de bénéficier de la remarquable qualité mécanique du silicium et ceci en utilisant des procédés chimiques, qui bien qu'agressifs, peuvent être compatibles avec les technologies du circuit intégré. Créer une membrane donnait la possibilité de mesurer par différence de capacité une variation de pression, réaliser une masse suspendue par des bras, de mesurer l'accélération... La voie était ouverte pour la fabrication de capteurs et de microsystèmes dès que l'électronique est associée, en bénéficiant de l'aspect collectif, du moindre coût, de la miniaturisation et de la simplicité du procédé de gravure chimique anisotrope [1].

Les microsystèmes sont des composants électromécaniques fabriqués à l'échelle du micron par des procédés technologiques issus de la microélectronique. Ils associent sur un même substrat des capteurs et des actionneurs avec des circuits analogiques et numériques d'interface.

I.2. Matériaux utilisés en microsystèmes compatibles avec les circuits intégrés

Le procédé de fabrication des dispositifs microsystèmes est basé sur les techniques de fabrication standard des circuits intégrés microélectroniques. Le matériau de base est bien entendu le silicium (Si) ainsi que ses dérivés tels que l'oxyde de silicium (SiO_2), le nitrure de silicium (Si_3N_4), le carbure de silicium (SiC) et ses oxy-nitrides (SiN_xO_y). Ces matériaux sont déposés comme une couche mince d'épaisseur qui varie entre une dizaine d'Ångström et plusieurs dizaines de micromètres. Divers métaux servent aussi des liaisons électriques ou comme surface d'accroche biochimique tel que l'aluminium, le titane, l'or, le tungstène ou le cuivre. On peut joindre à cette liste quelques polymères tels que la résine photosensible et les polyimides (PI) du groupe imide. Dans la suite, une brève description des ces matériaux les plus utilisés, sera détaillée.

I.2.1. Silicium

Le silicium est parmi les éléments les plus abondants sur la terre, il peut être facilement obtenu à partir du sable raffiné pour produire à la fin l'EG-silicium (Electronic Grade pureté 99.99%). L'énorme richesse d'informations accumulées sur le silicium et ses composés au cours des dernières décennies a permis d'innover et explorer de nouveaux domaines d'application s'étendant au-delà de la fabrication des circuits intégrés. Il devient évident que le silicium est la plate-forme appropriée sur laquelle les composants électroniques, mécaniques, thermiques, optiques, et même les fonctions de dynamique des fluides peuvent être intégrées. Des ultra pures plaquettes (wafer) d'EG-silicium sont disponibles aujourd'hui à des prix très bas pour l'industrie des circuits intégrés et ainsi pour les composants MEMS [2].

Le silicium possède une structure de type diamant, forme dérivée de la structure cubique à faces centrées (CFC). Il possède une bande interdite de 1,1eV, et d'ailleurs, comme la plupart des matériaux semi-conducteurs il peut être dopé avec des impuretés pour modifier sa conductivité [3]. Le silicium est un très bon conducteur thermique avec une conductivité thermique supérieure à celle de nombreux métaux et d'environ 100 fois supérieure à celle du verre.

L'élément silicium existe sous trois formes différentes: monocristalline, polycristalline ou amorphe (illustrées sur la figure I.1). Le silicium monocristallin est d'usage pour fabriquer des substrats circulaires de diamètre allant de 100 mm jusqu'à 300 mm dont l'épaisseur varie de 525 μ m jusqu'à 650 μ m. Une structure monocristalline est une structure atomique tridimensionnelle de même orientation cristallographique, qui s'appelle le grain, dans laquelle les atomes occupent des emplacements spécifiques. Le silicium épitaxiale et le diamant sont des exemples de matériaux qui présentent une structure monocristalline. Le silicium polycristallin, ou simplement "poly", et le silicium amorphe sont habituellement déposés comme des couches minces avec une épaisseur typique inférieure à 5 μ m. Dans un matériau polycristallin, l'orientation du réseau n'est pas la même dans tout le matériau. Les grains sont séparés par des joints de grains, qui sont des zones dans lesquelles le réseau cristallin est "perturbé" puisqu'il s'agit d'une transition entre deux orientations.

La plupart des métaux, comme l'aluminium et l'or, ainsi que le silicium polycristallin, présentent des exemples de cette structure. Dans une structure amorphe, les atomes de Si ne respectent aucun ordre et aucune orientation

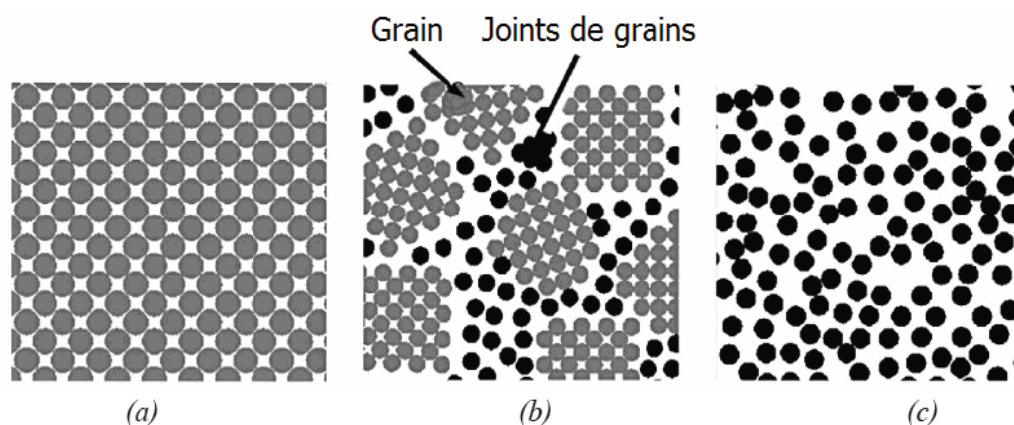


Figure I.1: Représentation schématique des structures (a) cristalline, (b) polycristalline, et (c) amorphe dans un matériau. (c) amorphe dans un matériau [3]

I.2.2. Polysilicium (silicium polycristallin)

Le silicium polycristallin est un matériau important dans l'industrie des CI ; il a fait l'objet de nombreuses études [3]. Comme le Si monocristallin, le Si polycristallin peut être dopé pendant ou après sa déposition en utilisant les techniques standard de traitement des CI. La résistivité du silicium polycristallin peut être modifiée par un dopage en impuretés à l'aide des mêmes méthodes développées pour le silicium monocristallin. L'ajout de l'élément Phosphore réduit le taux de dopage et augmente la résistivité, tandis que l'addition du Bore augmente le taux de dopage et, diminue la résistivité.

Le silicium polycristallin est aussi un matériau important et attrayant pour les MEMS. Il est le matériau structurel le plus souvent utilisé pour la fabrication des structures MEMS micro usinés en surface avec le SiO_2 comme matériau sacrificiel et le Si_3N_4 comme isolant électrique. Pour les applications CI et MEMS, la couche mince de polysilicium est généralement déposée à travers d'un processus connu sous le nom Low-Pressure Chemical Vapor Deposition (LPCVD) [4].

I.2.1.3. Oxyde de silicium SiO_2

Le silicium est un matériau qui retrouve un succès énorme également grâce à son oxyde stable qui représente une bonne isolation électrique. Contrairement au germanium, dont l'oxyde est soluble dans l'eau, ou à l'arséniure de gallium, dont l'oxyde est incapable de croître sensiblement en épaisseur [2]. Diverses formes d'oxydes de silicium (SiO_2 , SiO_x , etc...) sont

largement utilisées dans les processus standards de fabrication des CI grâce à leurs excellentes propriétés d'isolation électrique et thermique. Son module de Young est supérieur à celui du silicium.

Le dioxyde de silicium (SiO_2) est produit principalement par une oxydation thermique (croissance) du silicium se trouvant sur la surface du wafer. L'oxydation thermique du Si est effectuée à des hautes températures (de 900 à 1000°C) en présence de l'oxygène ou de la vapeur d'eau. L'oxydation thermique présente un processus auto-limité (le taux de croissance de l'oxyde diminue avec l'augmentation de l'épaisseur de la couche), l'épaisseur maximale de la couche obtenue en pratique est d'environ 2 μm , ce qui est largement suffisant pour de nombreuses applications [5] [6].

Les couches de SiO_2 pour les applications MEMS peuvent être déposées également par LPCVD en utilisant un processus appelé oxydation à basse température (LTO). Un avantage du procédé LPCVD, consiste dans la possibilité de doper le flux des gaz de source par d'autres éléments afin de doper la couche de SiO_2 déposée [4]. Comme exemple, c'est l'incorporation du phosphore sous forme de Phosphoro Silicate Glass (PSG). Le SiO_2 thermique, LTO, et le PSG sont des isolants électriques convenant pour de nombreuses applications MEMS. Les constantes diélectriques de l'oxyde thermique et de l'oxyde à basse température (LTO) sont égales à 3.9 et 4.3, respectivement [3].

I.2.1.4. Nitrure de silicium

Le nitrure de silicium (Si_xN_y) est largement utilisé dans l'industrie des CI grâce à ses propriétés diélectriques et mécaniques intéressantes. En effet, le nitrure de silicium est un matériau extrêmement dur ce qui le rend un matériau attrayant pour les applications dans lesquelles l'usure physique est une considération majeure. Son module de Young, de l'ordre de 323 GPa, est largement supérieur à celui du silicium avec des caractéristiques intrinsèques de la contrainte contrôlables par les spécificités du procédé de dépôt. En plus, le nitrure de silicium est un bon matériau de masquage efficace dans de nombreuses solutions de gravures alcalines [3] [4].

Le nitrure de silicium le plus répandu, de formule chimique Si_3N_4 , est largement utilisé en MEMS pour l'isolation électrique, la passivation, les masques de gravure et comme un

matériau structurel. Deux méthodes sont couramment utilisées pour déposer les couches minces de Si_3N_4 : LPCVD et PECVD (*Plasma enhanced chemical vapor deposition*).

L'utilisation du Si_3N_4 déposé par PECVD dans les applications micro-usinées a ses inconvénients en raison de son taux de gravure assez élevé par le HF (souvent plus élevé que celui de SiO_2 déposé par croissance thermique), et de la porosité de la couche. Contrairement à son homologue PECVD, le dépôt du Si_3N_4 par LPCVD est extrêmement résistant aux attaques chimiques, le rendant ainsi le matériau idéal pour de nombreuses applications micro usinées en volume et en surface. Il est couramment utilisé comme une couche isolante pour isoler les structures du dispositif du substrat parce qu'il possède une bonne résistivité.

I.3. Les principaux procédés de fabrication des MEMS

On peut classer les étapes de fabrications issues de la microélectronique sur silicium en trois catégories : Les techniques additives (dépôt de couches mince, épitaxie,...), les techniques sélectives ou de transfert de motifs telles que la photolithographie et les techniques soustractives de gravure.

I.3.1. Dépôt de couches minces

De nombreux procédés de micro usinage sont basés sur la technologie du dépôt de couches minces. Le choix de la nature d'une couche mince de métal à utiliser dans un microsysteme dépend essentiellement de l'application visée. Elles consistent à déposer des couches de différents matériaux les unes sur les autres depuis un gaz, un plasma, une solution aqueuse ou un état solide. On peut déposer des métaux, du poly silicium, des oxydes et nitrures de silicium, des polymères, etc. Les épaisseurs de couches obtenues et leurs caractéristiques (électriques, piézoélectrique, mécanique...) sont très dépendantes des procédés utilisés : PVD, CVD, oxydation, etc. Ces procédés dépendent des paramètres tels que la température, l'inclinaison du wafer et sa topologie et la composition de l'atmosphère dans la machine. On adjoint souvent une étape de traitement thermique après la déposition pour obtenir les caractéristiques désirées.

I.3.2. La photolithographie

Le principe de la photolithographie consiste à irradier un film de matériau photosensible, appelé résine ou resist (en anglais), au travers d'un masque où est définie l'image du circuit. Une partie de l'intensité lumineuse est absorbée par la couche, engendrant des modifications physico-chimiques de la résine, les zones exposées deviendront solubles, dans le cas des

résines positives, ou insolubles, quand il s'agit de résines négatives. Après une étape de développement, les motifs de la résine apparaissent, créant à leur tour un masque sur le substrat. Ce masque permet ensuite de délimiter les régions du substrat de silicium qui subiront un traitement (gravure, implantation).

I.3.2.1. Principe de la photolithographie

Cette opération consiste à déposer une résine photosensible en film mince et uniforme. Ces résines sont des composés organiques dont la solubilité est affectée par le rayonnement UV

Selon la source d'irradiation, plusieurs techniques permettent de transférer l'image du masque à la résine. Il peut s'agir de la lithographie par rayons X, par faisceaux d'électrons ou d'ions et la photolithographie.

Même si le développement technologique propose de nouvelles techniques capables de réduire significativement la dimension des motifs imprimés, la photolithographie reste la plus employée en industrie car elle permet des cadences de production élevées.

La figure I.2 présente les étapes de la photolithographie

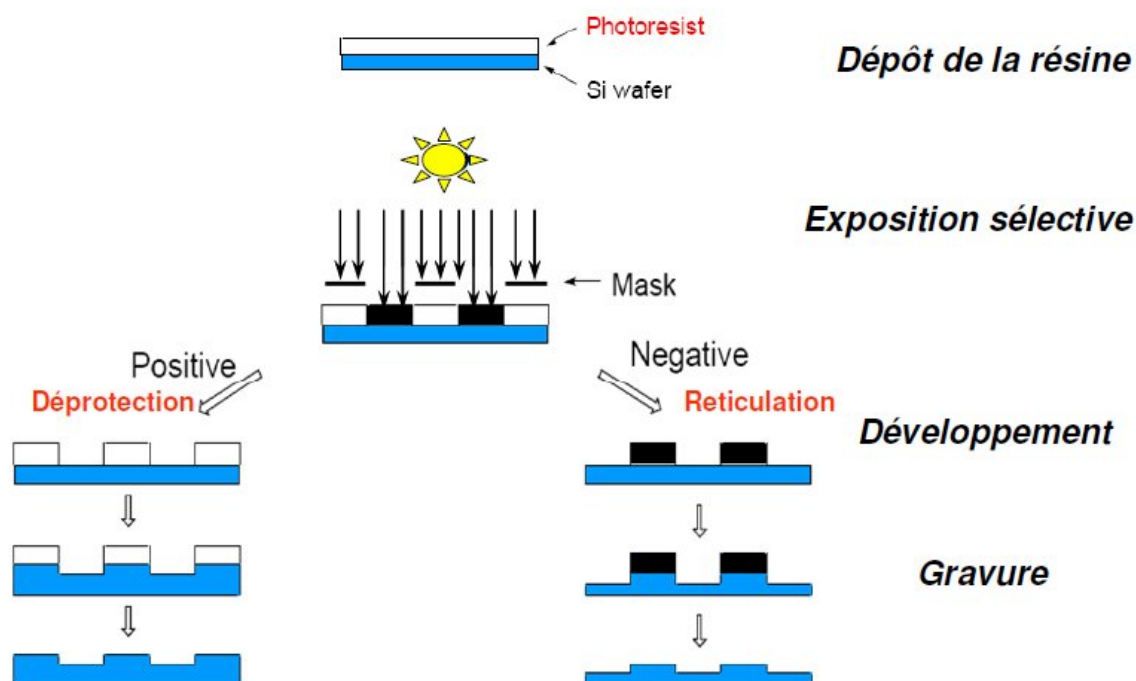


Figure I. 2: Principales étapes du procédé lithographique.

I.3.2.2. Réalisation d'un motif sur plaquette

En général l'opération de la photolithographie se déroule de la façon suivante [7]:

1. Etalement de la résine photosensible par centrifugation : le substrat de silicium est fixé par aspiration sur un support tournant, une quantité de résine est déposée sur le substrat, la force de centrifuge permet l'étalement de la résine de façon quasi uniforme en un film mince de quelques microns.
2. Séchage de la résine pour évacuer le solvant,
3. Exposition de la résine à un rayonnement ultraviolet à travers un masque,
4. Développement de la résine. Le bain de développement va dissoudre soit la partie de résine insolée dans le cas d'une résine dite positive, soit la résine non insolée dans le cas d'une résine négative,
5. La résine restante est ensuite retirée de la surface par des solvants chimiques puissants.

Dans le cas d'une résine positive, on retrouve après l'opération, exactement le même motif sur la couche gravée de la plaquette, que sur le masque de départ. Par exemple, à un motif de métal sur le masque (correspondant à un motif opaque), correspond le même motif d'oxyde restant sur la plaquette après gravure. Dans le cas d'une résine négative, on obtient sur la plaquette le motif complémentaire.

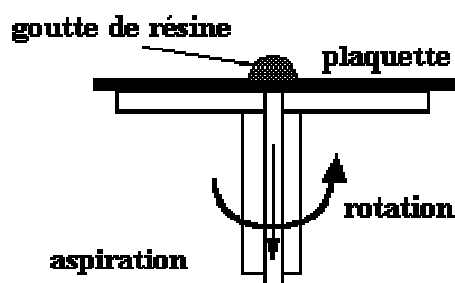


Figure I.3 : Tournette pour l'étalement de résine photosensible [7]

I.3.3. Gravure

La gravure est une méthode de transfert soustractive, c'est-à-dire que la structure est formée par un enlèvement de matière du substrat ou d'une couche sous-jacente via les ouvertures d'un masque de résine. Cette attaque chimique et/ou physique des parties de la surface non protégées par les masques peut être réalisée en milieu liquide (gravure humide) ou en milieu gazeux (gravure sèche par plasma).

I.3.3.1. Gravure chimique

La gravure par attaque chimique est la technique la plus répandue. Elle est obtenue en plongeant un substrat de silicium dans des bains chimiques après la phase de photolithographie. La vitesse d'attaque est fonction de la concentration des différents composants. Les produits d'attaque du silicium sont nombreux :

- EDP : éthylène diamine pyrocathécol ;
- KOH : mélange de potasse et d'eau ;
- HNA : acide fluorhydrique (HF) et acide nitrique (HNO_3) dilués dans de l'acide acétique (CH_3COOH)...

Les deux types de gravure peuvent avoir un caractère [8] :

- **Isotrope:** le profil de la gravure est symétrique dans toutes les directions de la région attaquée
- **Anisotrope:** une direction donnée est privilégiée, permettant d'obtenir des profils de gravure directionnels.

Les agents isotropes attaquent le silicium cristallin avec une cinétique sensiblement identique dans toutes les directions, formant ainsi des cavités aux contours arrondis (Figure I.4). La gravure est plus ou moins importante en fonction de l'agitation du bain.

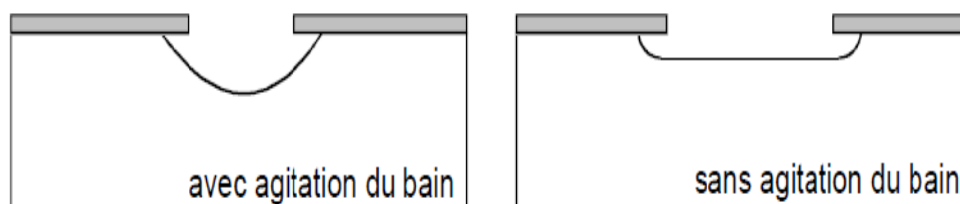


Figure I. 4 : gravure isotrope

Les agents anisotropes ont des directions d'attaque préférentielles liées au réseau cristallin. En effet, la structure cristallographique du silicium est de type cubique à faces centrées. Le plan cristallin principal $\langle 111 \rangle$ a la plus grande densité atomique, ce qui le caractérise par une cinétique d'attaque plus faible par rapport aux deux autres plans $\langle 110 \rangle$ et $\langle 100 \rangle$ (figure I.5).

Ainsi, quelle que soit l'orientation du wafer de silicium, le motif de gravure s'appuie sur les plans $\langle 111 \rangle$. Les sections gravées peuvent alors être triangulaires ou trapézoïdales (suivant un angle d'attaque de $54,7^\circ$) pour un wafer orienté $\langle 100 \rangle$; elles sont à flancs verticaux pour des wafers $\langle 110 \rangle$. Cependant, les défauts de positionnement ou d'orientation du silicium peuvent perturber considérablement les géométries (problèmes de surgravures). Les motifs complexes sont aussi difficilement réalisables.

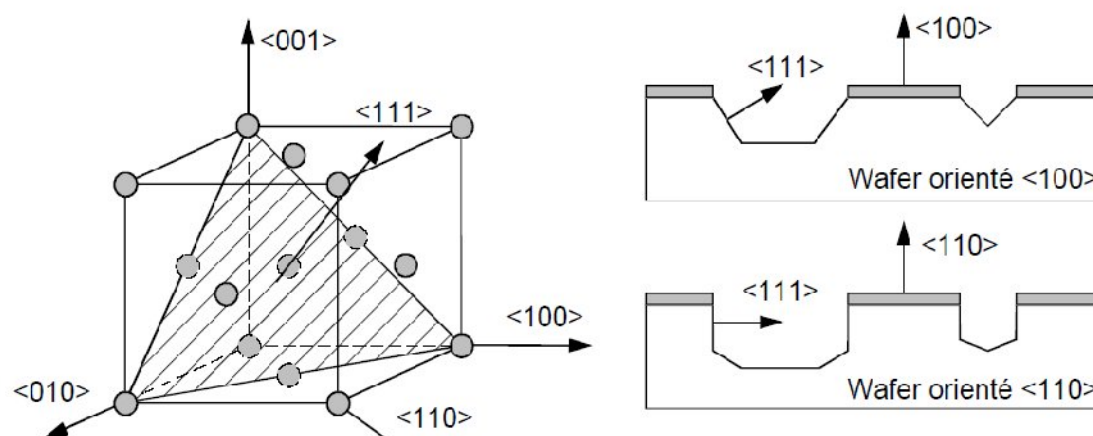


Figure I. 5 : Gravure anisotrope [3]

I.3.3.2. Gravure par voie sèche

Si la gravure humide permet l'usinage de volume du silicium (sur plusieurs dizaines, voire centaines de microns de profondeur), cette technique est fortement dépendante de la structure du silicium, rendant impossible la réalisation de certaines géométries. Les techniques utilisées en gravure sèche (laser, plasma) attaquent verticalement le silicium, permettant la création de motifs courbes. Cependant la profondeur de gravure n'excède pas quelques microns (on parle d'usinage de surface) pour les procédés classiques, ce qui limite fortement leur champ d'application. La technique la plus répandue est la gravure par plasma schématisée en figure I.6. Le plasma utilisé est un gaz ionisé possédant sensiblement le même nombre de particules chargées positivement et négativement. La gravure est effectuée dans une chambre à vide à l'aide d'un bombardement d'ions qui arrachent des atomes de silicium sur les parties non protégées du wafer, la protection ayant été réalisée au préalable par micro photolithographie. Cette dernière méthode est plus intéressante car elle permet d'augmenter considérablement la densité des ions réactifs et ainsi la vitesse de gravure.

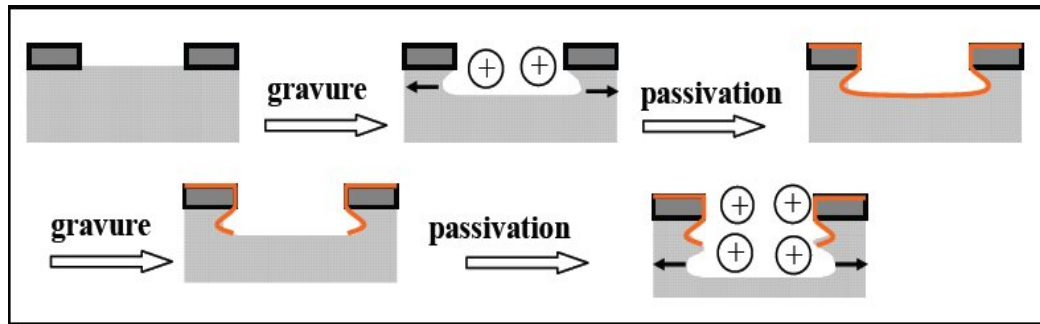


Figure I.6: Principe de la gravure DRIE [9].

I.4. Des processus spécifiques aux MEMS

I.4.1. Le micro usinage en surface

Cette technique repose sur la gravure sélective de couches sacrificielles et structurales. Chaque couche peut être gravée pour lui donner une forme. Une fois l'empilement terminé, les couches dites sacrificielles sont dissoutes sélectivement vis-à-vis des couches dites structurales qui constituent alors la structure auto assemblée. Originellement employés pour la fabrication de circuits intégrés, les matériaux utilisés sont du poly silicium LPCVD, des oxydes et nitrure de silicium. En utilisant la sélectivité de gravure entre ces matériaux, une libération de couches peut être réalisée, permettant la fabrication de structures tridimensionnelles auto assemblées. La figure I.7 montre un schéma en coupe d'une technologie de micro usinage en surface et la figure I.8 un exemple de structure micro-usinées en surface [10].

Les limites de ce type de procédé sont les forces de capillarités, elles ont tendance à faire coller les couches entre elles lors de l'étape de l'enlèvement de la couche sacrificielle.

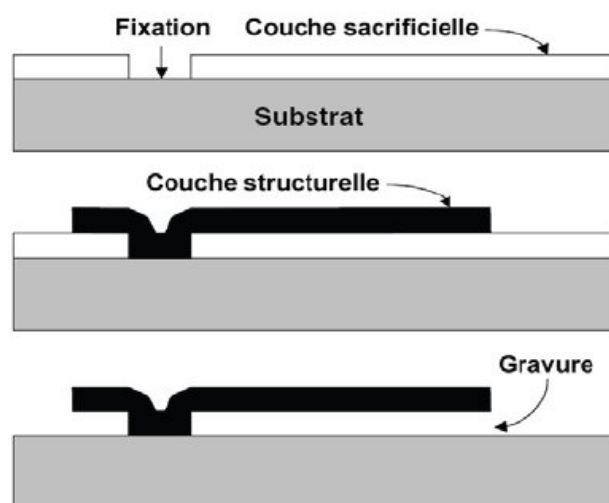


Figure I. 7 : Micro usinage de surface [10]

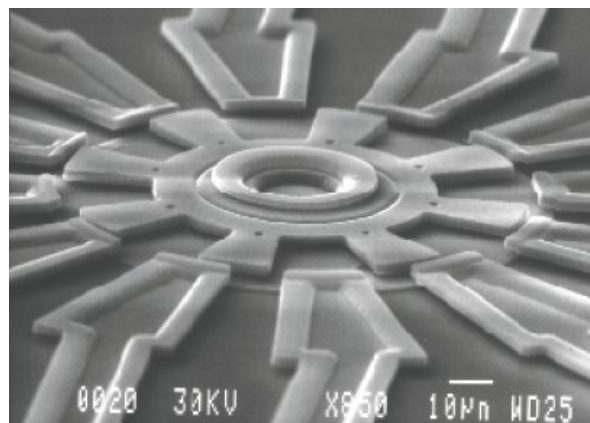


Figure I. 8 : Exemple de structure micro-usinée par gravure en surface (micromoteur, source SANDIA National Labs) [11]

Ces procédés sont cependant incompatibles avec les procédés standards de la microélectronique, les wafers possédant une partie électronique ne peuvent parfois pas être traités en poste-process. La raison est principalement thermique, les couches structurales de poly silicium sont déposées à des températures dépassant largement le budget thermique : les couches de métallisation supportent mal ces températures et les profils de dopage du silicium sont à même de changer selon la température. Pour remédier à cela, plusieurs techniques ont été développées.

I.4.1.1. Procédés microélectronique et microsystèmes intégrés

a) Les procédés intégrés

Les structures suspendues sont réalisées durant le process de fabrication de la partie CMOS, ce qui impose un agencement de la géométrie, une compatibilité aux niveaux des masques (notamment pour que l'étape de gravure de la couche sacrificielle n'endommage pas la partie électronique). Les couches de poly silicium sont donc déposées avant les parties de métallisation mais celles-ci sont en nombre très limite, (figure I.9).

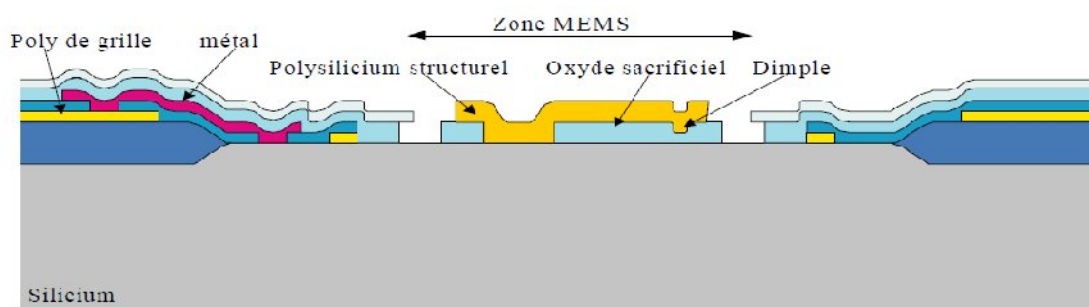


Figure I. 9 : Schéma en coupe d'une technologie de micro usinage en surface [1]

b) Les procédés avec les parties électroniques enterrées

Cette solution développée dans les laboratoires Sandia [1] consiste à graver à l'aide d'une gravure silicium anisotrope des tranchées dans lesquelles seront fabriquées les structures suspendues, les parties électroniques seront réalisées par la suite à côté de ces tranchées pour enfin enlever les couches sacrificielles qui bouchaient les tranchées. Cette technique présente les avantages de protéger les structures en poly silicium avec les oxydes pendant les étapes de fabrication CMOS et de rendre les deux processus relativement indépendants (aux connections mécaniques-électriques près). La figure I.10 présente cette structure.

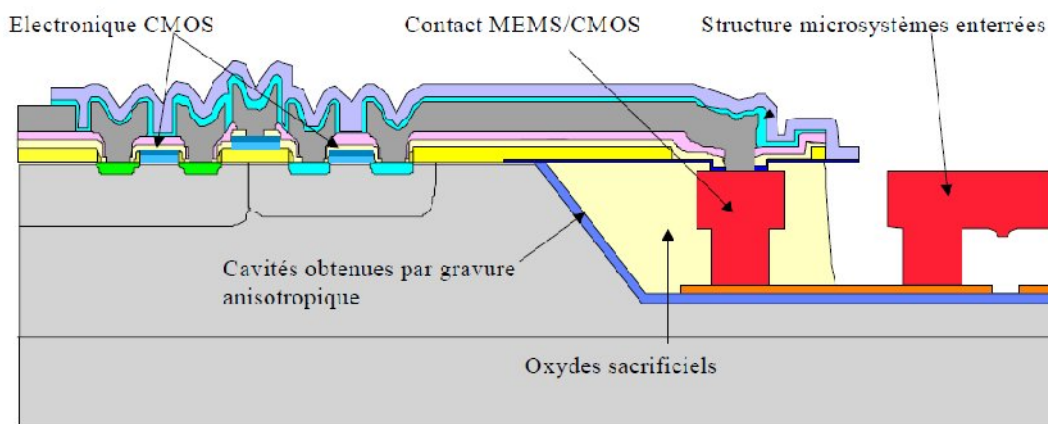


Figure I. 10 : Schéma en coupe d'une technologie MEMS intégrée avec parties micro-système enterrées [8]

c) Les micro-systèmes post-process

Dans cette solution, les couches de poly silicium sont déposées en dernier sur une technologie CMOS. Pour cela, on remplace la métallisation par le tungstène par exemple, et on refait la métallisation d'aluminium sur les contacts pour finir. Mais cela présente le désavantage d'avoir à modifier le processus CMOS, des problèmes de contraintes résiduelles importantes dans le tungstène et le poly silicium apparaissent également. (Figure I.11).

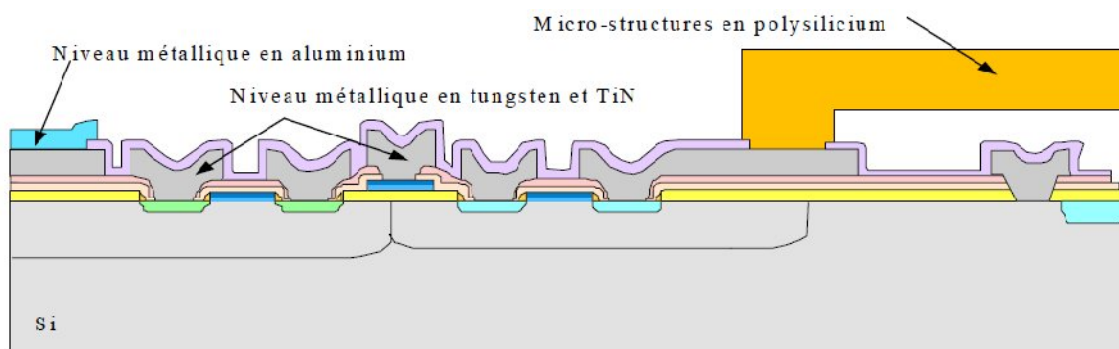


Figure I.11 : Schéma en coupe d'une technologie micro-système intégrée avec parties déposées et gravées après l'électronique et l'usage de niveaux métalliques en tungstène [8]

I.4.2. Micro usinage en volume

Cette technique s'appuie sur une gravure chimique anisotrope et sélective du silicium. Différentes solutions peuvent être utilisées pour attaquer sélectivement certains plans cristallins du silicium afin de libérer des structures (masses, membranes, poutres, ponts, etc...).

Il existe deux raisons pour lesquelles cet usinage en volume est une solution viable pour les microsystèmes :

- le silicium peut être gravé de manière anisotrope en utilisant des produits spécifiques tels l'hydroxyde de potassium KOH, le tétraméthyl ammonium hydroxyde (TMAH), l'éthylène diamine pyrocatecholé (EDP) ou l'hydrazine N_2H_4 . La forme finale du système est alors fixée par les plans cristallographiques du silicium,
- des couches minces comme les nitrures de silicium ou son oxyde peuvent servir de couches de masquage pendant l'étape de gravure et ainsi protéger certaines régions du substrat.

Dans la plupart des cas, la 2ème armature est localisée sur un autre substrat. Il devient alors nécessaire d'assembler les deux composantes (collage, soudure anodique ou wafer bonding...).

La figure I. 12, illustre le principe de réalisation de ce type de gravure. Une ou plusieurs couches structurelles sont déposées et gravées à la surface du silicium. Puis, en fin de procédé de fabrication, une attaque anisotrope du silicium est réalisée pour libérer les structures mécaniques. Les temps de gravure sont longs (quelques heures) et les solutions utilisées sont délicates à manipuler et polluantes. (Voir figure I.13).

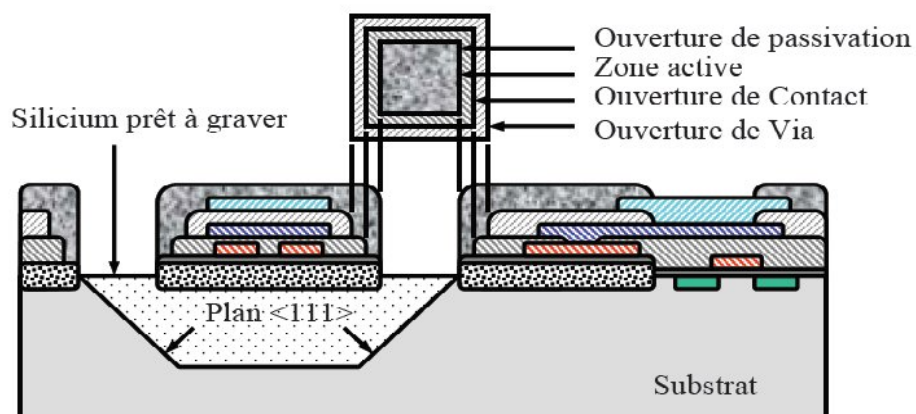


Figure I. 12 : Schéma en coupe d'une technologie de micro usinage en volume compatible CMOS [10]

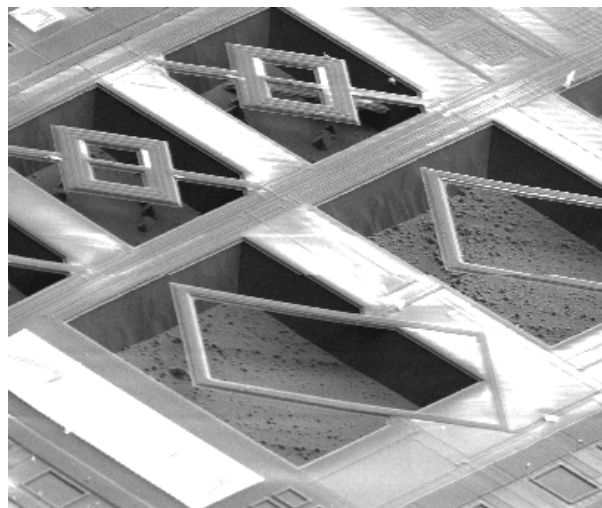


Figure I. 13 : Exemple de structures micro-usinées par gravure en volume par FSBM [10]

I.5. La gravure anisotropique du silicium

La gravure anisotropique du silicium est une réaction chimique en phase liquide entre la solution de gravure et le silicium et dont la cinétique est commandée par l'orientation cristallographique des surfaces de contact. En effet la vitesse de gravure dépend de l'orientation cristallographique de la surface en contact avec la solution. Par exemple les faces (111) du silicium ont des vitesses de gravure de plusieurs ordres de grandeurs inférieurs à celui du plan (100) [1] [5].

Les solutions les plus souvent utilisées pour la gravure anisotropique du silicium sont l'hydroxyde de potassium (KOH), qui offre une très grande anisotropie mais a le défaut d'être peu sélectif envers l'aluminium ce qui pose des problèmes quant aux plots de connexions dans les technologies CMOS. De plus, la présence d'ions potassium qui sont des polluants des circuits CMOS est extrêmement gênante pour la compatibilité avec les procédés microélectroniques. Les vitesses de gravure typiques du silicium dans une solution de KOH à 80°C sont de $1\mu\text{m}\cdot\text{mn}^{-1}$ et de $20\text{ Angstrom}\cdot\text{mn}^{-1}$ pour l'oxyde de silicium.

Cette gravure a pour intérêt de fabriquer des microstructures suspendues en définissant simplement une ouverture vers le silicium du substrat.

On peut noter que la solution commence par consommer le plan (100) tout en formant les plans d'arrêts virtuels (111). L'effet de bord sur les parties convexes crée des plans (314)

permettant de libérer complètement la structure et d'obtenir une cavité en forme de pyramide inverse. Le résultat d'une telle gravure peut alors être observé sur la photo MEB de la figure I.14 où l'on voit une structure en pont au-dessus d'une cavité paramédicale.

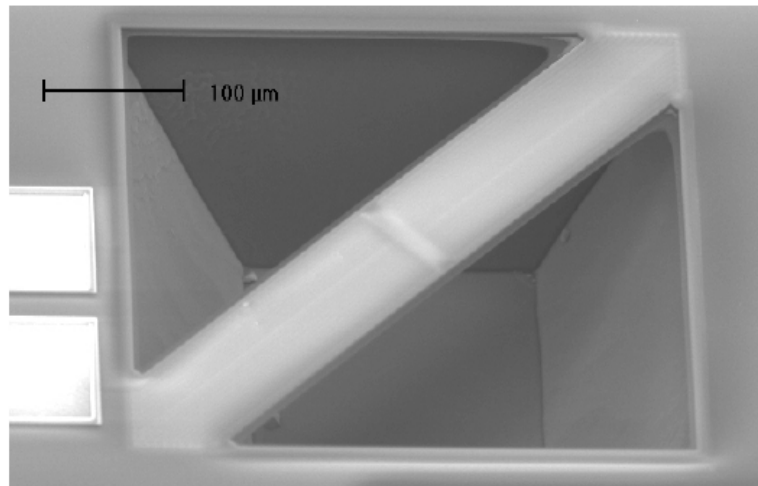


Figure I.14: Photo MEB d'une microstructure en pont obtenu par micro usinage en volume par gravure anisotropique du silicium du substrat [1]

I.5.1 Les différents types de micro usinage en volume

I.5.1.1 Le micro usinage en volume face avant

Le micro usinage en volume face avant compatible CMOS permet d'obtenir facilement des structures suspendues sans étapes de lithographies supplémentaires. La figure I.15 montre les différentes structures qu'il est possible d'obtenir, une structure suspendue en forme de pont (a), poutre (b) ou membranes suspendues par des bras de support (c).

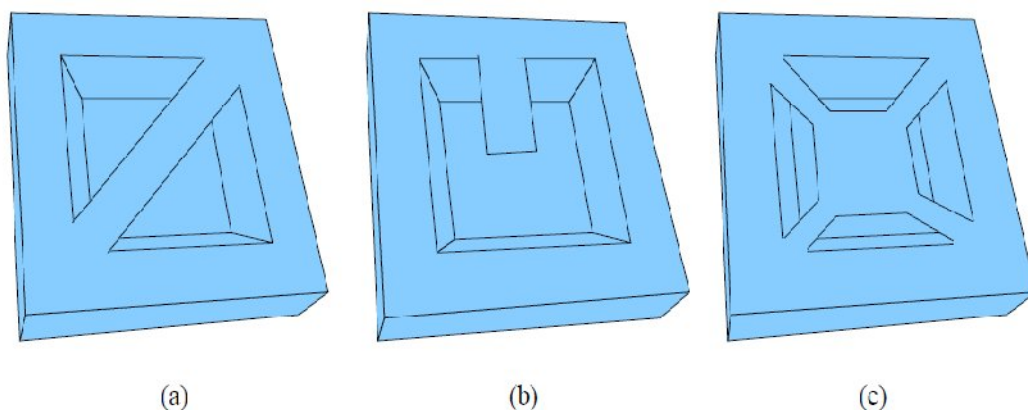


Figure I. 15: Schéma des différentes microstructures que l'on peut obtenir par micro usinage en volume face avant [8].

En opérant une gravure assez longue, il est possible aussi de traverser l'épaisseur du wafer de manière à laisser une masse suspendue à une membrane. La figure I.16 montre une membrane suspendue par quatre bras de support et à laquelle est accrochée une masse en silicium de forme tronconique. On remarque au passage que la forme coudée des bras de support est une méthode pour retarder la gravure de la masse centrale par les effets d'arrêtes au moment de la gravure anisotropique. De fait la masse suspendue de ce type peut alors faire office de masse sismique dans des applications de capteurs inertiels ou de masse thermique.

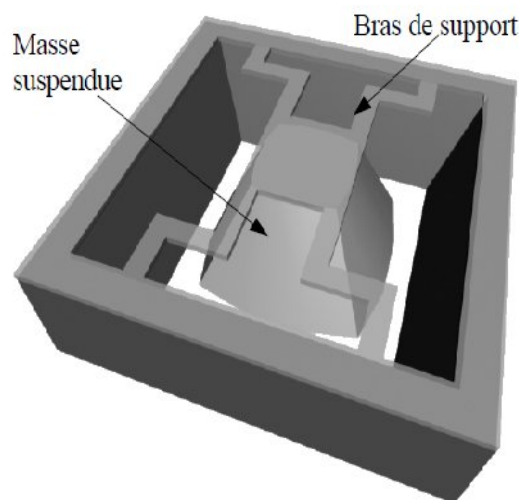


Figure I.16 : Schéma d'une structure à masse suspendue obtenue en micro usinage en volume face avant [1]

I.5.1.2. Le micro usinage en volume face arrière

Le micro usinage en volume face arrière nécessite quant à lui une étape supplémentaire de lithographie de manière à créer un masque pour la gravure anisotropique. Cette étape de lithographie doit être alignée par rapport à la face avant, ce qui nécessite l'emploi d'un aligneur double face. De plus cette technique impose de travailler au niveau wafer et non au niveau puce comme c'était le cas pour le micro usinage de surface en face avant. La figure I.17 montre une membrane obtenue par gravure en face arrière, c'est cette technique qui est employée dans les capteurs de pressions ou la déflexion de la membrane suite à une différence de pression entre ces deux faces est mesurée. Notons aussi que la cavité formée sous la membrane peut être formée par collage du dispositif sur une surface de silicium (wafer bonding) et mettre ainsi une référence de pression dans la cavité, on a alors un capteur de pression absolue.

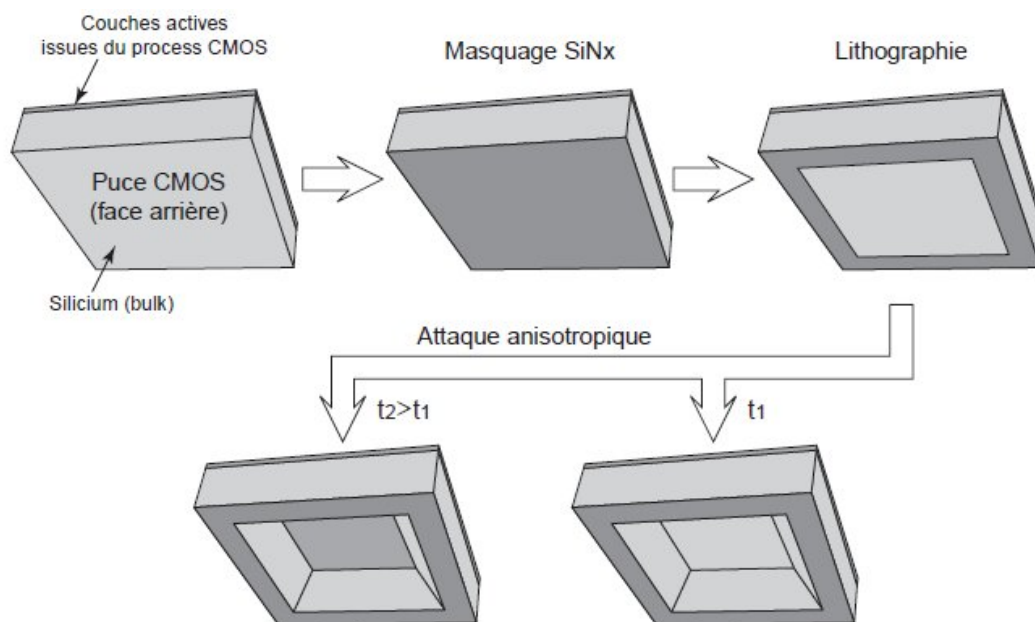


Figure I. 17 : Schéma des différentes structures résultant d'un micro usinage en volume face arrière [12]

I.5.1.3. Le micro usinage en volume face avant et arrière

En combinant le micro usinage en volume face avant et arrière, il est possible d'obtenir des structures suspendues avec masse attachée. L'intérêt de cette méthode est que la gravure va s'opérer des deux cotés en même temps ce qui va diminuer le temps de gravure nécessaire pour suspendre complètement une masse de silicium. De plus la taille minimum des ouvertures à pratiquer sera plus petite. La figure I.18 montre un schéma en coupe d'une structure à masse suspendue.

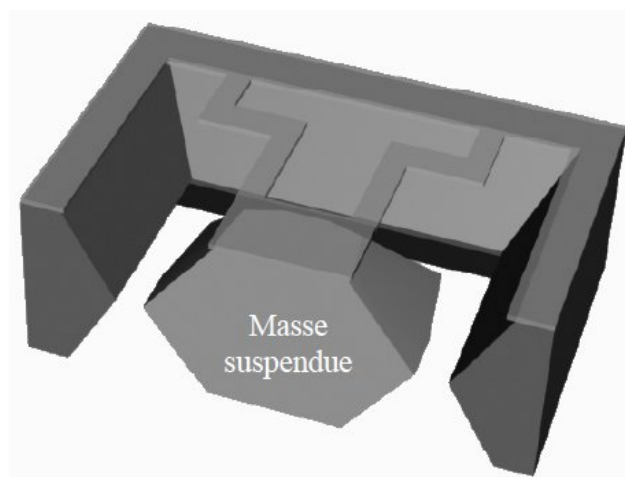


Figure I.18 : Schéma en coupe d'une structure à masse suspendue obtenue en micro usinage face avant et arrière. [12]

I.6. D'autres procédés

Les deux technologies précédemment présentées sont caractéristiques des procédés MEMS mais la spécialisation par rapport aux procédés standards CMOS se trouve aussi dans des utilisations spécifiques de procédés standards. Que ce soit sous la forme d'une introduction de nouveaux matériaux (par exemple les matériaux piézoélectrique) ou bien de paramètres différents en épaisseur ou précision, l'essentielle est de rester compatible pour l'intégration avec les circuits CMOS inscrits dans le wafer et qui représente toute la partie électronique de commande ou de traitement de l'information. La tendance va vers un recouvrement en termes de précision et de performance entre la miniaturisation des procédés classiques et les approches silicium.

Nous présentons maintenant certains procédés issus eux aussi de l'industrie du silicium et qui possèdent un intérêt particulier pour les MEMS, soit par leur utilisations adaptée soit par leur translation de la microélectronique vers la miniaturisation des systèmes mécanique.

I.6.1 Le CMP

Le CMP (chemical and mechanical polishing, polissage chimico mécanique) est la solution de planarisation la plus employée. Dans le cas des microsystèmes, cette étape sert principalement pour aplanir les couches sacrificielles. En effet, le dépôt des oxydes est dit conforme donc il suit la topologie des couches précédentes et si le procédé global comprend un grand nombre d'étapes, le relief qui s'ensuit ainsi que les décalages peuvent produire des défauts ou des disfonctionnements. Les couches d'oxyde sont donc aplanies pour pouvoir déposer les couches structurelles sur une surface plutôt plane. Dans certains cas, il n'est pas grave que les couches ne soient pas totalement planes, dans d'autres cas, où l'on doit avoir déplacement ou frottement d'une surface sur l'autre, elles deviennent fonctionnelles donc la planéité et l'état de surface sont importants [13].

I.6.2. La technologie SOI

SOI signifie Silicon On Insulator. Dans cette technologie le wafer en silicium monolithique est remplacé par un wafer en trois parties : une fine couche de silicium en surface (de quelques centaines d'Angstroms à plusieurs microns), une couche de matériau isolant (typiquement une centaines d'Angströms), et le reste de substrat en silicium. Cette technologie apporte de meilleurs performances en microélectronique : en haute fréquence, par rapport à la tenue aux radiations, en température. De plus la consommation est réduite par

rapport aux technologies CMOS traditionnelles. Dans le domaine des MEMS, on peut tirer partie de cette technologie en utilisant la couche d'isolant souvent l'oxyde SiO_2 comme couche sacrificielle. Cela permet d'obtenir des parties mobiles en silicium monocristallin. En effet en effectuant une gravure anisotrope DRIE de la première couche de silicium monocristallin puis une gravure isotrope en phase aqueuse du SiO_2 , on libère les structures de la première couche comme le montre la figure I.19.

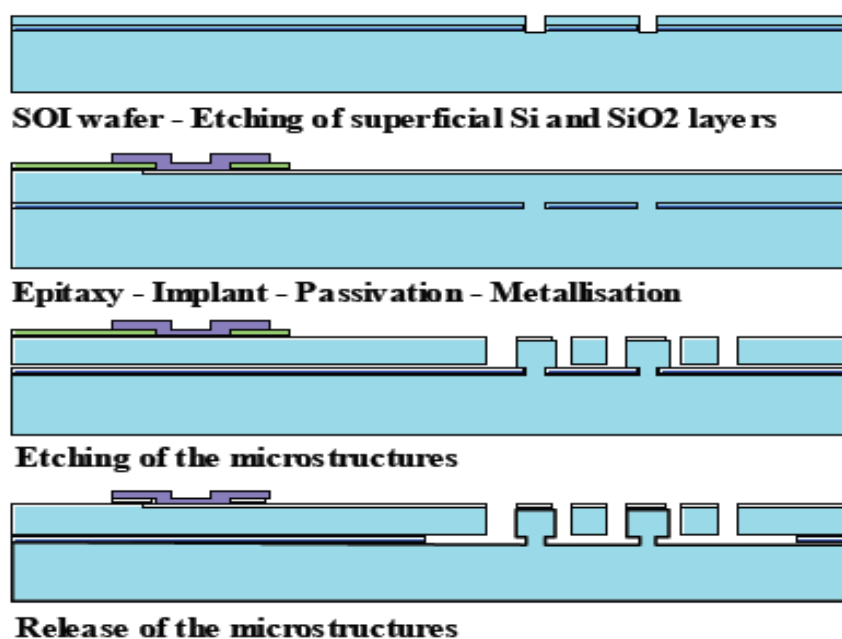


Figure I. 19: Schéma en coupe de la technologie de micro usinage sur SOI [13]

Ces structures résolvent certains problèmes des circuits intégrés conventionnels, tels que :

- la sensibilité aux radiations,
- la consommation électrique, due aux courants de fuite,
- le besoin d'une valeur minimale de tension,
- les limitations dans l'utilisation de hautes tensions.

I.7. Les techniques d'intégration des microsystèmes

La voie d'intégration monolithique de microsystèmes n'est pas toujours possible et le plus souvent il faut se tourner vers des techniques d'assemblage Système in Package (SiP). Cet assemblage, au sens large, joue un rôle très important dans le domaine de l'électronique pour la miniaturisation des systèmes. Son enjeu est de taille et la conception non triviale lorsque l'on doit intégrer des systèmes hétérogènes. En plus des contraintes d'assemblage courantes

connues pour les circuits intégrés électroniques, les microsystèmes nécessitent souvent le développement de nouvelles pratiques d'encapsulation qui tiennent compte des spécificités MEMS (Micro Electro Mechanical Systems).

L'assemblage de systèmes complexes bénéficie d'un effort de miniaturisation surfacique et volumique présent à tous les niveaux, de l'échelle nanométrique jusqu'à l'échelle centimétrique.

Nous allons présenter les techniques actuelles utilisées pour le conditionnement et l'intégration d'une puce de silicium nue dans un système. Nous aborderons l'intégration monolithique (System on Chip, SoC), l'intégration hybride (Système in Package, SiP) et l'intégration émergente qui propose de fonctionnaliser le support (Système on Package, SoP). La figure I.20, présente une illustration de ces techniques.

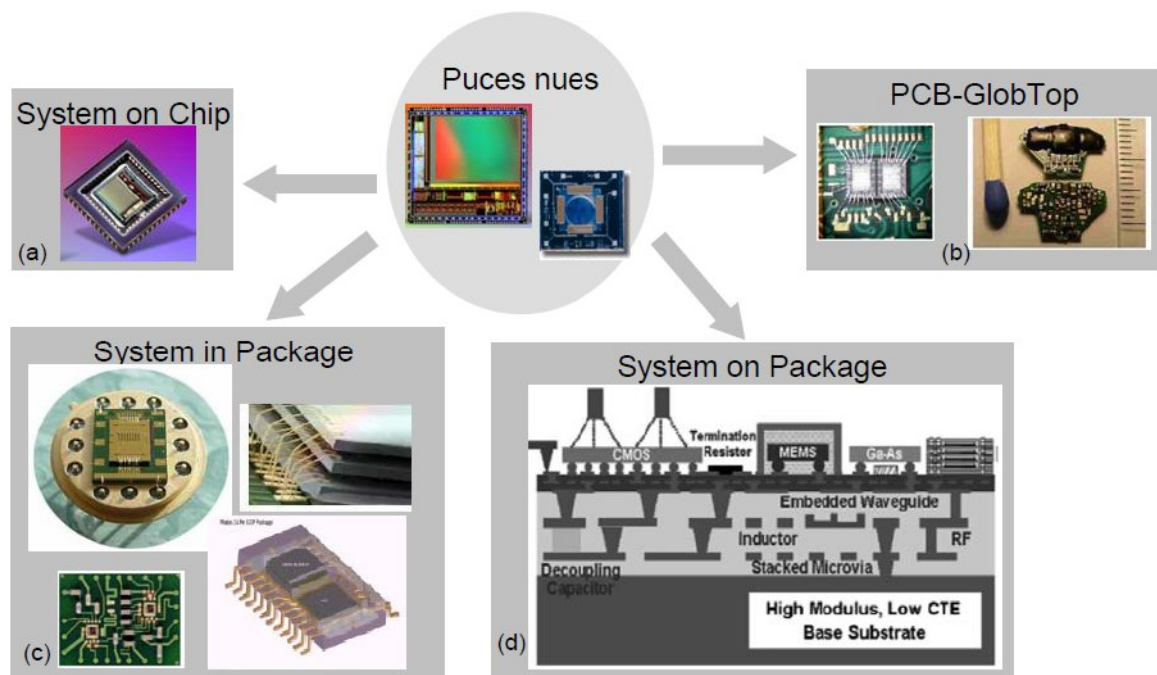


Figure I.20 : Quatre techniques d'intégration de puces nues [14]

I.7.1. Intégration monolithique, Système sur Puce, SoC

Cette technologie d'assemblage Système sur Puce (System on Chip, SoC), illustrée par un capteur d'image Motorola Figure I.20(a), est essentiellement utilisée pour la réalisation de systèmes dont la technique de fabrication est compatible avec la filière CMOS (Complementary Metal Oxide Semiconductor) de la microélectronique. Il s'agit de

l'intégration, sur un même substrat de silicium de structures planaires de couches minces ou de structures volumiques de silicium réalisées par attaque chimique ou plasma. Ces techniques sont employées pour réaliser des fonctions analogiques, numériques, radiofréquences, mécaniques ou optiques afin de produire des MEMS (Micro ElectroMechanical Systems), des MEMS RF (MEMS Radio-Fréquences), et des MOEMS (MEMS optiques). Cette intégration nécessite un grand investissement de conception et n'est viable que pour des systèmes produits en très grande quantité [14].

I.7.2. Intégration hybride « puces nues », SiP, SoP

I.7.2.1. Chip On Board (puce sur circuit, CoB)

La méthode, la plus commune d'interconnexion est le Chip on Board : la puce silicium est collée directement sur la carte de circuits imprimés, puis reliée à ce dernier par soudure de fils d'aluminium ou de fils d'or. Une résine d'encapsulation (Glop top) peut-être alors dispensée sur l'ensemble ou sur une partie du système pour garantir la protection vis à vis de l'environnement : contraintes thermiques et mécaniques. La Figure I.20 (b) représente un exemple de réalisation d'assemblage CoB. La partie gauche de la figure représente une puce de silicium collée directement sur le circuit imprimé et la partie droite représente une puce enrobée dans une résine protectrice.

I.7.2.2. System in Package (SiP)

Il s'agit d'une méthode d'intégration bien maîtrisée aujourd'hui. Elle consiste en l'intégration de systèmes dans un boîtier unique. Elle permet, lorsque la technique d'intégration monolithique SoC devient trop complexe et coûteuse, de regrouper à moindre coût, sur un même substrat organique, plusieurs circuits intégrés sur silicium. Ces puces de silicium peuvent être associées à des composants passifs, des capteurs et actionneurs. Les substrats à base de polymères souples ont apporté des fonctionnalités supplémentaires : la flexibilité mécanique et l'absorption de chocs.

❖ Les techniques de packaging

Le packaging est l'un des aspects les plus importants du développement des microsystèmes. Cette étape du procédé de fabrication est un enjeu fondamental, en effet cela représente la majeure partie du coût de fabrication ; et les dysfonctionnements causés par les défauts de packaging sont à l'origine de 50% des dysfonctionnements des MEMS.

Les enjeux du packaging sont principalement :

- La tenue mécanique, le package doit supporter les contraintes dues aux variations de température, et offrir une protection contre les chocs et la corrosion qui conduisent à une altération du scellement entre le substrat et le capot.
- La protection thermique.
- L'herméticité.
- La transmission de l'information et de l'énergie avec le MEMS, et donc les questions de connectique, électrique ou optique.

Dans le cas de certains MEMS, le packaging est une question d'autant plus importante qu'elle doit apporter une garantie supplémentaire avec l'herméticité. Contrairement aux circuits, certains MEMS ne peuvent fonctionner lorsque le package emprisonne totalement la structure dans un solide (figure I.21). Le package et le support du système à packager forment alors une microcavité. On parle de microcavité dans le cas de packaging de MEMS. Les systèmes et leur protection sont globalement appelés Systems in Package (SiP).

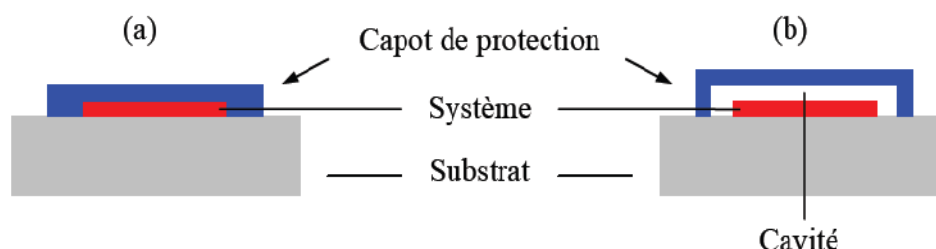


Figure I. 21: (a) Packaging de système sans cavités et (b) Packaging de système avec cavité [15]

La technique de scellement du support du MEMS et du capot constitue un axe de recherche. Le scellement est un élément critique, c'est le lieu d'infiltrations ou de fuites et il doit permettre la connectique (voir figure I.22). Plusieurs méthodes de scellement peuvent être recensées :

- Soudure directe Si-Si, ou soudure par fusion : mise en contact de 2 wafers et recuit à haute température.
- Soudure anodique verre-Si, mise en contact d'un substrat de verre et d'un wafer, la soudure s'effectue à haute température et en présence d'un champ électrique.

- Soudure avec joint eutectique, basée sur la température de fusion de l'alliage Au/Si ou Al/Si inférieure à la température de fusion des éléments séparés.
- Soudure avec joint métallique, similaire à l'eutectique utilisant 2 métaux, Au/Sn, Pb/Sn...
- Soudure par thermocompression, liaison par application de pression et température importantes entre 2 matériaux.
- Soudure avec joint de verre fritté, de type thermocompressive, utilisant le verre fritté pour son point de fusion bas, en couche intermédiaire.
- Soudure avec joint polymère, une couche de polymère est placée entre les surfaces à coller, puis subit un passage de phase liquide à solide : la polymérisation, caractérisée par les propriétés d'adhésion du matériau.
- Encapsulation monotranche avec un film mince : Technique d'encapsulation dite de couche mince. La technique repose sur le recouvrement du MEMS par une couche sacrificielle ensuite par une couche de polymère qui fera office de capot.

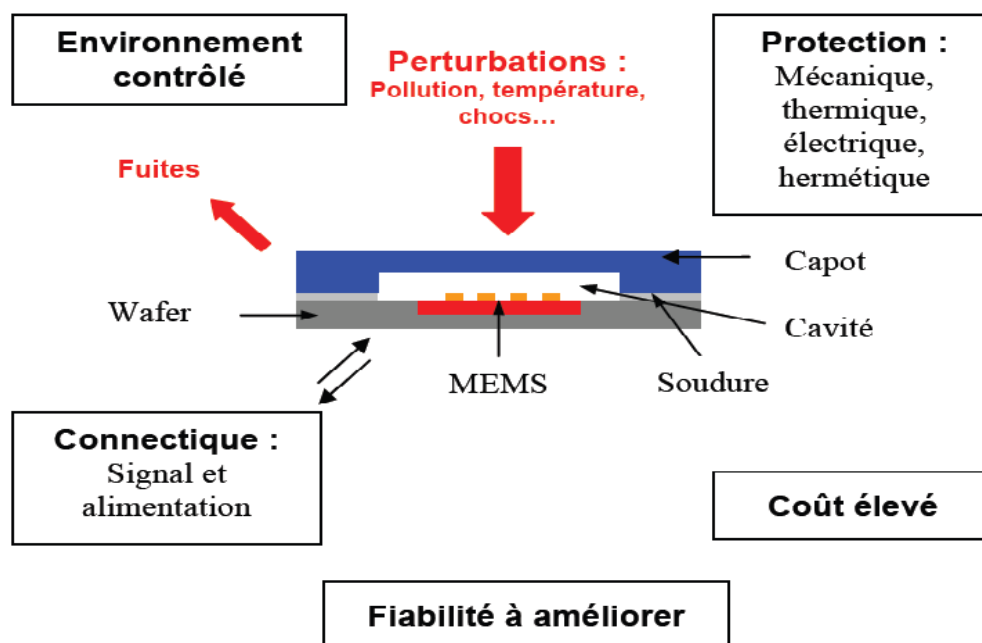


Figure I.22 : Enjeux de la technologie SiP [15]

I.7.2.3. System on Package (SoP)

Le concept de SoP amène l'idée d'intégrer dans le volume du substrat, jusqu'alors utilisé essentiellement pour les connexions électriques, des fonctions passives telles que des capacités, des inductances, des filtres qui participent aux fonctionnalités générales du système. La Figure I.20(d) illustre le concept d'un substrat intégrant les fonctionnalités RF et optique, à la surface duquel les puces sont connectées renversées. Cette dimension supplémentaire est formée par l'empilement de couches de substrats organiques qui ont été fonctionnalisés au préalable.

I.8. Conclusion

Nous avons présenté dans ce chapitre un descriptif des méthodes de fabrication des microsystèmes compatible avec les procédés standards de la microélectronique en focalisant principalement sur les technologies intégrées permettant d'obtenir des microsystèmes monolithiques. Nous avons ensuite décrit les différentes technologies actuelles utilisées pour l'intégration d'une puce de silicium dans un système à savoir l'intégration monolithique et l'intégration hybride. Nous allons maintenant entrer dans des considérations de conception de capteurs de pression, de température et d'humidité.

Chapitre II

Etude des capteurs de pression, d'humidité et de température en technologie MEMS

II.1 Introduction

Ce chapitre permet d'introduire les techniques mises en œuvre pour la fabrication des capteurs de pression, humidité et température. Nous allons rappeler brièvement l'architecture générale et le principe de fonctionnement de ces trois types de capteurs.

Tout d'abord, un capteur est un dispositif qui transforme l'état d'une grandeur physique ou chimique observée (mesurande m) en une grandeur utilisable (signal s , le plus souvent électrique), tel que $s=F(m)$. La transformation F se fait grâce à un corps d'épreuve sensible au mesurande qui assure une première traduction en une grandeur physique non électrique (mesurande secondaire). Grâce à un transducteur, la mesurande secondaire est ensuite transformée en grandeur électrique [5].

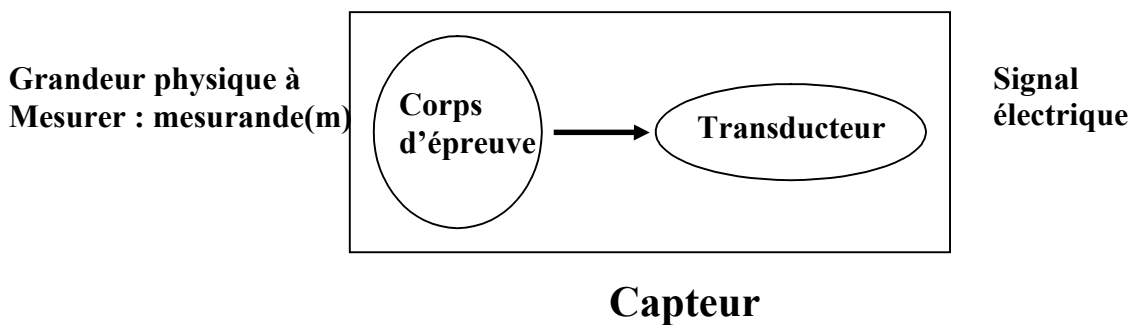


Figure II.1: Schéma de principe d'un capteur.

II.2. Différents types de capteurs

II.2.1. Capteur de pression

La pression est un paramètre important dans de nombreuses disciplines comme la thermodynamique, l'aérodynamique, l'acoustique, la mécanique des fluides, la biophysique, etc. Aussi, les capteurs de pression se retrouvent dans de nombreux domaines comme étant le premier maillon d'un système de perception, de contrôle ou de mesure.

Depuis le début des années 80, une demande de plus en plus forte s'est fait ressentir dans des domaines bien plus variés comme la robotique, le génie biologique et médical, l'environnement (notamment dans la métrologie et météorologie), la domotique et surtout l'automobile qui représente le secteur qui tire le marché des capteurs grâce à son grand volume de production.

II.2.1.1. Définition d'un capteur de pression

La pression, comme chacun sait, constitue une variable essentielle pour l'étude métrologique d'un milieu environnant qui peut-être soit un gaz soit un fluide.

La mesure de cette variable est réalisée à l'aide d'un capteur de pression, dispositif capable d'associer à la grandeur mesurée, un signal électrique reconnaissable appelé « réponse ».

Nous définirons tout le long de ce mémoire, le capteur de pression comme étant un système constitué de deux parties : une partie détection que nous appellerons « Cellule sensible » et une partie traitement de l'information par l'intermédiaire d'un circuit électronique que l'on peut appeler « Circuit électronique de traitement » ou encore « Circuit convertisseur ». La partie détection est quant à elle constituée d'un « corps d'épreuve » et d'un « transducteur » qui transforme la déformation de ce corps d'épreuve en une grandeur physique, la plupart du temps électrique. Un capteur de pression peut donc être représenté par le schéma de la figure II.2.

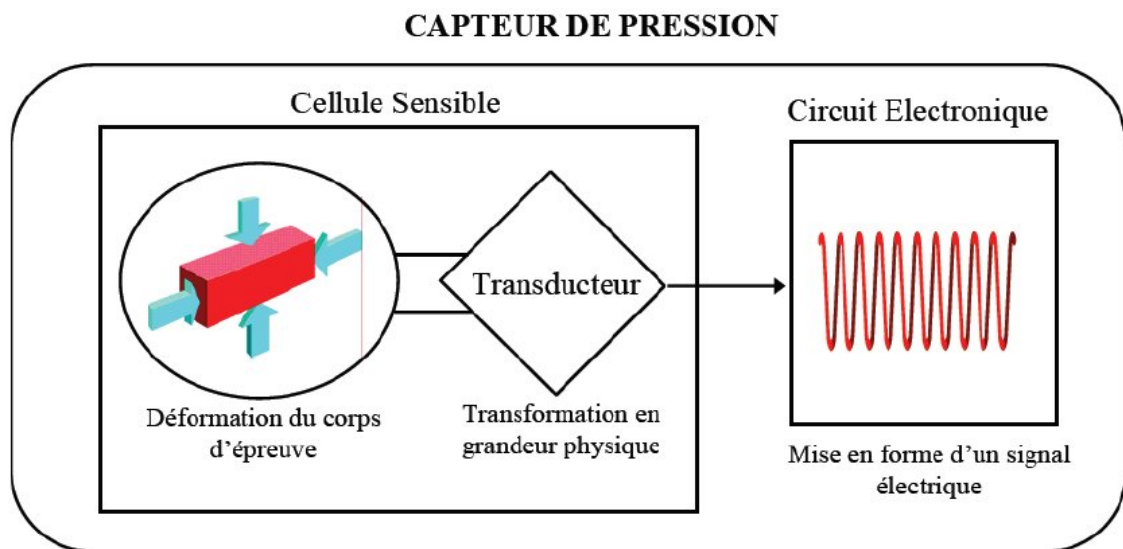


Figure II.2 : Synoptique d'un capteur de pression [16].

Les capteurs de pression connaissent, depuis les années 80 un essor de plus en plus important, cet essor s'est surtout ressenti depuis le développement des capteurs miniatures sur silicium, c'est-à-dire depuis l'utilisation des techniques issues de la micro-électronique.

De nos jours, la majeure partie des nouvelles cellules sensibles disponibles sur le marché, est basée sur le principe de détection de type *piézorésistif*. Cela signifie que la détection de la pression se fait par la mesure d'une variation de résistance.

L'évolution des jauges métalliques déposées vers celles en poly silicium ou encore en silicium dopé, directement implantées dans le corps d'épreuve, a permis à ces composants d'atteindre de très bonnes performances et donc de monopoliser le marché [17].

En dépit de leurs avantages (bonne précision, faible non linéarité, électronique associée simple et pas nécessairement à proximité), ces composants sont extrêmement sensibles à la température et nécessitent un circuit de compensation spécifique, ce qui élève considérablement leur prix de revient unitaire.

Un autre type de capteur est basé sur la détection *capacitive* dont les avantages potentiels sont une grande sensibilité à la pression et une faible sensibilité à la température [16].

Le principe de détection de ces structures capacitatives est basé sur la variation d'une capacité qui peut être aussi bien liée à celle de la surface des électrodes en regard qu'à celle de la distance entre les électrodes (le plus courant), ou encore celle de la permittivité du diélectrique [3]. La figure II.3 représente les deux types de capteur.

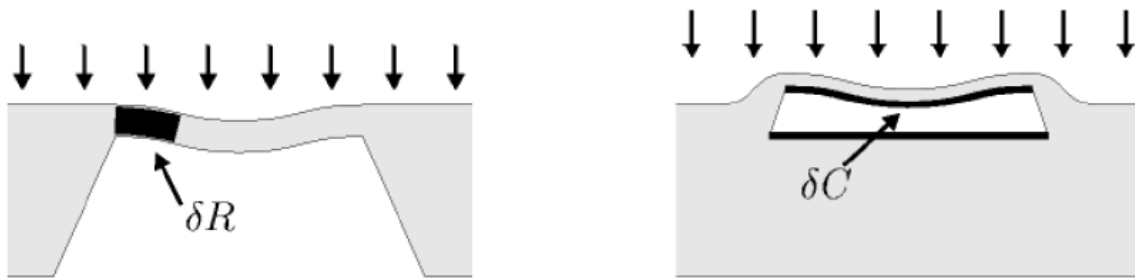


Figure II.3 : (Droite) capteur de pression piézoresistif, à (gauche) capteur de pression capacitif [18].

II.2.1.2. Capteur de pression capacitif

II.2.1.2.1. Principe de fonctionnement

Les capteurs étudiés comportent une armature plane fixe et une armature plane déformable.

En l'absence de pression différentielle entre les deux faces de la membrane, les armatures sont parallèles [19].

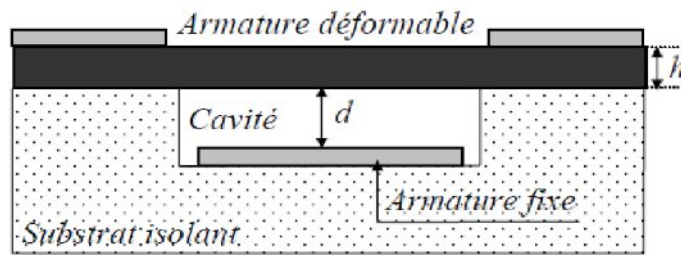


Figure II.4 : Capteur de pression capacitif au repos [19]

En l'absence de pression appliquée, la capacité intrinsèque de la cellule est celle d'un condensateur plan. Elle est donc définie par :

$$C_i(0) = \epsilon_0 \frac{A}{d} \quad (\text{II.1})$$

où : ϵ_0 représente la permittivité électrique du vide, A l'aire de la surface des électrodes en regard c'est-à-dire l'aire de l'armature fixe, et d la distance entre les armatures.

Pour simplifier l'écriture, la capacité définie à pression nulle $C_i(0)$ sera notée C_{i0} dans ce qui suit.

$$C_i(p) = \epsilon \iint \frac{dA}{d - w(x, y, p)} \quad (\text{II.2})$$

où dA est un élément de surface de l'armature fixe et $w(x, y, P)$ représente la déflexion de la membrane en fonction de la pression au point de coordonnées (x, y) ; l'origine du repère étant définie au centre géométrique de la face inférieure de la membrane à $P = 0$.

Autrement dit, lorsque la pression extérieure augmente, la distance inter-armatures diminue, et par suite, la capacité augmente [20].

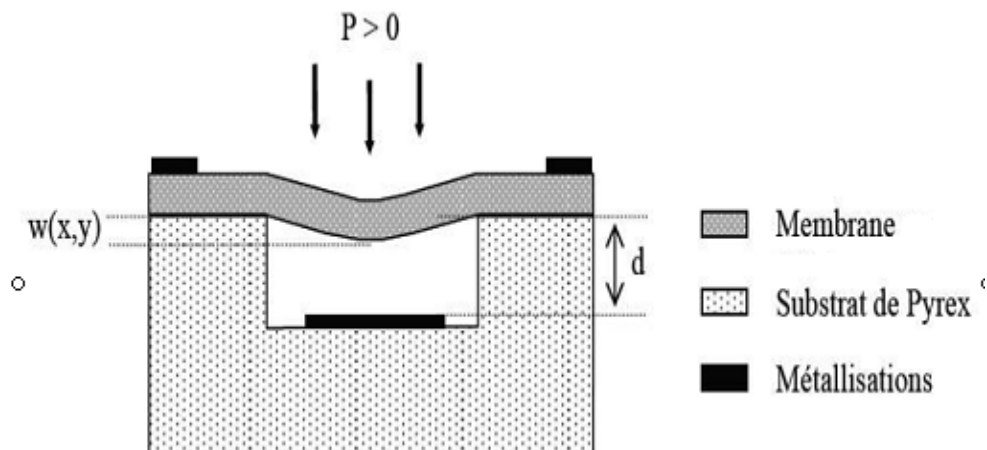


Figure II.5 : Capteur en fonctionnement [16]

II.2.1.3. Capteur de pression piézorésistif

Depuis 1954, où l'effet piézorésistif a été découvert dans le Silicium, la démarche pour mesurer la pression a changé et de nouveaux dispositifs avec des performances remarquables sont apparus sur le marché. Grâce au développement des micros technologies, une nouvelle famille de capteurs de pression piézorésistifs miniatures s'est ainsi progressivement imposée pour de nombreuses applications.

Même si le principe de fonctionnement des capteurs de pression piézorésistif en silicium reste le même depuis de nombreuses années, l'optimisation des capteurs pour une application donnée reste toujours une étape coûteuse [17].

Nous allons présenter le principe de fonctionnement d'un capteur de pression piézorésistif micro usiné sur silicium. Le micro usinage en volume pour définir le corps d'épreuve sera décrit. Le positionnement des jauges piézorésistives et la définition d'un pont de Wheatstone sont présentés.

II.2.1.3.1. La piezorésistivité

La piezorésistivité se manifeste par un changement de la conductivité électrique d'un corps lorsque celui-ci est soumis à des contraintes mécaniques et donc à des déformations cette propriété physique fut découverte par Sir lord kelvin en 1956 dans le cas de métaux, dans le cas des semi conducteurs l'effet est cent fois plus prononcé que pour les métaux permettant l'exploitation de ce phénomène physique dans le domaine des facteurs intégrés [12][21].

La piezorésistivité se traduit par un changement physique du volume du matériau dû à des contraintes mécanique sur celui-ci [3].

❖ Un choix judicieux des matériaux

La qualité d'un capteur à jauges de contraintes passe tout d'abord par un choix de matériaux adaptés pour le corps d'épreuve, le support isolant et la jauge elle-même [22].

La tendance naturelle consiste à choisir des matériaux se prêtant à des déformations importantes, afin d'obtenir des signaux de grande amplitude. Il faut alors éviter d'aller aux limites d'élasticité des matériaux afin de s'affranchir des risques de déformations permanentes voire de ruptures.

Il existe deux types de jauges de contraintes : les jauges piézorésistives (ou à semi-conducteurs) et les jauges métalliques [20].

❖ La jauge

Différents critères doivent être pris en compte, parmi lesquels le facteur de jauge, la résistance à la fatigue, l'aptitude au soudage et la tenue en température. Les principaux matériaux pouvant servir dans la réalisation de capteurs à jauges de contraintes se distinguent par leur comportement thermique, leur résistance à la fatigue ainsi que par leurs propriétés de linéarité et d'hystérésis.

-le poly silicium ne possède pas de structure cristalline propre puisque il est formé d'un agglomérat de grains présentant chacun une direction cristallographique particulière de plus les phénomènes de conduction au niveau des joints de grains semblent apporter une grande influence sur la résistivité globale d'un conducteur formé de poly silicium, ce dernier possède une résistivité relativement élevée par rapport à celle d'un métal ($20\Omega.cm$ contre $10,6\mu\Omega.cm$ pour le platine par exemple) [23].

- Constantan (alliage cuivre-nickel): c'est l'alliage le plus courant. Il offre une bonne aptitude au soudage et peut être utilisé jusqu'à $200\text{ }^{\circ}C$.

- Karma (alliage nickel-chrome): par rapport à l'alliage précédent, le karma présente une sensibilité plus importante pour une contrainte similaire et sur le même corps d'épreuve. Il offre aussi de meilleures performances à haute température (jusque vers $350\text{ }^{\circ}C$).

- Platine-tungstène 92 % Pt, 8 % W : ce matériau est le plus cher, mais il présente la meilleure résistance à la fatigue, la gamme de température la plus large et un facteur de jauge élevé de 4,6. Il reste cependant employé pour des applications très spécifiques.

II.2.1.3.2. Facteur de jauge

Alors que les coefficients piézorésistifs longitudinaux et transversaux expriment la variation de résistivité électrique en fonction des contraintes mécaniques les facteurs de jauge [12] l'expriment en fonction des déformations du conducteur en tenant compte des considérations géométriques. La définition des facteurs de jauges s'appuie sur l'expression fondamentale donnant la résistance électrique R d'un conducteur en fonction de la géométrie et de sa résistivité comme le montre la figure II.6 [1].

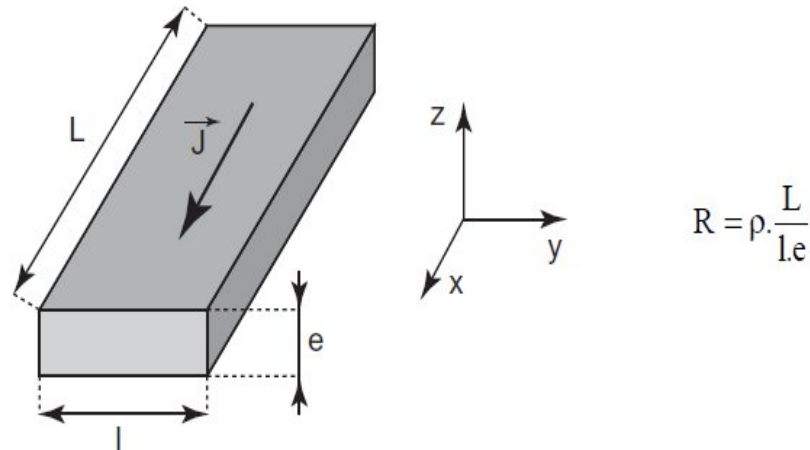


Figure II.6 : Système d'axe utilisé pour le calcul de la résistance électrique des jauges de contraintes [12]

(R) résistance du matériau, (ρ) sa résistivité, (L) sa longueur, (e) son épaisseur.

Le fonctionnement des capteurs à jauges de contraintes est fondé sur la variation de résistance électrique de la jauge proportionnellement à sa déformation. C'est le coefficient ou facteur de jauge k qui traduit cette proportionnalité, suivant la relation :

$$\frac{\Delta R}{R} = K \frac{\Delta L}{L} \quad (\text{II.3})$$

K est une constante qui dépend des matériaux considérés et de la température. Elle caractérise la sensibilité de la jauge. Pour les jauges métalliques, k est proche de 2. Pour les jauges semi-conductrices, la valeur absolue de k est 50 fois plus grande. Ces dernières ont donc une sensibilité bien supérieure aux jauges métalliques. Cependant, elles ont une linéarité inférieure et sont plus sensibles aux effets de la température.

II.2.1.3.3. Principe de fonctionnement

Un capteur de pression piezorésistif à membrane est un capteur composite (figure II.7).

Une membrane en silicium oxydée de quelques millimètres de côté et quelques microns d'épaisseur recouverte d'oxyde constitue le corps d'épreuve qui se déforme sous l'effet d'une pression appliquée. Des jauges piezorésistives en surface constitue le corps d'épreuve forme un conditionnement passif. La déformation de ces jauges se transforme en variation de résistance.

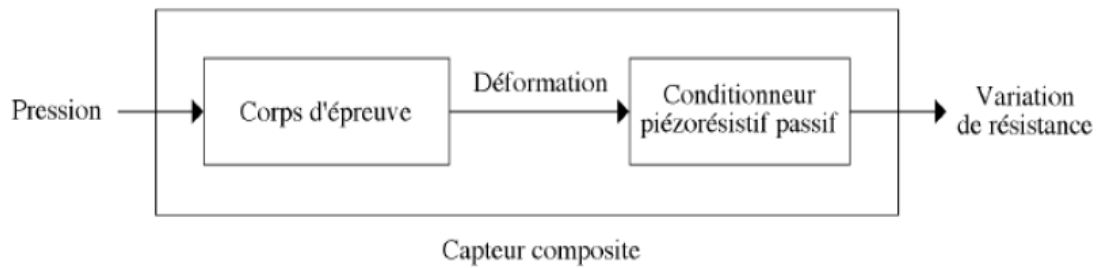


Figure II.7 : Structure d'un capteur de pression piézorésistif à membrane

Pour avoir une sensibilité élevée le conditionneur du capteur peut être constitué de deux jauges longitudinales et deux jauges transversales disposées en bordures de membrane et interconnectées en pont de Wheatstone par des pistes d'aluminium [24], (la figure II.8).

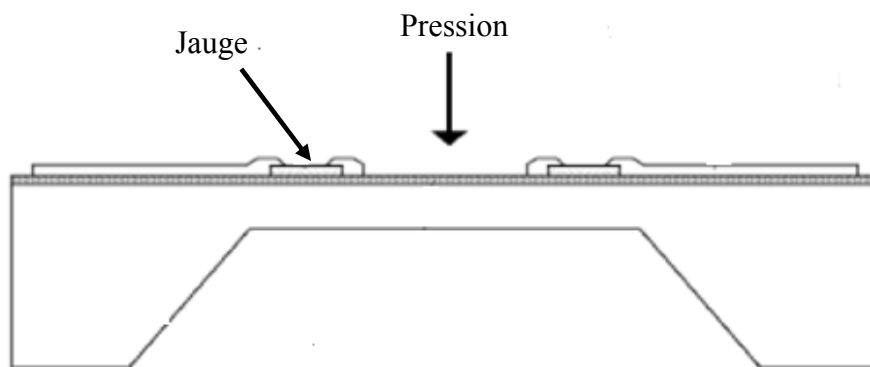


Figure II.8 : Schéma en coupe d'un capteur piezorésistif à membrane de type SOI [5].

Bien que les facteurs de jauge du poly silicium soient inférieurs à ceux du silicium monocristallin [5], le poly silicium présente l'avantage de pouvoir être déposé à faible coût sur différents types d'isolants par PECVD ou plus généralement par LPCVD à l'état amorphe ou cristallin.

La résistivité du silicium poly cristallin est également supérieure et plus fortement dépendante du dopage que celle du silicium monocristallin. Cette propriété permet de réduire la taille des jauges pour les positionner dans les zones de forte déformation du corps d'épreuve tout en gardant des valeurs de résistance élevées.

Le corps d'épreuve est réalisé par gravure chimique anisotrope localisée du silicium en règle générale les solutions de gravure anisotrope sont des solutions alcalines à haute température

qui présentent la propriété d'attaquer plus vite les plans (100) du silicium que les plans (111) [40]. Les gravures anisotropes permettent de contrôler précisément les dimensions latérales des structures micro usinées une couche de passivation (oxyde ou nitrure) ouverte par endroit par la technique de photolithographie est utilisée comme masque.

En partant de substrats silicium orientés [100], cette méthode permet d'obtenir des membranes de forme géométrique simple, carré ou rectangle voir figure II.9.

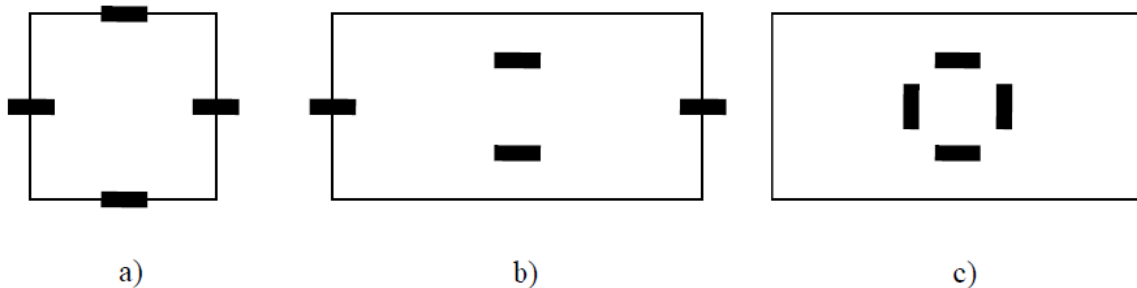


Figure II.9 : Différentes géométries des membranes [25].

II.2.1.3.4. Positionnement de jauges piézorésistives sur le corps d'épreuve

Pour obtenir un capteur de pression sensible les jauges piézorésistives en surface du corps d'épreuve doit être disposées aux endroits où celui-ci se déforme le plus sous pression comme le montre la figure II.10. Ces zones sont situées sur les axes médianes de la structure près des bords de la membrane [24].

La figure schématise une membrane déformée sous l'effet d'une pression appliquée sur sa face supérieure. Une jauge longitudinale J_L est parcourue par un courant parallèle de la déformation ϵ_x , sa résistance augmente (facteur de jauge longitudinale positif).

Une jauge transversale J_T est parcourue par un courant I perpendiculaire à la déformation ϵ_y sa résistance diminue (facteur de jauge transversal négatif). Pour un montage en pont de Wheatstone complet deux jauges de chaque type sont nécessaires et doivent avoir la même valeur de résistance au repos pour que la tension de décalage du pont (offset) soit nulle.

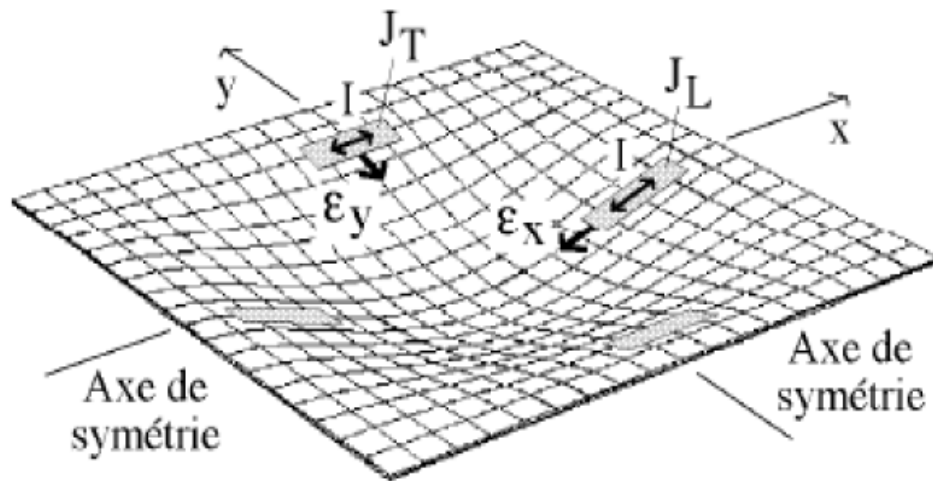


Figure II.10 : Schéma de principe du positionnement des jauges piezorésistives [5].

Le pont de Wheatstone est le circuit le mieux adapté pour la mesure de petite variation de résistances électriques telles que rencontrées lors de l'utilisation de jauges de déformation (figure II.11).

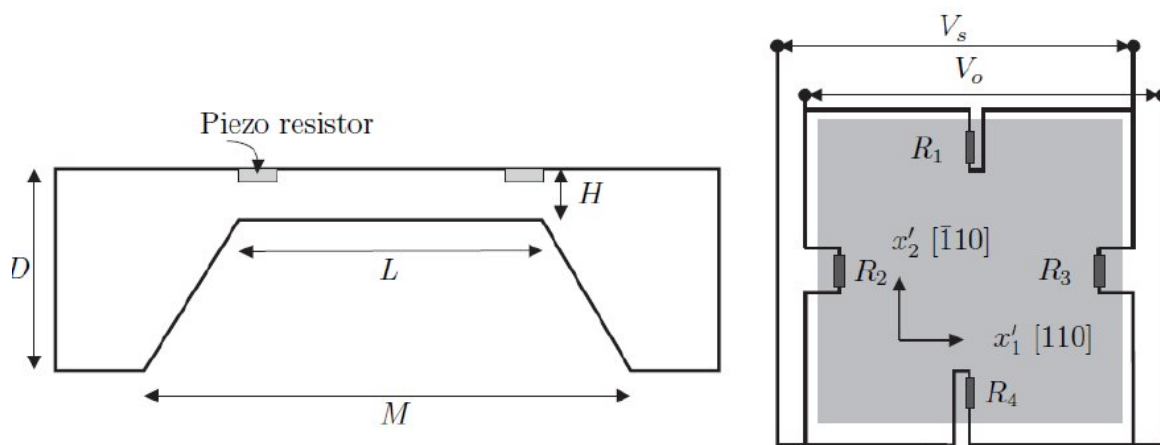


Figure II.11 : Capteur de pression piézorésistif avec quatre résistances connectées à un pont de Wheatstone [25].

II.2.2. Les Capteurs de température

Plusieurs choix technologiques sont possibles pour l'intégration d'éléments de mesure de température et de chauffe. Nous distinguerons les détecteurs de température de type résistance, les thermocouples et les capteurs à jonction semi-conductrice [14]. La technologie de type résistance est la plus communément utilisée du fait de sa facilité de fabrication et de l'évolution linéaire de ces résistances avec la température. Différentes approches ont été

développées ces dernières années, pour lesquelles la nature du matériau varie (métal, polysilicium,..) ainsi que la nature du support (silicium, membrane diélectrique, verre,...) et la géométrie de la résistance. En particulier, le platine et le Polysilicium dopé sont les plus utilisés car ils présentent une forte stabilité dans les cycles en température, une bonne conductivité thermique, ce qui assure une uniformité de la température intrinsèque de l'élément chauffant, un coefficient en température constant et relativement élevé qui permet aisément d'obtenir une mesure en température en contrôlant les variations de la résistance.

II.2.2.1. Les thermocouples

Le principe de la mesure par thermocouple est le suivant : deux métaux **A** et **B**, de nature différente, sont reliés par deux jonctions (formant ainsi un thermocouple) aux températures T_1 et T_2 (figure II .12). Par effet Seebeck, le thermocouple génère une différence de potentiel qui dépend de la différence de température entre les jonctions, T_1-T_2 . Pour mesurer une température inconnue, l'une des deux jonctions doit être maintenue à une température connue, par exemple celle de la glace fondante (0°C). Il est également possible que cette température de référence soit mesurée par un capteur (température ambiante, par exemple). La mesure de température est donc une mesure indirecte, puisque les thermocouples mesurent en fait une différence de potentiel électrique [18]. Il est donc nécessaire de connaître la réponse du thermocouple utilisé en fonction de la température pour pouvoir relier la différence de potentiel électrique à la différence de température [1].

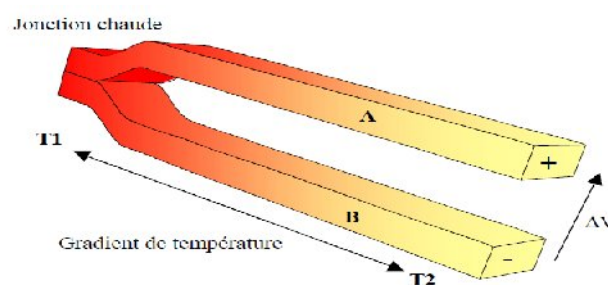


Figure II.12 : Principe de l'effet Seebeck et du thermocouple [1].

Ce phénomène permet de définir un coefficient pour chaque thermocouple et ainsi assurer la conversion de la mesure de tension en mesure de différence de température. On peut ainsi, si l'on connaît le coefficient Seebeck des deux matériaux, remonter à la température du milieu.

De nouveaux types de thermocouples ont vu le jour avec l'évolution technologique permettant l'intégration de ce type de capteur dans les dispositifs.

La technologie film mince permet l'intégration du thermocouple Cu/CuNi (résistance $5\text{k}\Omega$) et d'un élément chauffant en CuNi (résistance $600\ \Omega$). Dans l'air, les tensions mesurées varient entre 20 et 450mV. Pour une tension de sortie de 100mV, il est mesuré une puissance d'entrée de 36MW [26]. La figure II .13 représente ces thermocouples.

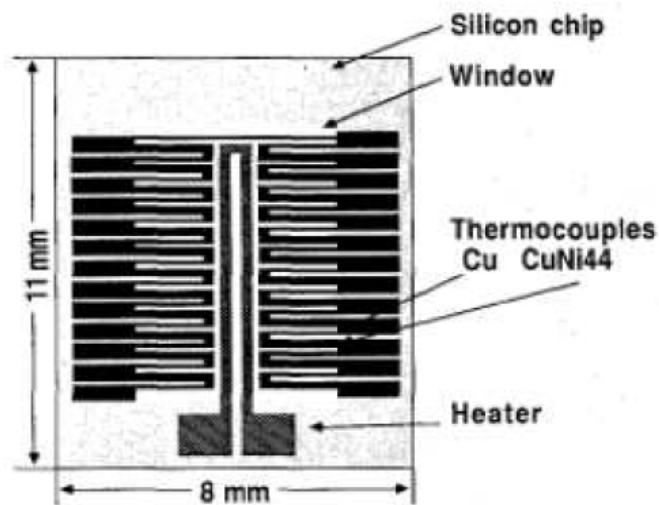


Figure II.13 : Topologie de surface des thermocouples Cu/CuNi sur membrane [26].

II.2.2.2. Les capteurs à jonction semi-conductrice

Les diodes peuvent donc être utilisées comme capteurs de température. Comme le montre la figure II.14, en fonctionnement en direct et à courant constant, la chute de tension à travers une diode silicium décroît quand la température de la diode augmente. La chute de tension est proportionnelle à l'inverse de la température absolue de la diode sur une large gamme de température. Généralement les diodes silicium ont une chute de tension de 0.7volts. A température ambiante, la sensibilité en température d'une diode est de $-2\text{mV}/^\circ\text{C}$. Chaque diode doit être calibrée afin de déterminer la relation chute de tension-variation de température qui la caractérise [27].

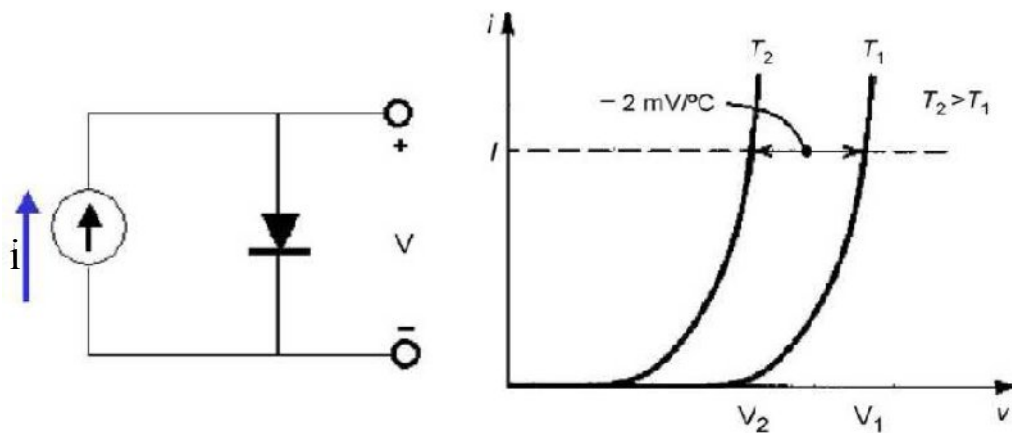


Figure II.14 : Représentation schématique d'une caractéristique courant-tension d'une diode silicium [28].

Y.Han [28] propose un réseau de 32x32 diodes (1024 diodes) pour la détection de température sur une surface de 8x8mm² et fabriqué en technologie VLSI (Very Large Scale Integration) comme le montre la figure II.15. La dimension d'une diode est de 50x50µm². Pour comparaison les thermocouples commerciaux ont des épaisseurs de 100µm : il est donc impossible de placer un grand nombre de ces thermocouples sur de petites surfaces. De même si l'on utilise des capteurs de température de type résistance, il faut pour chaque élément deux fils d'amenée et deux plots d'interconnexions pour transférer les signaux. Par exemple, pour mesurer la température en 1000 points sur une petite surface, il faudrait 2000 fils et plots. Si l'on utilise le principe du réseau de diodes et si l'on veut mesurer la température en 1024 points, 64 plots d'interconnexions suffisent au lieu de 2048 avec les résistances.

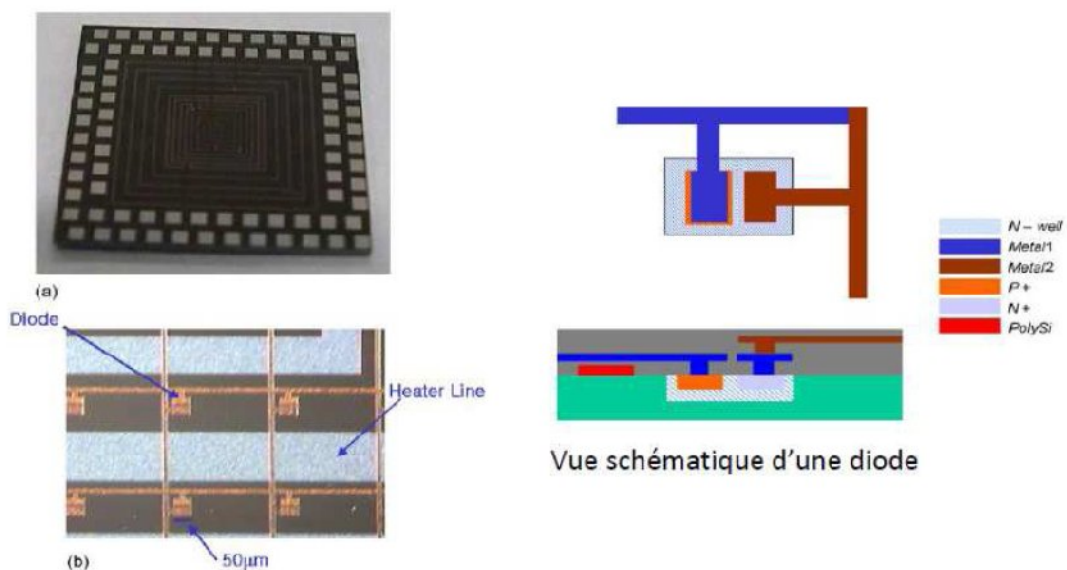


Figure II.15 : Vue du réseau de diodes capteurs de température [28].

II.2.2.3. Capteur de température de type résistance

La technologie de type résistance est la plus communément utilisée du fait de sa facilité de fabrication et de l'évolution linéaire de ces résistances avec la température. En particulier, le platine est un matériau populaire pour la réalisation de plaques chauffantes [29]: il supporte de fortes densités de courant, il est fortement résistant à l'oxydation et il peut opérer à des températures de 550°C-600°C [26] sans changement structurel. Il est adapté à la détection de température car son coefficient de température de la résistance (TCR) est stable. En effet son dépôt est maîtrisé, on utilise généralement les procédés CVD (évaporation ou pulvérisation cathodique) ou encore des dépôts électrolytiques : suivant les méthodes employées, on conditionne les caractéristiques intrinsèques du matériau [27].

Le Platine est connu pour son comportement stable en température (TCR $\sim 38 \times 10^{-4} \text{ } ^\circ\text{C}$ pour le Platine pur) résistivité électrique ($2,96 \cdot 10^{-7} \Omega \cdot \text{m}$) et son coefficient de température ($\alpha = 1,6 \cdot 10^{-3} \text{ } ^\circ\text{C}^{-1}$) [48], ce qui le rend particulièrement intéressant pour la réalisation de résistances chauffantes et pour la mesure de température. Cependant sa température limite est un handicap ainsi que le fait qu'il n'est pas compatible avec les technologies CMOS [30], aussi une faible adhésion sur les matériaux isolants (SiN_x , Si_3N_4 , SiO_2 ,...) il est nécessaire de mettre en oeuvre une couche d'accrochage avant son dépôt [31]. Nous allons dans cette partie donner un aperçu de ces différentes technologies en mettant l'accent sur les potentialités de chacune de ces filières selon les applications visées.

Si la résistance électrique d'un matériau varie avec la température, le capteur résultant est appelé thermomètre à résistance (RTD). Dans le cas de métaux la résistance électrique croît avec la température [32]. La figure II.16 représente la structure d'un capteur de température composée d'un substrat, un oxyde, un métal qui va capter la température et de l'air.

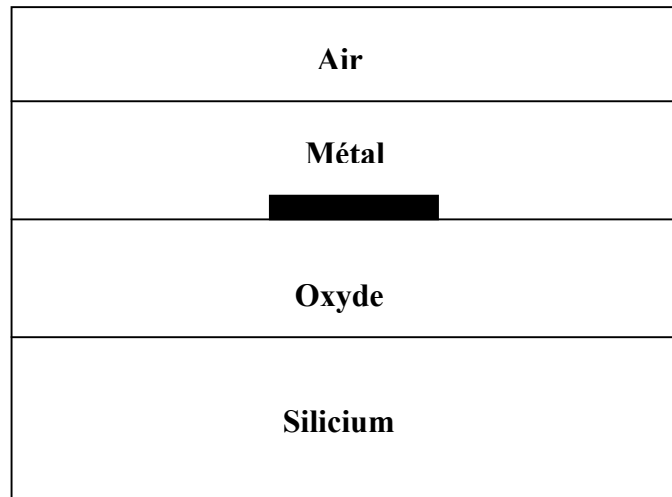


Figure II.16 : Structure d'un capteur de température.

La plupart des métaux présentent un coefficient de température de la résistivité de l'ordre de $3,4 \cdot 10^{-3}/^{\circ}\text{C}$. Trois matériaux sont principalement utilisés à l'état de résistance en raison, d'une part, de leur linéarité et d'autre part, de leur facilité de mise en oeuvre : ce sont le cuivre, le nickel et le platine. Les valeurs normalisées à 25°C , sont 50Ω pour Ni et 100Ω pour Pt. (voir figure II.17).

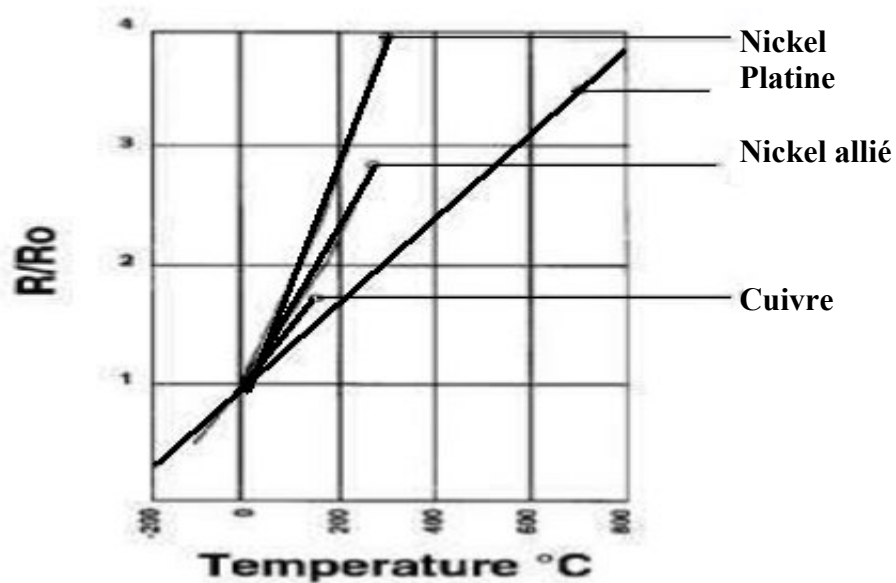


Figure II.17 : Evolution de la résistance relative en fonction de la température pour les matériaux exploités [27]

Dans l'application de capteur de flux L. Schöler [33] montre des résistances de Platine fabriquées sur des substrats de verre et intégrées dans un canal en résine époxy Su-8 (figure II.18. J.Courbat [34] étudie différents métaux que sont le PtTa, PtTaSi et IrPtTa ainsi que l'influence de la couche de Tantale (Ta) sur les performances en fiabilité à haute température.

Comparé à une couche d'adhérence en Ti, le Tantale est compatible avec le dépôt de Si_3N_4 par LPCVD, ce qui procure des plaques chauffantes ayant des membranes plus robustes, et sa diffusion est moindre dans le Platine.

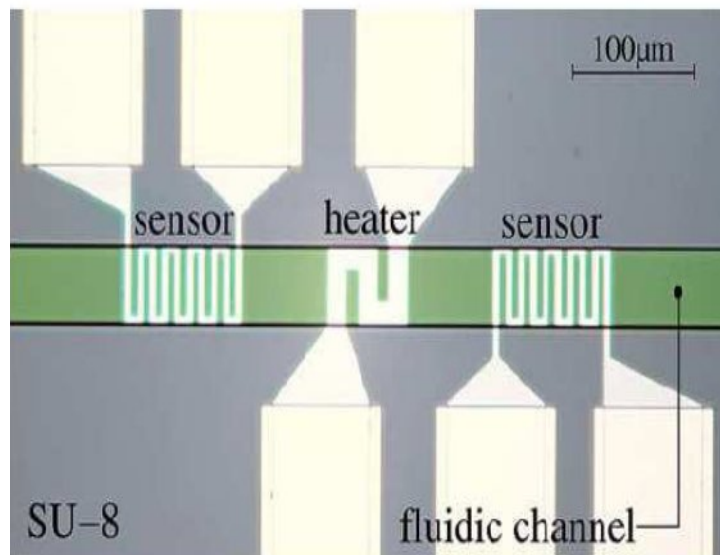


Figure II.18 : Capteurs de flux Platine intégrés dans un canal [33].

Dans l'application de capteur de température, P. Ginet [35] étudie la faisabilité de microrésistances chauffantes libérées. Les résistances sont réalisées à base de verre et d'oxydes métalliques, elles ont longtemps été une des voies d'applications de la microélectronique hybride. Pour augmenter la résistivité de l'argent, une couche de platine a été déposée sur la couche d'argent. La résistance est sérigraphiée sur un substrat d'alumine.

Afin d'avoir une meilleure reproductibilité au niveau de la fabrication, seize échantillons identiques ont été réalisés collectivement sur une plaquette (1'×1') prédécoupée au laser (figure II.19).

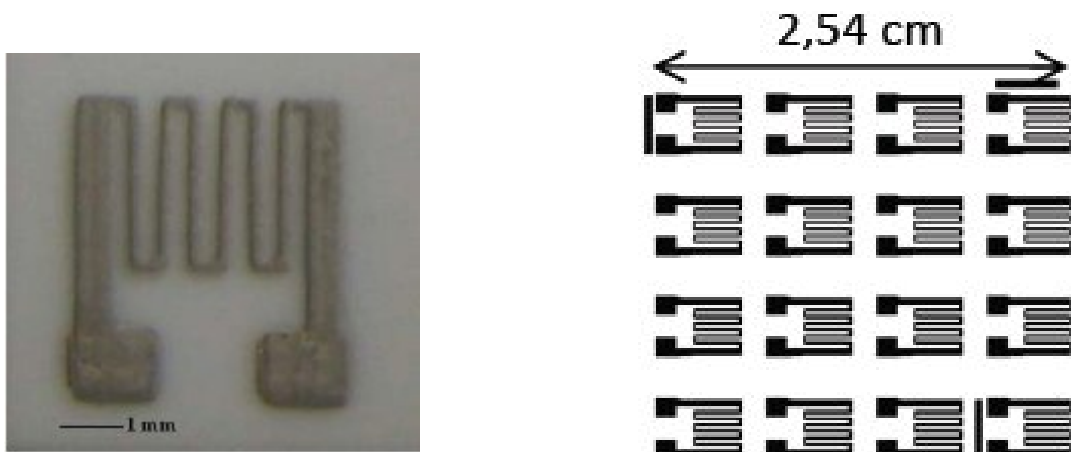


Figure II.19 : (a) Microrésistance chauffante libérée, (b) des résistances chauffantes [35]

D'autres matériaux, peuvent être utilisés pour la fabrication de microplaques chauffantes à base de résistances Platine. D. Briand [36] propose une plaque chauffante sur membrane Polyimide déposée soit sur du silicium soit sur du Polyimide (figure II.20): ces dernières sont plus robustes et plus adaptées à l'intégration de films métal-oxyde. Pour une membrane Polyimide sur silicium de 1.5mm de large et $9\mu\text{m}$ d'épaisseur, la puissance consommée est de 66mW à 325°C .

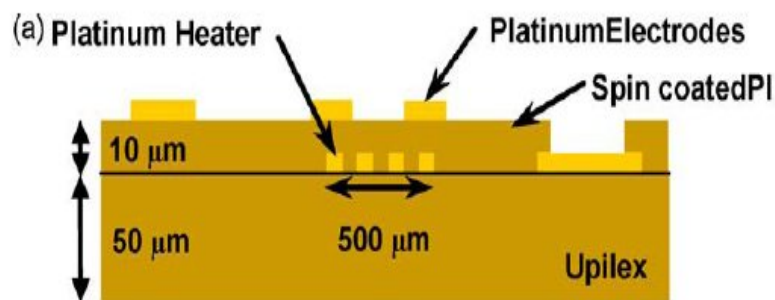


Figure II.20 : Plateforme sur substrat : métallisations sur une face du substrat [36]

L'inconvénient majeur de ce type de matériau (polyimide) est sa limitation en température à 350°C ; ce qui limite ses performances en termes de détection et de désorption [31].

Pour ce qui est de l'influence de la géométrie, on peut noter, par exemple, les travaux de P.Menini [16] sur l'influence de la forme de la membrane diélectrique et de la résistance

chauffante. Le passage d'une membrane $\text{SiO}_2/\text{SiN}_x$ carrée de $2\mu\text{m}$ d'épaisseur à une membrane circulaire de $1.4\mu\text{m}$ d'épaisseur, ainsi que d'une résistance Ti/Pt de forme serpentin à une forme circulaire (figure II.21) permet une diminution de 30% de la puissance consommée (53mW à 300°C contre 37mW à 300°C). L'amélioration concerne également la tenue mécanique de la membrane, l'homogénéité en température et la stabilité à long terme à hautes températures. La micro plaque chauffante développée atteint les 600°C avec une puissance consommée de 70mW seulement.

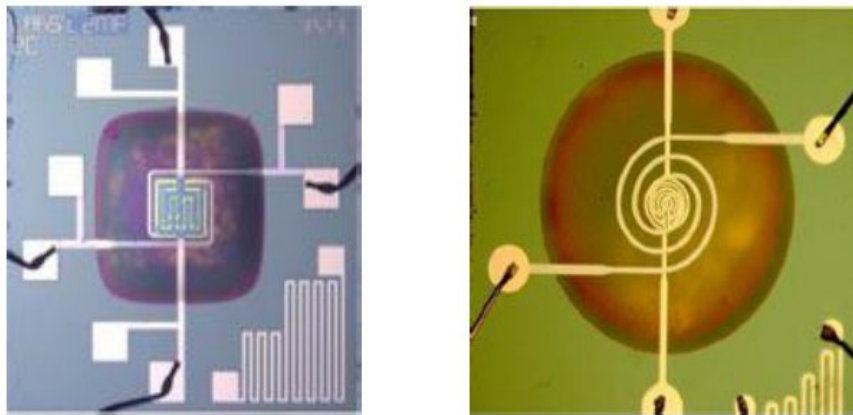


Figure II.21: Comparaison entre une géométrie de membrane et de résistance chauffante carrée et circulaire [31]

II.2.3. Capteur d'humidité

L'humidité exprime la présence d'un mélange d'air sec et de vapeur d'eau dans l'air ambiant. Quand on parle de mesure d'humidité, on fait allusion au *taux d'humidité* exprimé en % qui correspond à l'humidité relative. *Le taux d'humidité* est étroitement lié à d'autres grandeurs physiques, telles que la température et la pression.

L'humidité dans un volume V d'air est généralement exprimée à partir d'un des trois paramètres suivants:

- Le rapport de mélange: Noté r et exprimé en g/Kg , il exprime le rapport des masses M_v de vapeur d'eau et M_a d'air sec à température constante. Cette grandeur est la référence en humidité. Elle exprime l'humidité absolue. Détermination extrêmement délicate du fait des très faibles quantités de vapeur d'eau mises en jeu.

- L'humidité relative: On appelle pression de vapeur saturante $P_s(T)$, la valeur maximale que peut atteindre la pression partielle P_v de la vapeur d'eau à la température T . Au delà, une partie de cette vapeur se condense (apparition d'eau liquide). L'humidité relative s'exprime (en pourcentage) par la relation: **HR % = 100 (P_v/ P_s(T))**
- La température de rosée: C'est la température à laquelle il faut refroidir, à pression constante, une masse M d'air humide pour atteindre la saturation. La connaissance de cette température permet de déterminer le taux d'humidité de l'air. Ceci, grâce à l'utilisation de tables et de diagrammes. Exemple : Un air à 30°C et 20% HR a son point de rosée à 3°C. Le point de rosée représente la température à laquelle la pression de vapeur est égale à la pression de vapeur saturante. La figure II.22 présente les courbes de point de rosée pour différents gaz [37].

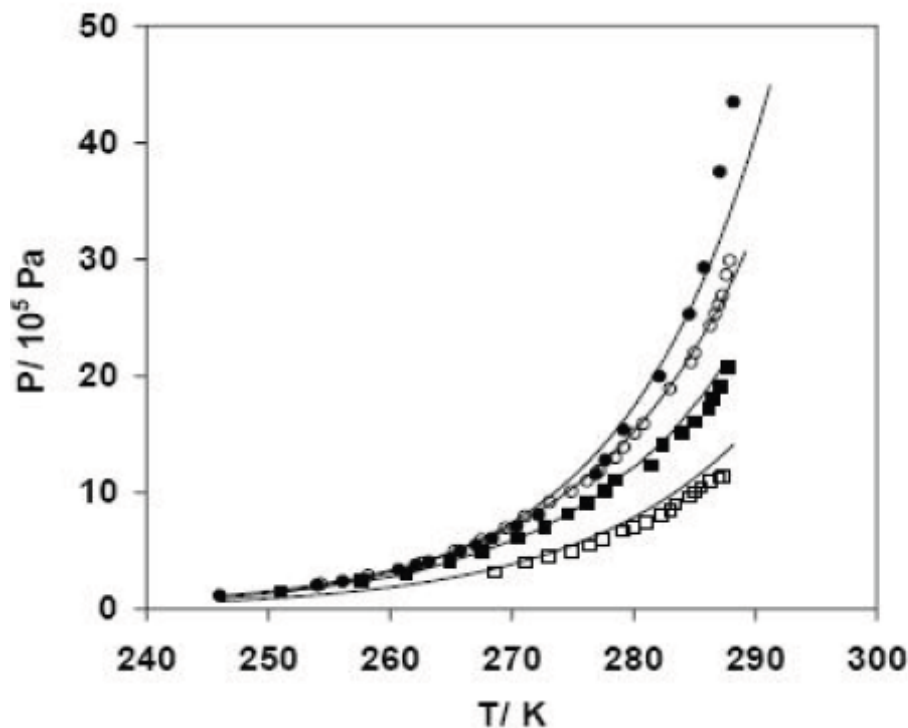


Figure II.22 : Points de rosée expérimentaux et modélisés selon [37]

II.2.3.1. Types de capteurs d'humidité

Le taux d'humidité, avec la température comptent parmi les grandeurs physiques les plus fréquemment mesurées, de par l'influence de ces paramètres sur le fonctionnement des systèmes [38], à ce jour, on distingue les capteurs capacitifs, résistifs, hygrométriques, gravimétriques, et optiques [39].

II.2.3.1.1. Capteur optiques

Ces capteurs reposent généralement sur l'utilisation de fibres optiques. Leur principe est basé sur la variation des propriétés physiques d'un composant de la fibre sous l'influence de l'humidité, cela se traduit soit par une variation de l'intensité lumineuse transmise, une variation du spectre de fluorescence, ou une variation d'indice d'optique qui permettent des mesures par réflectométrie, ce sont des systèmes peu encombrants, ils peuvent présenter des temps de réponse en dessous de la minute, ils sont chimiquement stables et peu sujets aux perturbations électromagnétiques. Ils sont en revanche coûteux et lourds à concevoir et intégrer. [40].

Un exemple de capteur utilisant une fibre à diffraction de Bragg est présenté [41], utilisant une gaine de polyamide en tant que matériau sensible. L'absorption d'humidité provoque une variation d'indice optique de la gaine et une variation de la longueur d'onde de Bragg.

II.2.3.1.2. Capteurs gravimétriques

Ces capteurs reposent généralement sur le principe de la variation de masse d'une couche sensible exposée à une variation du taux d'humidité. Ces capteurs utilisent généralement une microbalance à quartz pour détecter la variation de masse. La mesure est alors effectuée en mesurant la variation de fréquence de résonance du quartz, matériau piézorésistif, excité par un signal électrique. La résolution de ces microbalances atteint les quelques nanogrammes par cm^2 de surface exposée.

Un exemple de capteur utilisant une microbalance à quartz est présenté figure II.23, [42]. Ce dispositif ne comporte pas de matériau sensible.

Il est associé à un refroidissement par Peltier pour abaisser la température du Quartz, et atteindre le point de rosée. L'effet Peltier ou thermoélectricité est le transfert de chaleur entre deux conducteurs de nature différente lorsqu'ils sont parcourus par le même courant. La condensation provoque une apparente variation de masse du quartz. Par étalonnage, le taux d'humidité est déterminé par le délai entre l'activation du module Peltier et la détection de variation de fréquence de résonance de la microbalance.

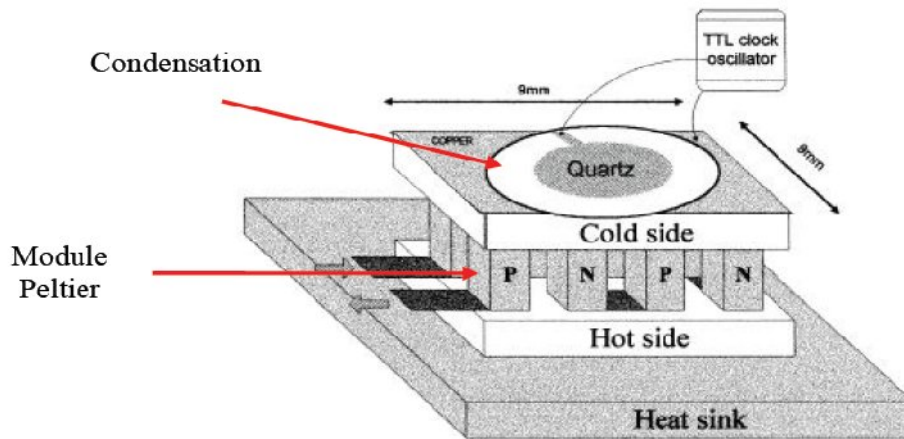


Figure II.23 : Capteur d'humidité gravimétrique avec module Peltier [42]

II.2.3.1.3. Capteurs hygrométriques

Le principe de transduction repose sur la déformation d'un solide : membrane, cheveu... après absorption d'humidité [43]. L'avantage de cette technique de transduction est qu'elle n'est pas sujette à la dérive en température, le matériau est généralement fiable sur une longue durée.

Un exemple de capteur hygrométrique est présenté [43], dans cette étude, les auteurs utilisent un cheveu comme matériau sensible. Un échantillon de matériau sensible de 25 cm de longueur présente une variation de 1.5 mm entre 1 % et 100 % HR. La transduction repose sur l'intensité lumineuse modulée par un cache solidaire du cheveu. La dilatation ou contraction du cheveu selon qu'il absorbe ou relâche de l'humidité déplace le cache et influe sur la quantité de lumière transmise par le dispositif. La figure II.24 (a) montre que lorsque le système est bien ajusté, la variation relative de photocourant par rapport à la dilation du cheveu entre 0 et 100% RH varie de 0 à 100 ; la variation n'est cependant pas linéaire.

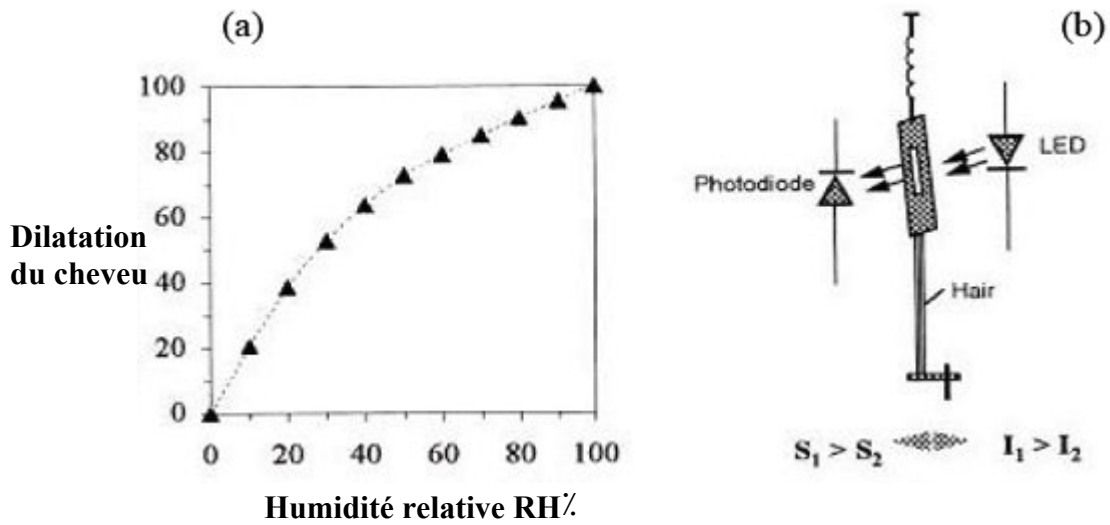


Figure II.24 : Capteur d'humidité hygrométrique : (a) Variation relative de l'intensité du photocourant transmis par rapport à la dilatation du cheveu (b) Schéma de principe du capteur [23].

II.2.3.1.4. Capteur résistif

Les capteurs résistifs sont basés sur le changement d'impédance d'une couche sensible après absorption d'humidité. Trois types de matériaux sont généralement utilisés : céramiques, polymères et électrolytes [38].

Un exemple de capteur d'humidité résistif (Figure II.25) [44] : Le matériau sensible utilisé est un trioxyde de tungstène, préparé par sol-gel et déposé sur les résistances dédiées à la transduction, le capteur comporte des résistances chauffantes pour l'évacuation de l'humidité dans la couche sensible.

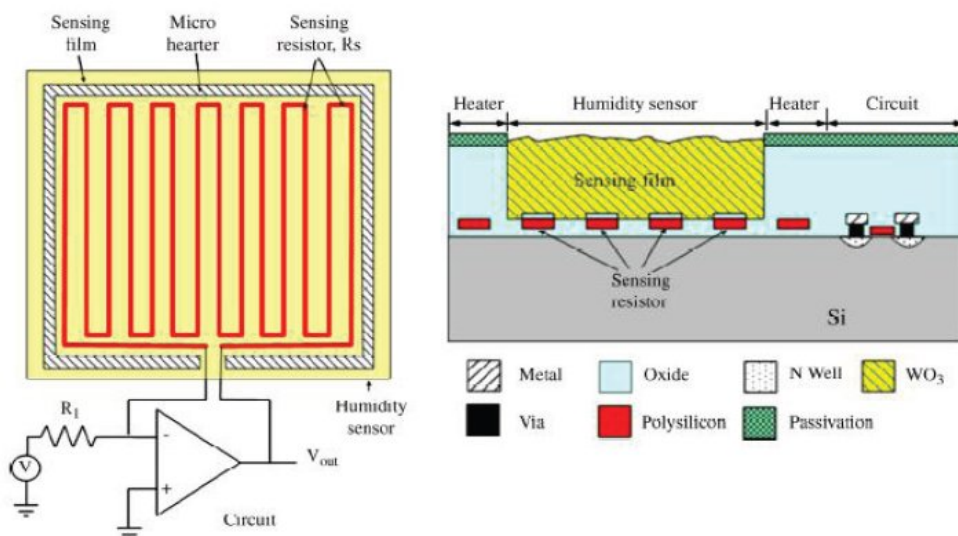


Figure II.25 : Capteur résistif avec un film sensible de WO₃, et le principe du circuit d'instrumentation avec amplificateur opérationnel [44].

II.2.3.1.5. Capteurs capacitifs

Les capteurs d'humidité capacitifs sont des condensateurs à deux bornes. La valeur de la capacité augmente quand des molécules d'eau sont absorbées dans son polymère diélectrique actif. Le principe de ce capteur est basé sur la variation de la capacité d'une couche diélectrique exposée à un changement du taux d'humidité. Il représente la majeure partie des systèmes dotés d'un capteur d'humidité [45] [46] [47].

La valeur de la capacité peut se mettre sous la forme suivante :

$$C = \varepsilon \frac{S}{e} \quad (\text{II.4})$$

C : capacité en Farad.

ε : Permittivité relative du diélectrique.

S : surface des armatures.

e : épaisseur du diélectrique.

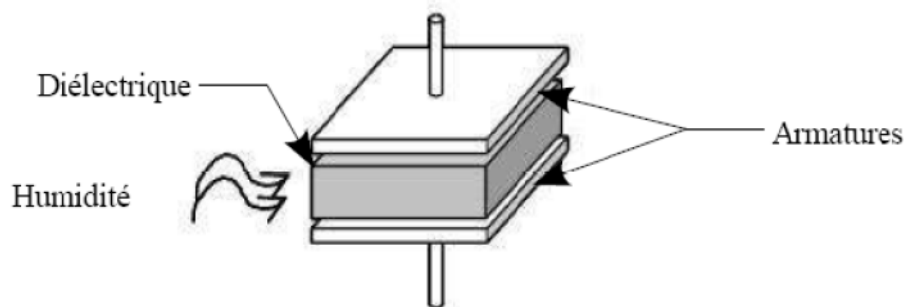


Figure II.26 : capteur d'humidité capacitif [48].

Les études portent principalement sur deux aspects :

- les propriétés hygroscopiques du matériau sensible, ou la faculté d'un matériau à présenter une constante diélectrique sensible à la prise d'humidité.
- la configuration des électrodes disposée pour générer le champ électrique, ou comment optimiser la diffusion de l'humidité (obstruée par les électrodes) avec une distribution du champ électrique aussi uniforme que possible [49].

Exemple de capteur d'humidité capacitif en Si poreux [45]. Ce capteur a été réalisé sur du silicium poreux. Le principe du capteur repose sur un dépôt d'électrodes métalliques Cr/Au/Cr à la surface d'une couche de Si poreux épaisse de 1 μm (Figure II.27). L'électrode

consiste en un maillage de la couche métallique. Une thermistance est incluse pour permettre l'évacuation de l'humidité.

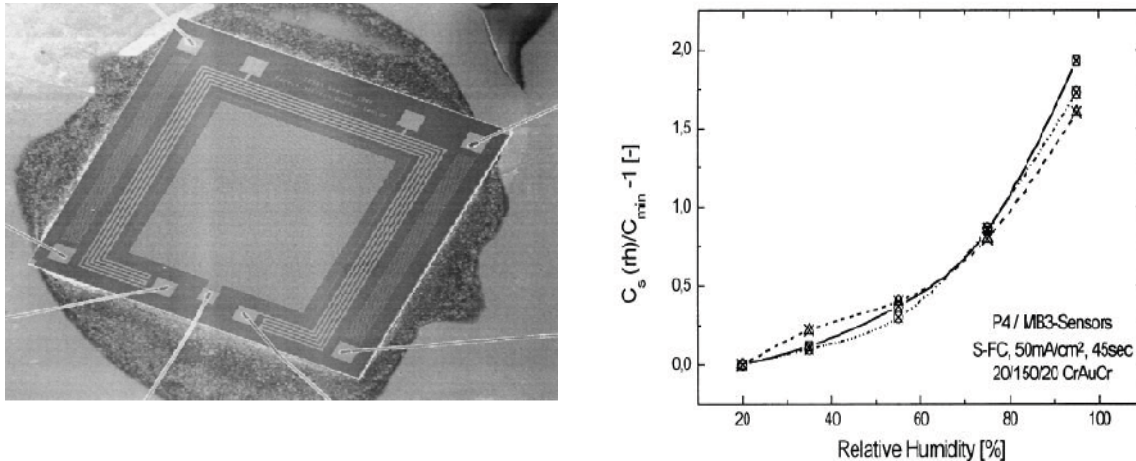


Figure II.27: Capteur d'humidité à (gauche) et sa réponse en fonction du taux d'humidité à droite [45].

Soen Dahl Petersen [28] a proposé un capteur d'humidité capacitif en utilisant un substrat de silicium et un polyamide comme matériau sensible. Ming. Y [47] a utilisé un oxyde de cobalt comme matériau sensible. Le principe de ce type de capteur est basé sur la variation de la capacité d'un condensateur par l'intermédiaire de sa constante diélectrique. Le diélectrique, d'une épaisseur de quelques microns, absorbe les molécules d'eau de l'air ambiant jusqu'à l'équilibre. La figure II.28 schématise le capteur d'humidité capacitif.

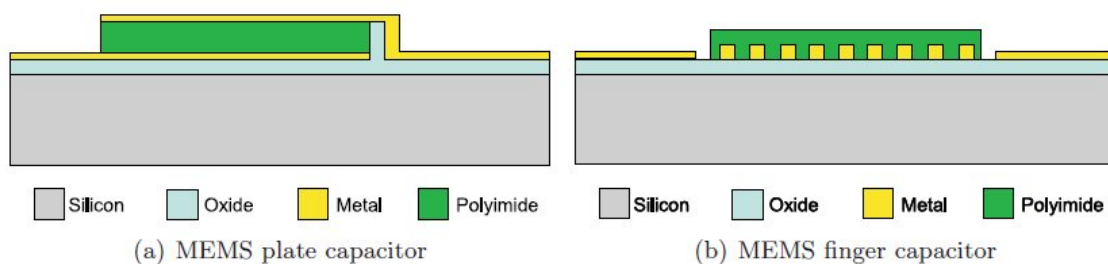


Figure II.28 : Capteur d'humidité [50]

Un autre exemple de capteur d'humidité capacitif (Figure II.29) [51] : Le matériau sensible utilisé est un polyimide, déposé sur les résistances dédiées à la transduction. Le capteur comporte des résistances chauffantes pour l'évacuation de l'humidité dans la couche sensible. Le principe de ce capteur est basé sur la variation de la capacité d'une couche diélectrique exposée à un changement du taux d'humidité [52].

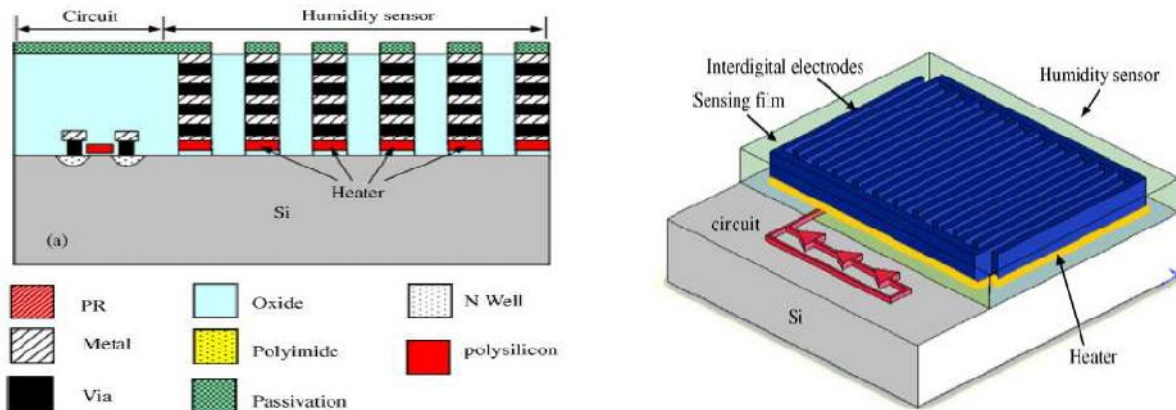


Figure II.29 : Capteur capacitif avec polyimide comme film sensible et le principe du circuit d'instrumentation avec oscillateurs. Le capteur comporte des résistances chauffantes pour l'évacuation de l'humidité dans la couche sensible [51].

II.3. Conclusion

Nous avons passé en revue différents types de technologies permettant de développer soit des capteurs de pression soit des capteurs d'humidité et soit des capteurs de température.

La majeure partie des nouvelles cellules sensibles disponibles sur le marché pour la détection de la pression est basée sur le principe de détection de type piezorésistif vu la compatibilité de cette structure avec la technologie silicium. Pour la détection de la température, la technologie de type résistance est la plus communément utilisée du fait de sa facilité de fabrication et de l'évolution linéaire de ces résistances avec la température, en particulier le platine est un matériau populaire pour la réalisation d'un capteur de température. La plupart des capteurs d'humidité existants sont de types capacitif ou résistif à cause de la simplicité de fabrication de ces dispositifs. Les autres systèmes sont généralement plus performants en sensibilité et temps de réponse mais plus lourds à mettre en œuvre et donc plus coûteux.

Chapitre III

Etude d'une structure multi capteur

III.1 Introduction

L'intérêt de la microélectronique pour la technologie des micros capteurs se situe surtout dans l'exploitation des procédés et des équipements associés. La mise au point d'une filière technologique de fabrication demande de définir des opérations technologiques successives indépendantes et compatibles entre elles [23].

Dans ce chapitre, après un rappel sur la technologie existante utilisée pour la fabrication des films minces, nous allons faire une étude sur les trois types de capteur à savoir le capteur de pression, humidité et température, nous allons exposer le développement d'une technologie d'élaboration de membrane sur silicium micro-usiné, on passera ensuite à l'étude de l'effet de l'humidité sur les polymères en présentant quelques notions sur l'humidité relative et sa diffusion dans un polymère.

III.2. Rappel de la technologie de base

En général, la fabrication d'un dispositif consiste à mettre en œuvre un ensemble d'étapes technologiques élémentaires dans des séquences précises. L'élément de départ est le substrat qui présente un matériau bien défini.

A la surface de ces substrats seront déposés des films en couche mince par l'une des différentes techniques de déposition. Différents matériaux peuvent être déposés, tels que l'oxyde de silicium, nitrure de silicium, métaux, etc.

Après déposition, le film est, soit dopé pour modifier ses propriétés électriques, soit subit un procédé de photolithographie. Cette dernière opération a pour but de transférer sur le film des motifs ayant la forme géométrique des composants à réaliser. La gravure sert à éliminer les parties du film ou du substrat non désirées pour obtenir des structures [1]. Certaines étapes peuvent apparaître plusieurs fois [23]. Dans la technologie semi-conductrice, le dépôt de matériaux en couche mince est une étape très importante dans la réalisation. La nature du matériau à déposer dépend de la fonction à remplir.

III.2.1. Le substrat

L'élément de départ est le support sur lequel sera réalisé le dispositif. Le support est un substrat de silicium (Si), avec des paramètres spécifiques qui vont servir à son identification : Orientation, épaisseur, dopage, polissage, etc. Le silicium peut être considéré comme le matériau régnant, encore aujourd'hui et depuis près de 50 ans, sur le monde de la

microélectronique. Il est en fait l'élément principal utilisé pour la fabrication de la majeure partie des composants de la microélectronique. Ses propriétés de semi-conducteur et celles particulièrement remarquables de la facilité de croissance de son oxyde, le SiO_2 , contribuent considérablement à la multiplication et à l'amélioration des performances des circuits intégrés [9] [53].

La première étape consiste à nettoyer le substrat, étape très importante pour la suite des opérations. Elle consiste à éliminer pratiquement toutes les contaminations pouvant causer des problèmes lors du processus de fabrication. A la surface de ces substrats seront déposés des films en couches mince par l'une des différentes techniques de déposition [7].

III.2.2. Oxydation du silicium

L'oxydation thermique est une méthode permettant d'obtenir des films d'oxyde de très bonne qualité. C'est grâce à cette propriété spécifique que le silicium, qui n'est pas à priori un très bon semi-conducteur, est devenu le matériau le plus utilisé en microélectronique. C'est une étape commune à beaucoup de procédés technologiques [53]. Elle peut se faire sous flux d'oxygène (oxydation sèche) ou d'oxygène chargé de vapeur d'eau (oxydation humide) à des températures généralement comprises entre 900°C et 1200°C [5].

III.2.2.1. Importance de l'oxydation du silicium

La voie d'oxydation est réservée au silicium, ce matériau a en effet un excellent oxyde : la silice ou oxyde de silicium SiO_2 , peut servir [6]:

- de masque d'implantation ou de diffusion de dopants,
- de couche passivante à la surface du silicium,
- de zones d'isolation entre différents composants d'une structure intégrée,
- d'isolation électrique entre des couches adjacentes pour améliorer l'intégration et la diminution des dimensions,
- d'isolation électrique entre les différents niveaux de métallisation ou de couches conductrices en silicium poly cristallin fortement dopé.

III.2.2.2. Principe de l'oxydation thermique

L'opération s'effectue thermiquement en plaçant des substrats de silicium dans un four porté à des températures de l'ordre de 1000°C dans lesquels on fait circuler de l'oxygène sec ou humide ou de la vapeur d'eau [24]. L'opération d'oxydation thermique consiste à oxyder le silicium depuis la surface du substrat pendant un certain temps dépendant de l'épaisseur de la couche d'oxyde désirée. La couche de silicium initial réagit avec l'élément oxydant pour former le SiO₂, on va ainsi consommer du silicium. L'interface Si/SiO₂ va donc se retrouver "au-dessous" de la surface initiale. Un calcul simple montre que la fraction d'épaisseur située "au-dessous" de la surface initiale représente 46% de l'épaisseur totale de l'oxyde ; la fraction "au-dessus" représente donc 54% comme représenté dans la figure III.1 [53].

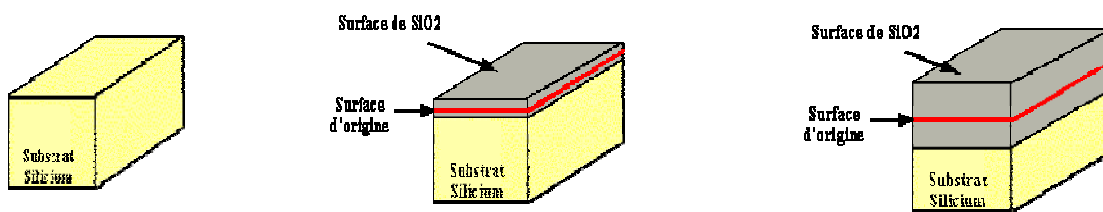


Figure III.1 : Oxydation du Silicium. Une partie du substrat a été consommée lors de l'oxydation

Notons que nous différencierons dans la suite, l'opération technologique d'oxydation de celle du dépôt d'oxyde qui n'entraîne pas les mêmes contraintes, thermiques notamment [54].

L'opération d'oxydation consiste donc à oxyder le Silicium depuis la surface du substrat. Les réactions principales sont les suivantes :



La vitesse d'oxydation dépend de la pression du gaz oxydant, de la température et de type de processus. En général pour une température donnée, la croissance de l'oxydation humide est plus rapide que celle de l'oxydation sèche pour obtenir une couche d'oxyde d'épaisseur donnée [5]. Cependant, la couche d'oxyde obtenue avec l'oxygène pure donne une croissance plus lente ce qui lui confie de bonnes propriétés électroniques. Alors l'oxydation humide (vitesse de déposition rapide) sera donc préférée pour réaliser des oxydes épais ou des oxydes de masquage [7] [54].

III.2.2.3. Cinétique simplifiée de la croissance de l'oxyde

Pour calculer un ordre de grandeur des épaisseurs d'oxyde formé sous oxygène sec ou oxygène humide nous n'allons pas entrer dans le détail de la cinétique de la croissance de l'oxyde. La cinétique de la croissance de l'oxyde thermique dépend en effet de nombreux facteurs [24], les facteurs prépondérants sont :

- Le type d'oxydation (sec, humide)
- La température
- La durée d'oxydation
- L'orientation cristalline

D'autres facteurs interviennent comme :

- l'état cristallin du substrat
- la pression partielle de l'espèce oxydante
- le dopage du substrat
- l'état de surface du substrat

En prenant en compte les facteurs prépondérants et en négligeant l'épaisseur d'oxyde initial (quelque nm), l'épaisseur d'oxyde e_{ox} en fonction du temps d'oxydation t est donnée par l'équation III.3. Les paramètres A et B sont fonction de la température d'oxydation T_{ox} , des constantes d'oxydation K_l , K_p et des énergies d'activation E_l , E_p , K étant la constante de Boltzmann.

$$e_{ox}^2 + A e_{ox} = B t \quad (III.3)$$

Unités	Epaisseur d'oxyde : e_{ox} (μm)
	Temps d'oxydation : t (mn)
	Température d'oxydation : T_{ox} (K)
	Energie d'activation : E_l , E_p (eV)
	Constantes: K_p , K_l ($\mu\text{m}^2/\text{mn}$)
	B ($\mu\text{m}^2/\text{mn}$)
	A (μm)

III.2.3. Les dépôts

La majorité des publications permet de classer les techniques d'intégration en deux catégories suivant l'épaisseur de la couche sensible : couches épaisses ($\geq 1\mu\text{m}$) et couches minces ($\leq 1\mu\text{m}$) [31].

Cette opération est nécessaire lorsqu'il faut réaliser une couche conductrice, isolante ou de masquage dans un procédé qui n'utilise pas directement le matériau du substrat. Par exemple, dans le cas où l'on souhaite obtenir un oxyde de silicium lorsque le substrat et/ou la couche sous-jacente ne sont pas constitués de Silicium (celle-ci peut être par exemple une couche métallique ou une couche de nitrure de Silicium), la seule solution consiste à déposer de l'oxyde ou un autre type d'isolant. En effet, l'oxydation thermique n'est plus possible et il faut effectuer un dépôt. Celui-ci s'effectue dans un four ou un bâti qui comprend tous les constituants de la couche à réaliser [6] [7].

Parmi les méthodes de dépôt par voie physique ou PVD (*physical vapor deposition*), on peut citer :

- L'évaporation thermique,
- La pulvérisation cathodique

Méthodes de dépôt par voie chimique ou CVD (*chemical vapor deposition*)

- Le dépôt à basse pression (LPCVD).

III.2.3.1. Dépôt physique en phase vapeur (PVD)

Dans les dépôts physiques en phase vapeur, le matériau à déposer est mis en phase vapeur par un procédé physique. Le dépôt physique en phase vapeur est le moyen le plus utilisé pour déposer des films minces, notamment les films métalliques en micro-électronique. Il est réalisé dans une enceinte sous vide pour diminuer les risques d'oxydation par l'air ambiant.

III.2.3.1.1. Evaporation thermique

La technique d'évaporation thermique est très simple et consiste simplement à chauffer par effet Joule un matériau qui, vaporisé, va se déposer sur les substrats. La charge du matériau à déposer est placée dans un creuset (en tungstène). Cette technique est applicable notamment pour le dépôt d'aluminium, la température d'évaporation de ce métal étant inférieure à la

température de fusion du creuset (en tungstène). La figure III.2 montre le principe de cette technique. Afin d'améliorer l'homogénéité des couches déposées, le porte substrat est tournant ou bien on déplace en permanence les substrats [60].

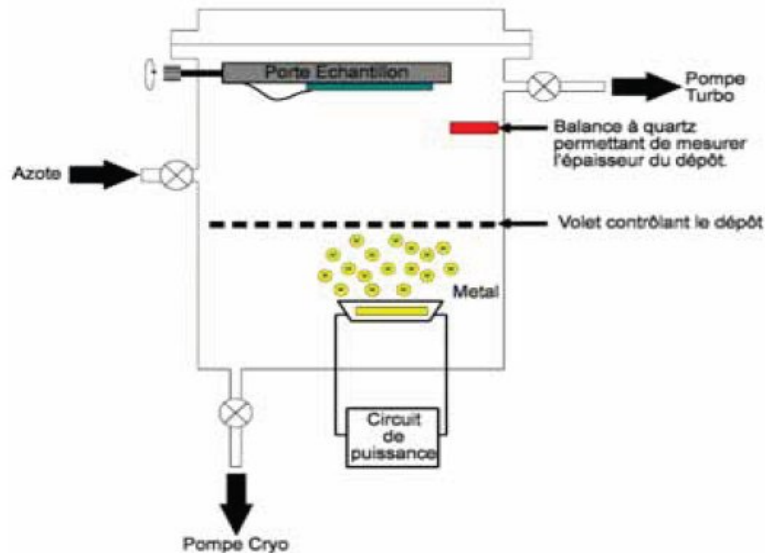


Figure III.2 : Dépôt par évaporation thermique [6]

III.2.3.1.2. La pulvérisation cathodique

La pulvérisation cathodique consiste à bombarder une cible par des ions, à arracher les ions de la cible et à les envoyer se déposer sur le substrat. Dans le cas de la figure III.3, montrant de façon simplifiée le principe de cette technique, les ions d'argon, créés par l'excitation haute tension, arrachent de la cible les composés à déposer sur la surface des substrats.

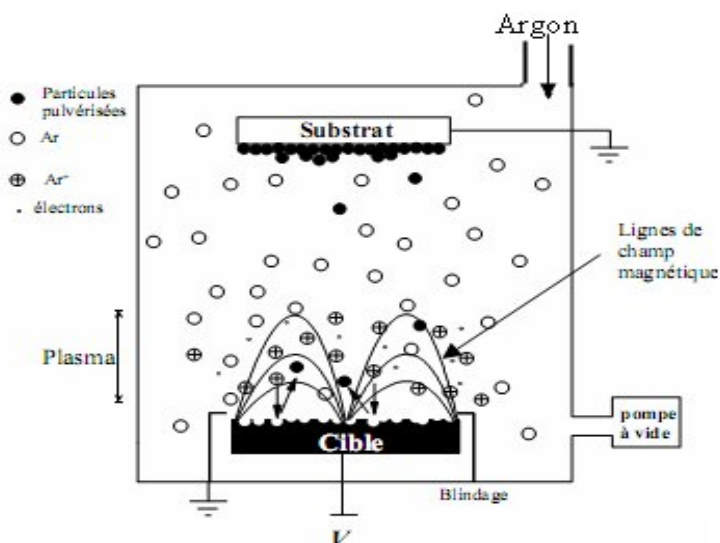


Figure III.3 : Principe de la pulvérisation cathodique [6]

III.2.3.2. Dépôt chimique en phase vapeur (CVD)

Le dépôt chimique à partir d'une phase vapeur ou CVD (Chemical Vapor Deposition) consiste à mettre en contact un ou plusieurs substrats avec un ou plusieurs réactifs dans une enceinte. Les gaz réagissent chimiquement avec les substrats afin de déposer un film solide.

Il existe différents types de dépôts CVD selon le mode d'activation. Cependant, nous ne nous intéresserons qu'aux dépôts activés thermiquement à faible pression : ce sont les dépôts LPCVD (Low Pressure CVD).

III.2.3.2.1. Dépôt chimique en phase vapeur à basse pression (LPCVD)

Cette technique consiste à réaliser un dépôt chimique en phase vapeur à basse pression. Ce dépôt s'effectue normalement dans un four à mur chaud à des températures de l'ordre de 500 à 600°C [55]. On injecte les gaz qui réagissent et qui synthétisent le matériau à déposer. Dans l'exemple de la figure III.4, le dépôt réalisé est du silicium polycristallin (ou polysilicium) dopé au phosphore [60].

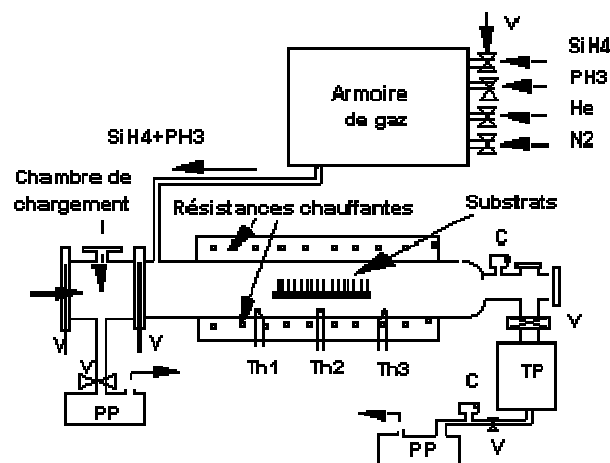


Figure III.4 : Réacteur LPCVD pour déposer du polysilicium dopé au phosphore in-situ [4].

Pour ce type de dépôts les paramètres les plus importants sont la pression, la température et le type de gaz dopant utilisé. De ces paramètres, dépendent la morphologie du matériau qui conditionne aussi les propriétés électriques [4].

Pour des conditions de température et de pression données, le mélange gazeux subit un ensemble de transformations chimiques qui aboutit à la formation d'une couche solide à la surface des substrats.

III.3. Technologie des membranes

III.3.1. Introduction

La membrane constitue l'un des éléments les plus importants du capteur en termes de performance électrothermique. Elle sert de support au capteur avec de bonnes propriétés thermomécaniques et permet de limiter les pertes thermiques par conduction. Elle constitue une isolation thermique entre les éléments. Ce rôle d'isolation thermique nécessite une épaisseur minimale alors que la fonction de support mécanique tend à imposer une épaisseur maximale. Ces deux nécessités opposées constituent toute la problématique dans la réalisation technologique des membranes [54].

III.3.2. Rôle de la membrane

Le rôle de la membrane diélectrique est de soutenir les circuits métalliques. Cette membrane est déposée soit à haute température en combinant les propriétés physiques de l'oxyde thermique et du nitrure de silicium déposé par LPCVD, soit à basse température par dépôt d'une monocouche d'oxynitrure de silicium [9] [20].

Les couches diélectriques minérales de quelques microns d'épaisseur doivent être de bonnes candidates pour des membranes de quelques millimètres de côté. Afin d'obtenir des membranes plates, il est nécessaire que la contrainte moyenne soit en tension pour éviter le flambement. Par ailleurs, le niveau de contrainte doit être suffisamment faible dans les couches pour éviter la délamination ou la fissuration qui apparaît dans les couches épaisses.

Les procédés microélectroniques classiques développés pour les couches minces ne sont pas adaptés pour ces spécifications.

Une solution pour contourner ces problèmes est de réaliser des membranes composites multicouches. Chaque couche présente alors des contraintes suffisamment faibles pour permettre l'obtention de l'épaisseur désirée sans délamination ou fissuration. La contrainte moyenne dans la membrane composite (σ_c) est alors donnée par :

$$\sigma_c = \frac{\sum_i \sigma_i e_i}{\sum_i e_i} \quad (\text{III.4})$$

Où σ_i et e_i représentent respectivement la contrainte et l'épaisseur de la couche i .

III.3.3. Les membranes diélectriques

Ce sont les plus utilisés aujourd'hui dans la mesure où elles favorisent l'isolation thermique et donc une réduction de la consommation électrique du capteur. Les diélectriques ont l'avantage d'être de bons isolants thermiques contrairement au Si. Les matériaux les plus utilisés sont l'oxyde de silicium (SiO_2) et le nitrure de silicium (Si_3N_4) et ont fait l'objet de nombreuses recherches [20] [23].

Des recherches [9] [54] ont montré que le SiO_2 déposée par oxydation thermique présente une tenue mécanique plus faible que le Si_3N_4 déposé par LPCVD même si sa conductivité thermique est plus faible. Cette mauvaise tenue mécanique serait due aux contraintes résiduelles élevées du matériau. Il est à noter également que la technique de dépôt du matériau peut améliorer la tenue mécanique de la membrane [31].

Ainsi, au vu des caractéristiques des membranes précitées, il ressort que pour des applications hautes températures (supérieures à 500°C), les membranes diélectriques notamment la combinaison $\text{SiO}_2/\text{SiN}_x$ exhibe un meilleur compromis entre isolation thermique et stabilité mécanique [31].

III.3.4. La filière technologique $\text{SiO}_2 / \text{SiN}_x$

III.3.4.1. Introduction

La filière technologique de ces membranes est basée sur l'association d'un film d'oxyde thermique et de nitrure de silicium déposé par LPCVD. L'oxyde de silicium thermique est un matériau de bonne qualité et stable thermiquement. Sa technologie est largement contrôlée et maîtrisée pour la fabrication des composants CMOS. Pour cette raison, l'oxyde thermique est parmi les matériaux utilisés pour la fabrication de membranes diélectriques minces [54].

Cependant, les contraintes résiduelles de l'oxyde déposé à haute température sont compressives et élevées, et ne permettent pas la fabrication de membranes planes (non flambées).

L'association du nitrure de silicium déposé par LPCVD à l'oxyde thermique permet ainsi de diminuer l'amplitude de la contrainte moyenne dans la membrane. Le nitrure de silicium est par ailleurs un matériau connu pour sa résistance aux attaques chimiques [20].

III.3.4.2. Problématique de la bicouche

Nous examinons maintenant le dépôt d'une couche de nitrure sur un substrat déjà recouvert d'une couche d'oxyde. En effet les films monocouche ne sont pas entièrement satisfaisants du point de vue de la contrainte. La contrainte du film d'oxyde est relativement faible (-300 MPa) mais elle est compressive, d'où un risque de flambement de la membrane après libération du substrat, qui nuirait à la planéité des circuits [56].

La contrainte du film de nitrure non stoechiométrique est en tension (+600 MPa) mais elle est encore relativement élevée, ce qui nuit à sa résistance mécanique. Il peut donc être intéressant d'associer les 2 matériaux pour obtenir une contrainte résultante en tension suffisamment faible. Le dépôt de nitrure se faisant à une température de 750 °C très inférieure à celle de croissance de la couche d'oxyde (1150 °C), cela doit nous mettre à l'abri d'une modification des caractéristiques mécaniques de l'ensemble silicium + oxyde lors du dépôt du nitrure.

III.3.4.3. Croissance thermique de l'oxyde de silicium

L'oxyde de silicium thermique est obtenu à haute température par réaction des molécules d'oxygène ou de vapeur d'eau sous forme gazeuse à la surface du silicium [56]

Afin d'obtenir des oxydes de silicium assez épais, le choix s'est porté sur l'oxydation humide à la température maximale d'utilisation des fours, soit 1150°C. Cette croissance est intercalée entre deux cycles d'oxydation sèche sous oxygène afin de densifier l'oxyde humide réputé pour sa qualité poreuse. La Figure III.5 montre les phases de l'oxydation du silicium.

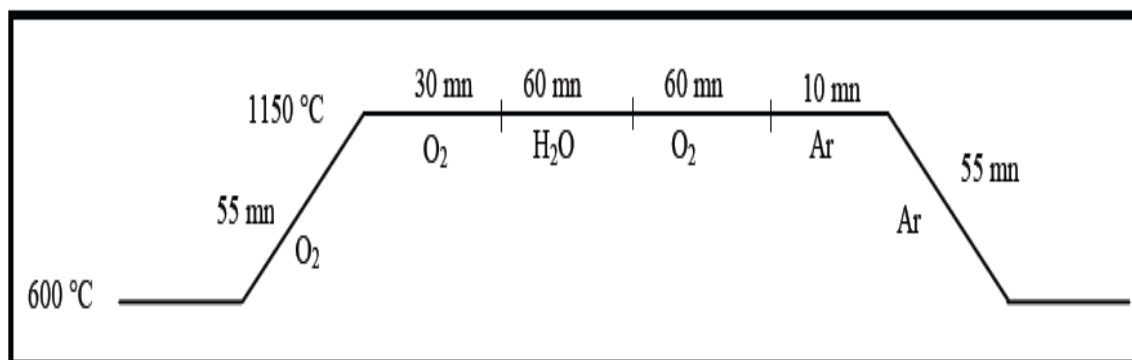


Figure III.5 : Cycle d'oxydation thermique du silicium pour la fabrication des membranes [54]

III.3.4.4. Dépôt LPCVD de nitrure de silicium

Le procédé de dépôt chimique en phase vapeur sous basse pression LPCVD met en présence un ou plusieurs substrats avec des gaz réactifs spécifiques. Pour des conditions de température et de pression données, le mélange gazeux subit un ensemble de transformations chimiques qui aboutit à la formation d'une couche solide à la surface des substrats.

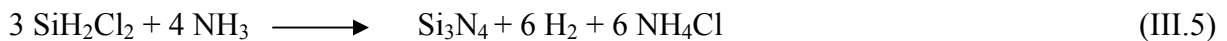
Les mécanismes du dépôt chimique en phase vapeur peuvent alors se décomposer de la manière suivante [55]:

- activation et transport des réactifs gazeux vers la surface du substrat,
- adsorption et réaction chimique des réactifs gazeux à la surface du substrat,
- désorption des produits de réaction gazeux,
- diffusion des produits de réaction solides à la surface du substrat vers des sites de plus basse énergie.

Réactions

Suivant les gaz utilisés, la réaction globale de synthèse du nitrure à basse pression (LPCVD) s'écrit :

Dichlorosilane + ammoniac:



Silane + ammoniac :



III.3.5. Réalisation de la membrane par la gravure KOH

La gravure anisotropique du silicium est une réaction chimique en phase liquide entre la solution de gravure et le silicium dont la cinétique est commandée par l'orientation cristallographique des surfaces de contact, elle permet de contrôler précisément les dimensions des structures micro usinées [1] [8]. La réalisation de ces microstructures consiste à graver localement le silicium en se servant comme masque d'une couche de passivation ouverte par endroit par la technique de photolithographie. La gravure de la membrane a été réalisée dans une solution aqueuse d'hydroxyde de potassium(KOH). La vitesse d'attaque des plans (100) est de l'ordre de 100 fois la vitesse d'attaque des plans (111) [5]. L'explication est que la vitesse de gravure pour un plan donné est déterminée par la densité d'atomes dans ce

plan et par le nombre de liaison Si-Si exposées à la solution ou restant à l'intérieur du matériau. La forme de la cavité gravée en fonction de l'orientation du substrat, de la géométrie du masque et de son orientation et par rapport au repère cristallographique [20] [16].

Les membranes carrées sont obtenues à partir d'un substrat orienté (100) recouvert par une couche de masquage. Un oxyde thermique, un nitrure déposé, ou un multicouche oxyde+nitrure sont généralement utilisés [5] [9] [16]. On crée par photolithographie dans la couche de masquage des ouvertures carrées. La vitesse de gravure des plans (111) étant très faible par rapport à celle des plans (100) [55]. En négligeant la gravure des plans (111). Le côté de l'ouverture du masque M s'exprime en fonction du côté de la membrane W et de la profondeur gravée h par l'équation III.7. Une vue générale montrant l'orientation cristallographique du substrat et les bords d'une membrane alignée par rapport au méplat est donnée en figure III.6.

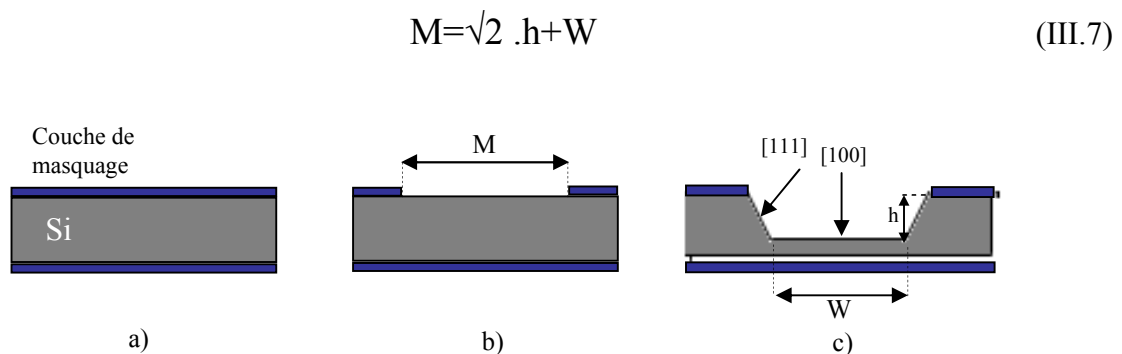


Figure III.6 : Etapes de la gravure des membranes. a) substrat de silicium recouvert par une couche de masquage (oxyde, nitrure), b) lithographie dans la couche de masquage et c) gravure du silicium.

III.3.5.1. Résistance de divers matériaux aux bains de gravure du silicium

L'étude a été faite à partir de 12 échantillons prélevés sur une même plaquette. L'épaisseur a été mesurée au centre de chaque échantillon à des temps réguliers. Nous présentons la valeur moyenne de gravure de chaque temps [64].

III.3.5.1.1. Tenue de l'oxyde (SiO₂)

Compte tenu de la dispersion des temps de gravure du substrat, il faut admettre que le film diélectrique puisse se trouver en contact avec le bain de gravure pendant une durée pouvant aller au maximum jusqu'à 15 minutes pour le KOH (voir figure III.7).

III.3.5.1.2. Tenue du nitrure (Si₃N₄)

Le film de nitrure peut se trouver en contact avec le bain de gravure du substrat pendant toute la durée de cette opération, soit environ 4 heures dans le KOH. La résistance du Si_xN_y aux solutions comme le KOH décroît avec une décroissance du rapport N/Si ; il est donc utile de bien contrôler la vitesse de gravure de ce nitrure.

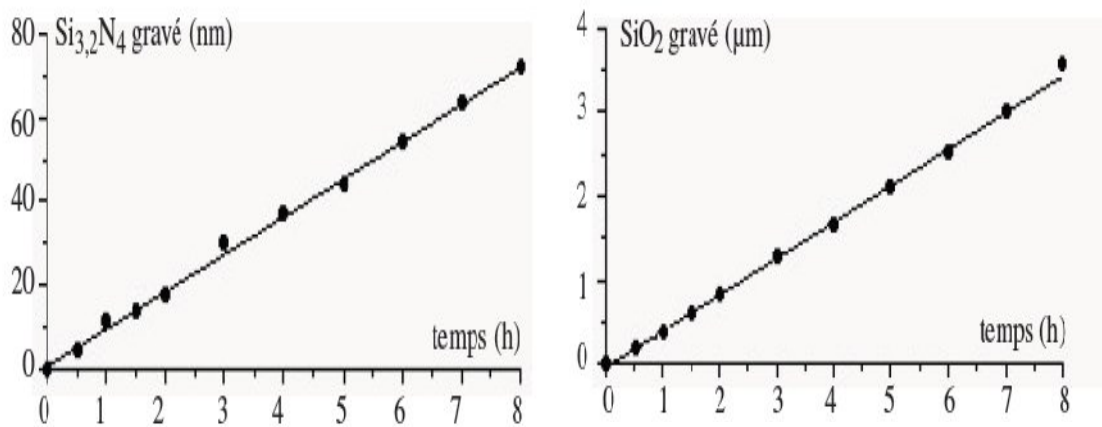


Figure III.7 : Cinétique de gravure du SiO₂ et Si₃N₄ dans une solution KOH 10 mol.l⁻¹ à 85°C [54]

III.4. Etude de l'effet de l'humidité sur les polymères

III.4.1. Introduction

Le taux d'humidité, et la température comptent parmi les grandeurs physiques les plus fréquemment mesurées, de par l'influence de ces paramètres sur le fonctionnement des systèmes [15]. D'après ce que nous venons de voir, nous allons rechercher un matériau dont la caractéristique essentielle est de présenter une permittivité sensible à l'humidité. Une étude bibliographique nous a orienté vers des polyimides, polymères synthétisés à partir d'anhydrides d'acides et d'amines [29] [39] [50] [57]. Déposés par pulvérisation (spray-coating) ou par centrifugeuse (tournette ou spin-coating), la polymérisation est réalisée par chauffage du précurseur jusqu'aux températures provoquant le chaînage entre monomères (cette température est comprise entre 250°C et 400°C suivant le polymère).

Le polyimide (PI) est connu pour sa stabilité thermique élevée, excellente résistance chimique, constante diélectrique basse, résistivité électrique élevée et dureté mécanique élevée due aux unités aromatiques d'anneau d'imide. Cependant, la teneur en eau du film polyimide due à la présence de la vapeur d'eau peut influencer sur les propriétés électriques de ce matériau [3]. Pour toutes ces raisons, les films de polyimide ont été de plus en plus employés dans diverses applications principalement dans l'industrie de la microélectronique comme diélectrique pour circuit multicouche et de passivation remplaçant ainsi les isolateurs inorganiques traditionnels tels que le SiO_2 [20] [57].

III.4.2. Définition d'un polymère

Un polymère est une macromolécule formée de l'enchaînement covalent d'un très grand nombre d'unités de répétition qui dérivent d'un ou de plusieurs monomères (qui sont également appelées motifs) et préparée à partir de molécules appelées monomère [39].

Le nom des polymères est généralement dérivé de celui du monomère en ajoutant le préfixe poly Exemple : polyéthylène, poly (acide glycolique), polytétrafluoroéthylène, polyimideetc [50].

D'une façon générale, un polymère est un mélange de macromolécules de différentes tailles et de compositions variées si l'on a différents monomères. Ainsi, on peut caractériser un polymère par [39] :

- sa composition chimique moyenne
- sa masse moléculaire moyenne
- son degré de polymérisation

III.4.3. L'humidité relative

L'humidité exprime la présence d'un mélange d'air sec et de vapeur d'eau dans l'air ambiant. En général, lorsqu'on parle de mesure d'humidité, on fait allusion au taux d'humidité exprimé en (%) qui est en fait l'humidité relative. La détermination de cette mesure est complexe, car elle est étroitement liée à d'autres grandeurs physiques telles que la température et la pression [38] [45].

L'humidité relative est une grandeur sans dimension c'est le rapport entre la pression partielle de vapeur d'eau contenue dans un gaz (P_v) et la pression de vapeur d'eau max possible, donc la pression de saturation (P_s), pour une température donnée [45].

$$Hr = 100 \frac{P_v}{P_s(t)} [\%] \quad (\text{III.8})$$

III.4.3.1. Nature dipolaire de l'eau

Une propriété très importante de l'eau est sa nature polaire. La molécule d'eau forme un angle de $104,45^\circ$ au niveau de l'atome d'oxygène et entre les deux atomes d'hydrogène. Puisque l'oxygène a une électronégativité plus forte que l'hydrogène, le côté de la molécule d'eau où se trouve l'atome d'oxygène est chargé négativement, par comparaison avec le côté hydrogène. Une molécule avec une telle différence de charge est appelée un dipôle ou molécule polaire. (Figure III.8).

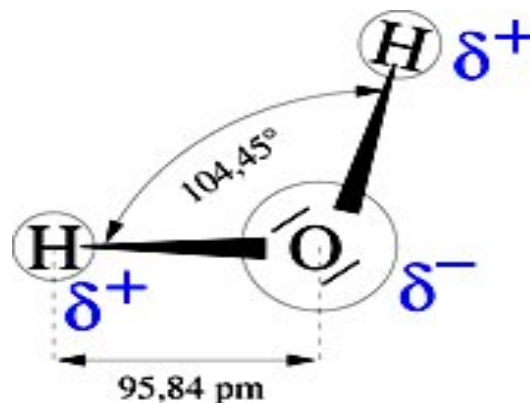


Figure III.8 : Nature dipolaire de l'eau [58]

Le courant électrique, quelle que soit son origine, dissocie les molécules d'eau en ions H^+ (cations) et OH^- (anions) dont la mobilité est grande en comparaison avec d'autres ions [4].

Par perte d'un proton H^+ , elle devient OH^- . Par gain d'un proton H^+ , elle devient l'ion hydronium H_3O^+ . Les ions hydroniums et hydroxyde sont très réactifs, ils peuvent attaquer d'autres matériaux, les dissoudre [20].

III.4.4. Diffusion de l'eau dans les polymères

Les variations de densité, ou de gonflement d'un polymère, peuvent apporter des informations sur le mécanisme d'absorption de l'eau dans les polymères [20] [52] [57].

Les mesures de densité et de gonflement sont équivalentes comme on peut le voir à partir de l'équation :

$$\rho = \frac{m}{v} \quad (\text{III.9})$$

Où ρ est la masse volumique du polymère en g.cm^{-3}

m est la masse du polymère en g

v est le volume du polymère en cm^3

La diffusion de l'eau dans les polymères est généralement étudiée à partir de mesures de la masse d'échantillons au cours de l'absorption d'eau ou de sa désorption [39].

La constitution des polyimides (voir Figure III.9) permet de dresser un inventaire des interactions entre l'eau et la chaîne polymère.

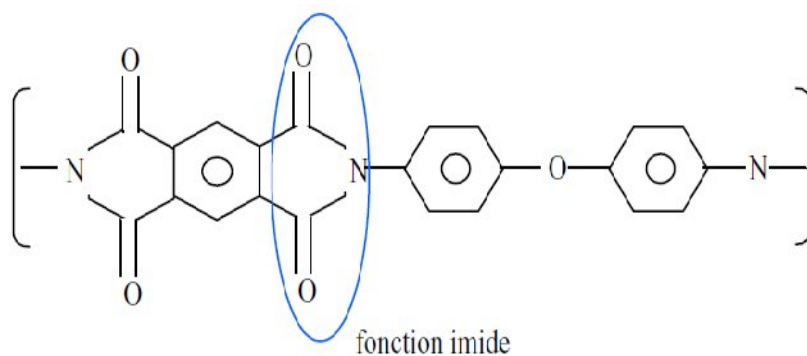


Figure III.9 : Exemple de monomère imide, synthétisé à partir d'un anhydride d'acide et d'une diamine [39].

Nous distinguerons les interactions purement physiques des interactions chimiques. Parmi les interactions physiques, la liaison hydrogène et les forces d'interaction de Van der Waals sont à envisager entre le polyimide et l'eau [65]. En effet, la structure de l'imide révèle de nombreux sites permettant la création de liaisons hydrogène pour les atomes d'hydrogène de la vapeur d'eau qu'on veut détecter. En particulier, du fait de la répartition du nuage électronique, les atomes d'azote et d'oxygène au niveau de la fonction imide, sont plus électronégatifs que

l'oxygène de l'eau auquel sont liés les atomes hydrogènes de l'eau. Cette liaison hydrogène, de faible énergie, est compatible avec la bonne réversibilité observée. La forte polarité de l'eau permet de supposer aussi des interactions entre dipôles, dont l'énergie est quatre fois plus faible que la liaison hydrogène [39] [50].

Les films polyimides conservent leurs propriétés sur une plage étendue de températures. Ils ont été utilisés dans des applications pratiques où la température peut s'abaisser à -269°C et s'élever à 400°C [58].

La figure III.10 représente la diffusion de l'eau dans un polyimide en fonction du temps.

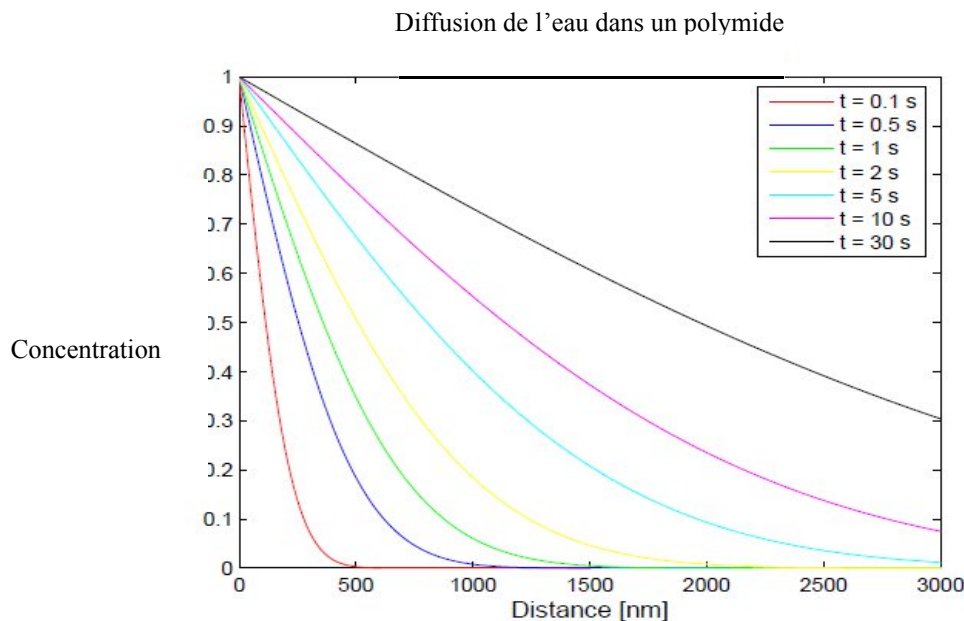


Figure III.10 : Diffusion rapide de l'eau dans un polyimide [26]

Etant donné la bonne réversibilité obtenue, les interactions chimiques, de fortes énergies, sont peu probables. En effet, la réaction la plus probable avec un imide est l'ouverture de la fonction imide elle-même, entre l'atome d'azote et les atomes d'oxygène voisins. Or la synthèse des imides s'effectue aux alentours de 150°C , ce qui constitue un apport d'énergie beaucoup trop grand pour que la fonction imide soit cassée par l'adsorption d'eau [50].

III.5. Etude du capteur de température de type résistance

Les résistances dépendantes en température (RTD), sont des résistances métalliques dont la résistance électrique augmente avec la température. Cette augmentation de résistance

électrique est principalement due aux collisions électrons/phonons. Il est donc possible de déduire la température du métal en effectuant une mesure de résistance électrique. Les dépôts de couches minces métalliques sont bien maîtrisés, l'intégration de RTD est donc aisée dans les microsystèmes [58].

III.5. 1. Coefficient de température

Le coefficient de température est la variation relative d'une propriété physique lorsque la température est modifiée [27].

Si la résistance électrique d'un matériau varie avec la température, le capteur résultant est appelé thermomètre à résistance (RTD). Dans le cas de métaux la résistance électrique croît avec la température, la relation résistance-température classiquement utilisée est une fonction du premier ordre qui s'exprime comme suit [32]:

$$R_T = R_0 \cdot [1 + \alpha (T - T_0)] \quad (\text{III.10})$$

où R_T est la résistance (Ω) du capteur à la température T ($^{\circ}\text{C}$), R_0 la résistance à la température de référence T_0 ($^{\circ}\text{C}$) et α le coefficient de température de la résistance (TCR, $^{\circ}\text{C}^{-1}$). La figure III.11 représente une coupe d'un capteur de température sur membrane.

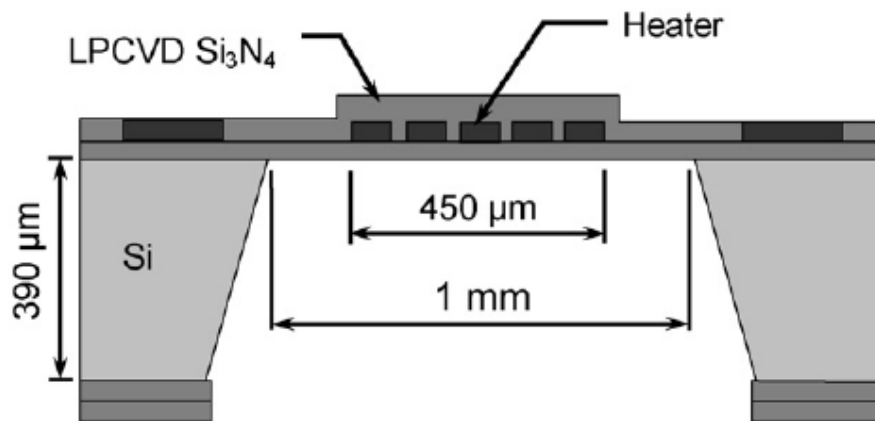


Figure III. 11: Vue en coupe schématique d'un capteur de température sur membrane [34]

III.5. 2. Méthode de mesure

Le chapitre précédent est un survol des méthodes disponibles pour la mesure de température en microélectronique, il donne les bases pour choisir la technologie requise en fonction de l'application voulue et des moyens technologiques du laboratoire. Nous avons choisi d'utiliser

des couches minces métalliques en raison de la maturité de cette technologie, la linéarité de sa dérive en température.

Nous avons choisi d'utiliser des couches métalliques de platine car la dérive de la résistance électrique du platine en fonction de la température est presque linéaire [65]. Néanmoins le platine en couche mince ne se comporte pas comme un bloc de platine brut. Les dépôts en couche mince sont formés d'un assemblage de platine dont les propriétés varient en fonction des paramètres de dépôts [34] [50].

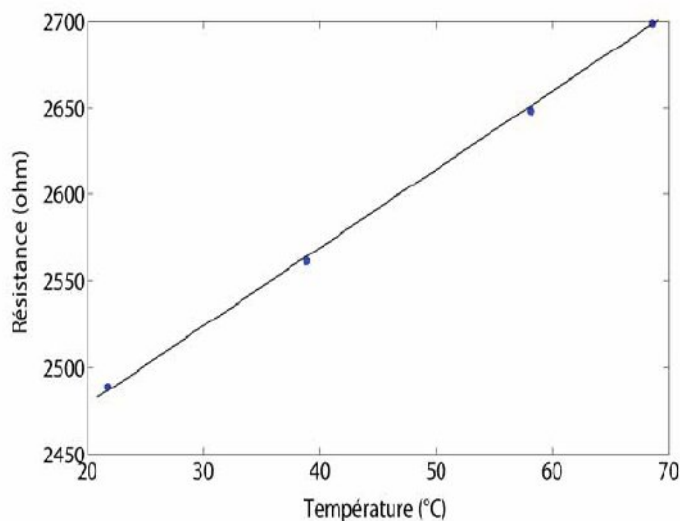


Figure III.12 : Valeur de la résistance d'une couche mince métallique (Cr/Pt/Ti : 5nm/50nm/5nm) en fonction de la température [59].

III.6. Conclusion

Dans ce chapitre nous avons décrit dans un premier temps les procédés de base pour la fabrication des films minces dans la technologie de la microélectronique. Dans un deuxième temps un rappel de la filière technologique $\text{SiO}_2 / \text{SiN}_x$.

Nous avons rappelé quelques généralités et propriétés sur les polymères qui sont des isolants solides présentant de bonnes propriétés physico-chimiques qui les rendent plus utilisés dans les domaines de l'industrie. Ensuite on a vu que l'humidité est un facteur très important dans l'industrie qui influe beaucoup sur les propriétés des matières grâce à la nature polaire de l'eau. Finalement, pour l'étude d'un capteur de température, nous nous proposons d'utiliser des résistances métalliques en platine dont la résistance électrique augmente avec la température.

Chapitre IV

Simulation du process technologique du multicapteur

IV.1. Introduction

Le procédé de fabrication des dispositifs microsystèmes est basé sur les techniques de fabrication standard des circuits intégrés microélectroniques. Le matériau de base est bien entendu le silicium (Si) ainsi que ses dérivés tels que l'oxyde de silicium (SiO_2), le nitrure de silicium (Si_3N_4), le carbure de silicium (SiC), ses oxy-nitrides (SiN_xO_y) et le platine. Ces matériaux sont déposés comme une couche mince d'épaisseur qui varie entre une dizaine d'Angström et plusieurs dizaines de micromètres.

Nous allons présenter, dans ce chapitre, le processus technologique, c'est-à-dire les opérations de fabrication du multicapteur de pression humidité et température [30]. La démarche que nous avons adoptée consiste d'abord à saisir les coordonnées manuellement, on fait entrer la géométrie des différentes étapes de fabrication de manière à anticiper les meilleurs réglages [60].

La démarche est ensuite d'appliquer une succession d'opérations réelles (avec quelques variantes de réglage), pour lesquelles nous avons tenté de mettre en œuvre un suivi très précis de la qualité de réalisation de chacune de ces étapes.

IV.2. Description simplifiée du multicapteur

Notre structure multicapteur combine trois types de capteurs à savoir un capteur de pression, un capteur d'humidité et un capteur de température. La théorie de ces trois capteurs est présentée au chapitre précédent. Les paramètres importants pour chaque capteur sont étudiés pour concevoir notre multi capteur. Afin de simplifier la fabrication, il est souhaitable d'employer seulement une étape de métallisation, ceci signifie le même métal pour les trois capteurs et la même épaisseur. Le choix du métal n'est pas important pour le capteur d'humidité [29] comme électrode et pour le capteur de pression comme jauges piézo-resistives. Cependant pour la thermistance le métal devrait avoir une résistivité élevée, dans le but d'avoir une résistance élevée et un coefficient de température élevé [30]. [33]

La théorie de la thermistance a prouvé que le platine est le meilleur choix du métal, il présente une forte stabilité dans les cycles de température, une bonne conductivité thermique ce qui assure une uniformité de la température de l'élément chauffant, un coefficient de température relativement élevé permettant de contrôler les variations de la résistance [26].

L'application la plus répandue est l'utilisation de résistances de platine pour la fabrication de capteurs de température. La résistance en platine est déposée sur une membrane diélectrique ($\text{SiO}_2/\text{Si}_3\text{N}_4$) ce qui permet un fonctionnement à des températures dépassant 600°C .

Le capteur de pression piézorésistif est composé d'une membrane en une bicouche (silicium et nitrure) qui constitue le corps d'épreuve et qui se déforme sous l'effet d'une pression appliquée. Des jauges piézoresistives en platine en surface du corps d'épreuve forment un conditionneur passif [30]. La déformation de ces jauges se transforme en variation de résistance [61]. Le capteur d'humidité est constitué de deux électrodes en platine [62] séparées par un diélectrique. Ce diélectrique est un polymide PI, il permet de piéger les molécules d'eau suspendues dans l'air modifiant de la sorte la capacité résiduelle du capteur [39]. La figure IV.1 schématise cette structure.

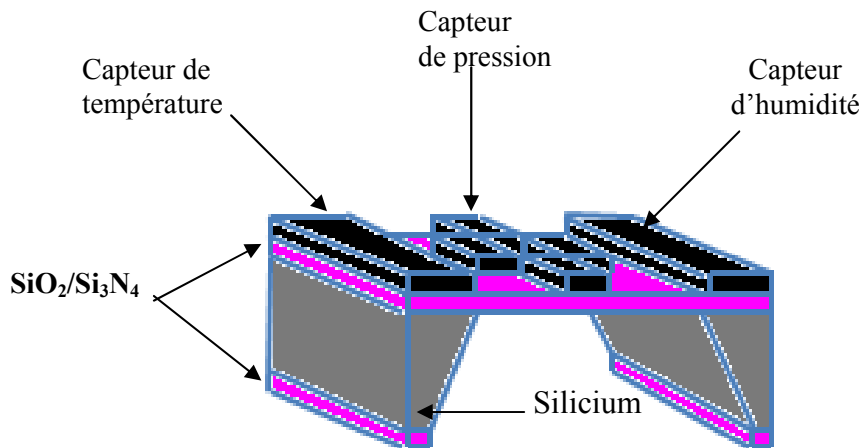


Figure IV.1 : Structure multicapteur de pression, de température et d'humidité

IV.2.1. Choix du substrat

Le choix du matériau de base de notre multicapteur s'est porté sur le silicium, ce dernier semble être le meilleur candidat [63]. Un substrat de silicium de type p avec une concentration de $1 \times 10^{15} \text{ cm}^{-3}$, de 3'' et $300\mu\text{m}$ d'épaisseur, poli double face, d'orientation $\langle 100 \rangle$ est choisi.

IV.2.2. La membrane diélectrique

La membrane est constituée d'une bicouche $\text{SiO}_2/\text{Si}_3\text{N}_4$ déposée sur les 2 faces du substrat. La couche de SiO_2 d'épaisseur $0,5\mu\text{m}$ est déposée par oxydation thermique dans un four à 1150°C , en faisant réagir des molécules d'oxygène gazeux et de vapeur d'eau à la surface du Si. Ensuite, une couche de $0,2\mu\text{m}$ de Si_3N_4 est déposée par LPCVD à une température de 705°C . Cette technique consiste à réaliser un dépôt chimique en phase vapeur à basse pression. La libération de la membrane s'effectue à la fin du procédé.

IV.2.3. Le Platine

Le dépôt de Platine se fait par lift-off. Il consiste dans un premier temps à déposer et structurer par photolithographie une couche sacrificielle en utilisant une résine photosensible [56], une couche de platine est déposée pour réaliser la résistance métallique pour le capteur de température, les jauges piézorésistives pour le capteur de pression et l'électrode inférieure du capteur d'humidité. Le platine présente une faible adhésion sur les matériaux isolants, il est nécessaire de mettre en œuvre une couche d'accroche titane (Ti) avant son dépôt [40]. L'absence de cette couche d'adhésion à certains endroits de la plaquette provoque le décollement du Pt [62]. Par l'augmentation de l'épaisseur du Ti, ce phénomène est minimisé.

Le « lift Off » est une étape relativement simple qui consiste à plonger l'échantillon dans un bain d'acétone (Figure IV.2). La résine utilisée pendant la photolithographie est soluble dans l'acétone. Lorsque la résine se dissout elle décroche la couche métallique déposée dessus. Ainsi après le bain d'acétone, il ne subsiste du métal que sur les parties du substrat qui n'étaient pas protégées par la résine. Les flancs obliques de la résine permettent de briser la continuité de la couche métallique et d'obtenir un décrochage propre du métal et une piste conforme au dessin de masque.

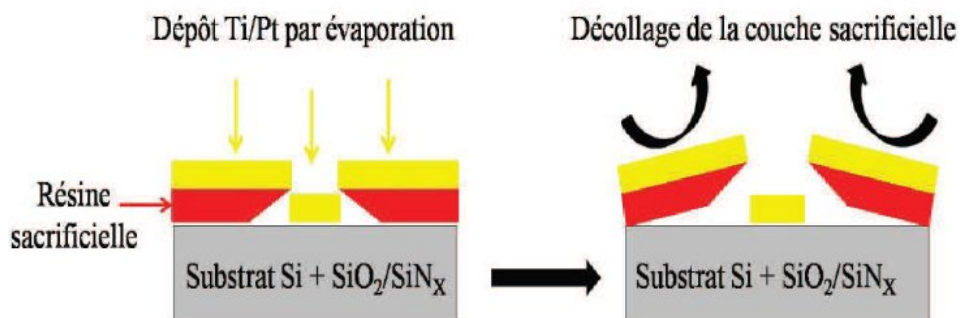


Figure IV. 2 : Principe du dépôt métallique par lift-off.

IV.2.4. Le polyimide

Le polyimide est un polymère synthétisé à partir d'anhydrides d'acides et d'amines [29]. C'est un matériau dont les caractéristiques essentielles est de présenter une permittivité sensible à l'humidité, déposé par pulvérisation (spray coating ou par tournette). Les variations de densité, ou de gonflement du polymère, peuvent apporter des informations sur le mécanisme d'absorption de l'eau dans les polymères [46].

IV.2.5. Métallisation

Pour les interconnexions électriques, l'aluminium, avec une température de fusion de 660°C, est le matériau choisi. C'est le matériau le plus utilisé pour les interconnexions métalliques dans les microsystèmes, à cause de sa haute conductivité électrique et thermique, de sa bonne adhérence à l'oxyde de silicium (SiO_2), de la facilité à le déposer et le graver, et de son coût peu élevé.

IV.2.6. Libération de la membrane

La dernière étape consiste à tremper le multicapteur dans une solution de KOH hydroxyde de potassium. Cette gravure n'attaque pas le silicium, les masques de matériaux utilisés pour définir la gravure anisotrope du silicium sont le dioxyde de silicium et le nitrure de silicium.

IV.2.7. Assemblage du micro capteur

L'encapsulation de MEMS dans les cavités est un enjeu technologique primordial. Nous avons vu que cette étape conditionne le bon fonctionnement des MEMS en assurant la protection des dispositifs, la connectique et une bonne herméticité dans le cas d'atmosphère contrôlée. Nous commençons par la soudure de la partie inférieure du wafer du silicium sur le wafer du verre, pour cela nous utilisons une technique appelée soudure anodique (anodic bonding) avec SU-8 [24]. Dans le tableau suivant nous résumons les étapes du procédé technologique mis au point pour réaliser le multicapteur.

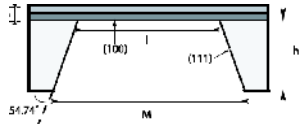
Etape	Description	Caractéristique dimensionnelle
1	Silicium de type p	(100) e=300 μ m
2	Oxydation thermique du substrat Dépôt de Si ₃ N ₄ LPCVD	e=0,5 μ m T=1150°C e=0,2 μ m T=705°C
3	Dépôt et gravure du platine +une couche d'accroche Ti. Lift off	e=0,7 μ m T=150°C
4	Dépôt et gravure du polymide	e=2 μ m T=200°C
5	Dépôt et gravure du platine Lift off	e=0,7 μ m T=150°C
6	Dépôt et gravure de l'aluminium Evaporation thermique	e=1 μ m T=200°C
7	Libération de la membrane par gravure KOH Une étape en face arrière	
8	Assemblage du multi capteur Soudure annodique	T=400°C

Tableau IV.1 : Etapes du procédé technologique pour la réalisation du multicapteur.

IV.3. Processus de fabrication du multicapteur

Le multicapteur est réalisé sur un substrat de silicium de 300 μm d'épaisseur, polie double face, d'orientation cristalline (100), dopé au bore voir figure IV.3.

La première étape est le dépôt de la membrane, qui est constituée par une bicouche $\text{SiO}_2/\text{Si}_3\text{N}_4$. La fabrication de la membrane se décompose en deux étapes :

Le dépôt en couches minces des matériaux la constituant sur le substrat, puis le micro usinage en face arrière. La finalisation de la membrane se fait à la fin du procédé technologique lors d'une étape dite d'ouverture ou de libération de la membrane par gravure du substrat. C'est à ce moment là que s'exercent les contraintes mécaniques qui peuvent conduire à la rupture de la membrane [49].

Le silicium est d'abord oxydé thermiquement sur 0,5 μm (SiO_2) dans un four à une température de 1150°C. La couche de silicium initial réagit avec l'élément oxydant pour former le SiO_2 , on va ainsi consommer du silicium.

L'interface Si/SiO_2 doit être parfaite pour former une bonne qualité mécanique et électrique du SiO_2 qui est en général fortement dépendante de la procédure de nettoyage du substrat avant l'oxydation [30]. Ensuite une couche de 0,2 μm de nitrure de silicium Si_3N_4 est déposée par LPCVD (Low Pressure Chemical Vapor Déposition) à une température de 705°C. Cette bicouche diélectrique permet d'obtenir une membrane diélectrique très fine (0,7 μm), donc thermiquement isolante et en même temps robuste [30].

L'étape suivante est le dépôt d'une couche de platine de 0,7 μm par la technique de Lift off, le substrat est recouvert d'une résine ouverte à certain endroits par photolithographie, ensuite le substrat est placé dans une solution qui dissout la résine. Les détails de cette technique ont été étudiés précédemment [62].

On dépose par la suite une couche de polymide, un matériau sensible à l'humidité. La diffusion de l'eau dans un polymide a été étudiée dans la partie précédente, puis une autre couche de platine pour réaliser l'électrode supérieur du capteur d'humidité [30].

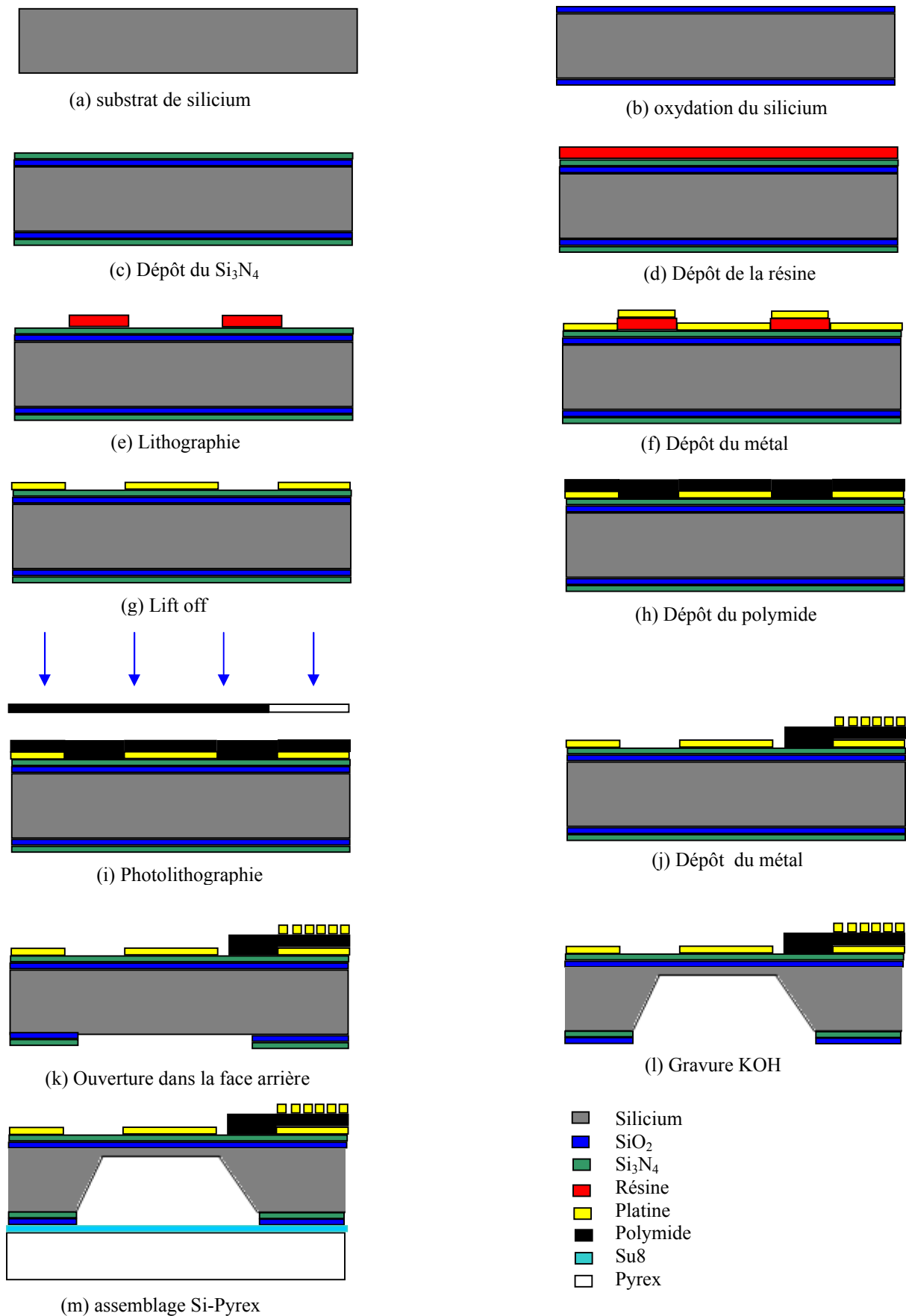


Figure IV.3: Etapes technologiques nécessaire à la de fabrication du multicapteur

L'étape suivante consiste à déposer les pistes métalliques en aluminium dans le but d'établir le contact électrique. A ce stade, les étapes en face avant, sont finalisées. On peut donc procéder au traitement de la face arrière du substrat. Pour ce faire, il faut retourner la plaque et effectuer la lithogravure de l'oxyde de la face arrière qui sert de masque à la gravure du silicium. La gravure est réalisée dans une solution aqueuse d'hydroxyde de potassium.

La dernière étape est l'assemblage du multicapteur. Nous commençons par la soudure de la partie inférieure du wafer du silicium sur le wafer du verre, pour cela nous utilisons une technique appelée soudure anodique (anodic bonding) avec SU-8. Cette dernière est utilisée pour souder hermétiquement du verre à du métal ou semi conducteur. Il est important d'aligner les deux wafer, afin que les ouvertures du verre coïncident avec ceux du silicium, nous devons donc effectuer une soudure avec alignement.

IV.4. Simulation du processus technologique de fabrication du multicapteur sous le logiciel Silvaco

IV.4.1. Aperçu du logiciel SILVACO

Dans ce travail de thèse, nous avons à notre disposition l'outil de simulation SILVACO, qui permet la simulation de processus technologique étape par étape, La simulation du processus technologique est réalisée avec les outils « ATHENA ».

ATHENA est un simulateur de *process* à 2D permettant [60] ;

- (i) de prédire la structure physique qui résulte des étapes du procédé,
- (ii) de traiter la simulation du *process* comme étant une série d'évènements successifs.

Il permet de prévoir la structure que l'on obtiendra en fonction des différents paramètres de fabrication. Il travaille en 1 ou 2 dimensions ; la dimension y est la profondeur de la plaque de silicium et on peut ajouter une dimension x représentant un axe longitudinal de la structure étudiée. Les premières étapes sont généralement simulées en une dimension afin de diminuer le temps de simulation. En revanche, dès la première lithographie, la structure devient bidimensionnelle. L'utilisateur entre la géométrie des différentes étapes de fabrication, soit manuellement en saisissant des jeux de coordonnées, soit à partir d'une coupe réalisée dans le jeu de masques qui sert à la fabrication du dispositif. Le simulateur ne fonctionnant pas en 3

dimensions, on doit se contenter de coupes, on ne peut simuler le processus correspondant au dispositif complet.

Les différents paramètres qui entrent en jeu dans ces étapes technologiques sont [64]:

- Paramètres d'implantation : type d'ion implanté, dose implantée, énergie d'implantation, angle d'incidence du faisceau.
- Paramètres de diffusion : température du four, durée de la diffusion, nature du gaz introduit dans le four (oxygène ou vapeur d'eau pour réaliser une oxydation, azote dans le cas d'une simple diffusion ou activation des impuretés), pression, ...
- Dépôt de matériau : type de matériau déposé (oxyde, nitrure, silicium polycristallin, métal, résine photosensible), épaisseur du dépôt.
- Paramètres de gravure : type de matériau gravé, épaisseur maximale enlevée, gravure humide ou sèche, ...

La précision des résultats obtenus avec les simulations est fonction du nombre et de la distribution des nœuds dans la maille. En contre partie, le temps de calcul des solutions est d'autant plus important que le maillage possède de nœuds. Le maillage doit donc être fait de façon à avoir une distribution de nœuds plus abondante dans les régions de fortes variations de profils de dopages et moins importante dans les régions où le dopage est uniforme.

Athéna réalise alors la simulation du processus de fabrication. Il génère une structure comportant la géométrie des empilements des différents matériaux ainsi que les concentrations en impuretés résultant des opérations de dopage. Il permet aussi d'extraire certains paramètres de la structure fabriquée (épaisseur d'une couche, concentration en impureté d'une zone, ...)

IV.4.2. Génération d'un maillage de la structure

Le bloc d'instructions en bas introduit le maillage à utiliser dans la simulation. Les lignes commençant par la commande (line x) donnent le maillage dans la direction verticale alors que pour la direction horizontale, les lignes commencent par la commande (line y). La variable loc (ou location) spécifie la position du nœud à considérer et la variable spac (ou spacing) spécifie le pas du maillage à la position du nœud en question. On va détailler le maillage dans la partie qui va suivre et le programme de simulation est donné en ANNEXE A.

```
#Définition verticale du maillage variable loc=-1 spac=0.2
```

```
line x loc=-0.2 spac=0.05
```

```
line x loc=0 spac=0.05
```

```
line x loc=1 spac=0.2
```

```
#Définition horizontale du maillage
```

```
line y loc=0 spac=0.005
```

```
line y loc=0.1 spac=0.01
```

```
line y loc=0.4 spac=0,05
```

IV.4.2.1. Maillage de la structure simulée

La précision des résultats obtenus avec les simulations est fonction du nombre et de la distribution des nœuds dans la maille. En contre partie, le temps de calcul des solutions est d'autant plus important que le maillage possède de nœuds. Le maillage doit donc être fait de façon à avoir une distribution de nœuds plus abondante dans les régions où on va faire des gravures [66]. Ceci permet d'atteindre un compromis entre le temps de calcul et la précision de la simulation. Un outil de maillage, *Meshbuild*, incorporé dans le logiciel *DevEdit* permet, après initialisation de quelques paramètres, de réaliser de manière automatique un maillage variable s'adaptant à la structure et au dopage du dispositif.

Pour que le maillage soit optimum, il faut que le nombre de nœuds soit augmenté le maximum possible. Dans notre cas le maillage adopté pour simuler le multicapteur est celui de la figure IV.4. On y remarque une forte concentration de nœuds là où on a fait des gravures et un relâchement dans les zones uniformes. Afin d'obtenir un résultat correct, il convient de faire tourner le simulateur avec un maillage correct.

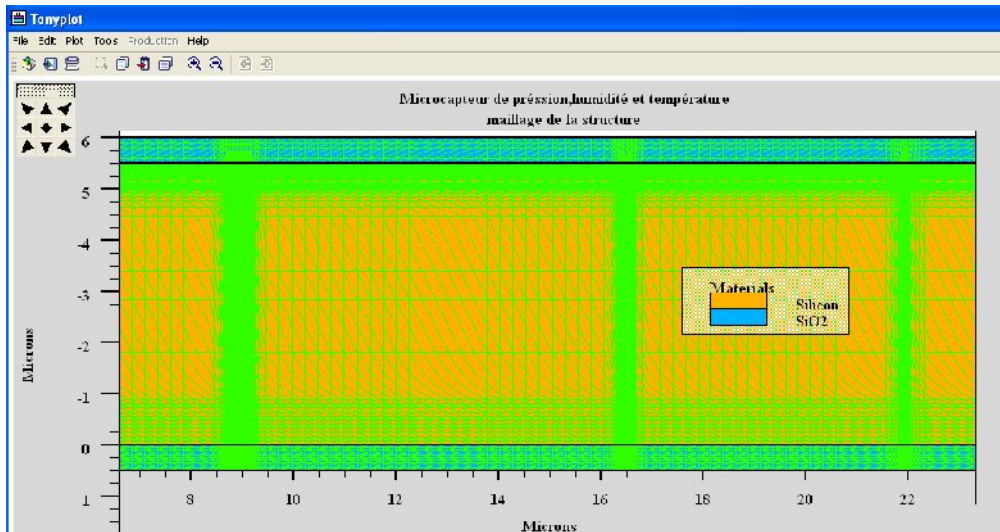


Figure IV.4 : Maillage de la structure simulée

IV.4.3. Définition du substrat

L'élément de départ est le support sur lequel sera réalisé le dispositif. Le support est un substrat de silicium (Si), les propriétés technologiques de ce dernier (orientation, dopage, épaisseur, résistivité... sont mentionnés dans une base de données (figure IV.5).

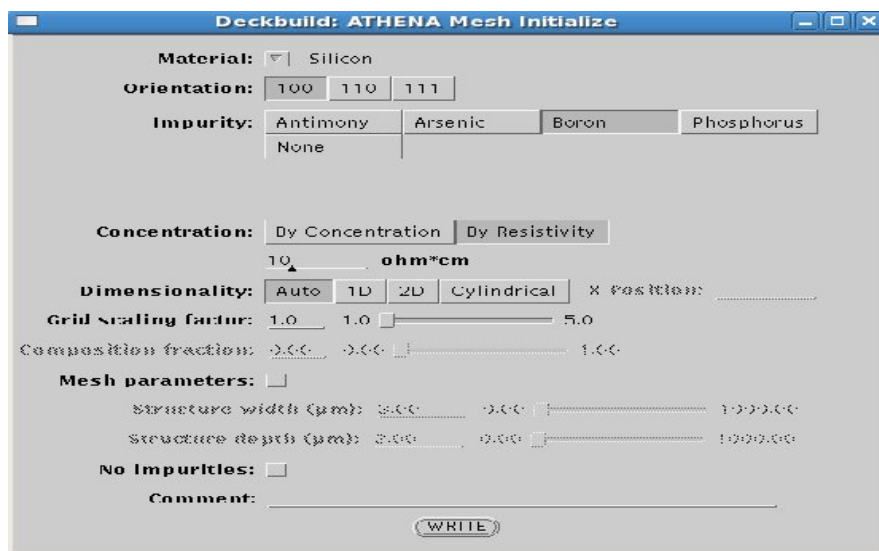


Figure IV.5 : Définition du substrat sous Athéna

IV.4.4. Dépôt d'un matériau

Pour simuler ce dépôt, nous utilisons la fenêtre ATHENA Deposit de Deckbuild. Nous spécifions la nature du matériau (Material) à déposer ainsi que son épaisseur (Thickness (μm)). Voir figure IV.6.

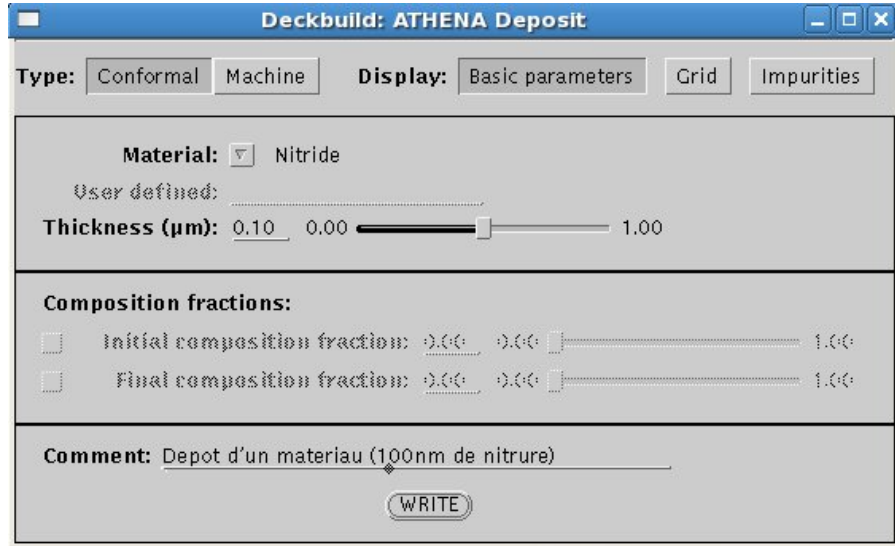


Figure IV.6 : Dépôt d'un matériau sous Athéna

IV.5. Simulation des étapes technologique

La première étape est la définition du substrat de départ, un substrat de silicium d'orientation (100), dopé au bore avec une concentration de 10^{15} atom/cm³. On voit que le profil du bore est constant sur toute la surface du substrat.

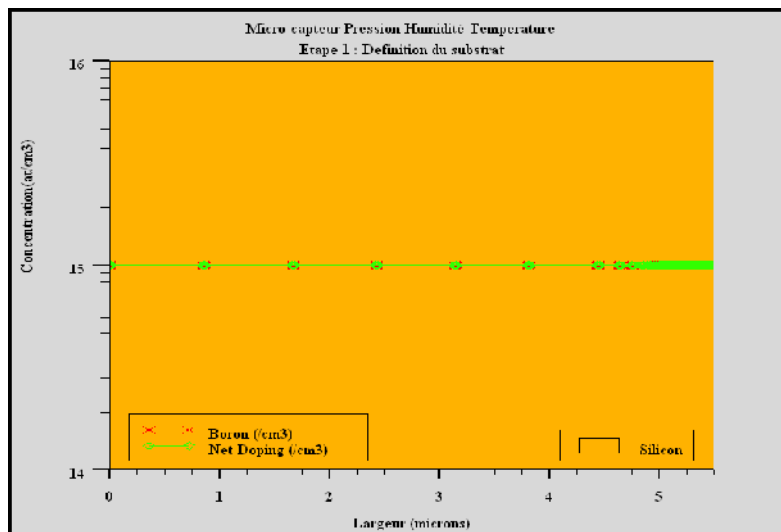


Figure IV.7 : Substrat de silicium dopé au bore

IV.5.1. Oxydation thermique

Pendant l'élaboration technologique, une seule étape a été nécessaire à l'oxydation thermique des deux faces de la plaque de silicium. Dans Athéna deux étapes sont nécessaires (une par face).

Afin de modéliser la diffusion et la ségrégation du dopant pendant l'oxydation thermique Ssuprem3 a été utilisée. Le code de la simulation avec Ssuprem3 est présenté dans l'ANNEXE.

IV.5.2. Croissance d'oxyde thermique sur la face avant

L'oxydation thermique est un phénomène de diffusion, qui nécessite un temps de calcul relativement important. Il faut en effet calculer l'évolution de l'épaisseur d'oxyde ainsi que le déplacement de l'interface. Le profil de dopage est également modifié par ce traitement thermique : il y a diffusion des impuretés et ségrégation à l'interface. Dans notre cas, c'est-à-dire pour un dopage du substrat au bore, ce phénomène de ségrégation se traduit par une consommation d'impuretés dans le silicium à l'interface. On obtient, comme prédit par ATHENA, un profil uniforme du dopage ce qui est important pour les performances de nos réalisations. Cette uniformisation des dopants est liée à la diffusivité accrue dans le SiO_2 ce que l'on observe sur la figure IV.8.

On simule l'oxydation thermique en donnant comme paramètres d'entrée au simulateur les durées et les températures d'oxydation. Il faut décomposer cette simulation en 3 étapes :

- Une élévation de température du four en présence d'azote selon une rampe linéaire en fonction du temps.
- Un pallié en atmosphère oxydante humide.
- Une décroissance linéaire en présence d'azote également.

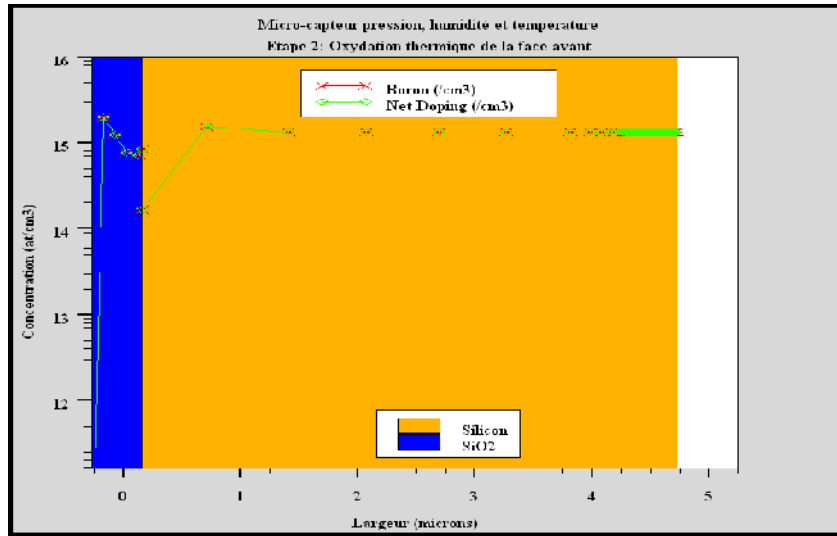


Figure IV.8 : Coupe 1D de la structure après oxydation thermique

Le simulateur ne donne jamais une vue exacte de la réalité. En ce qui concerne l'oxydation thermique, la croissance de l'oxyde dépend de nombreux paramètres pris en compte ou non dans le modèle utilisé. Certains de ces paramètres dépendent du traitement de surface des plaquettes (nettoyage), de l'équipement utilisé ainsi que de l'environnement. Ces paramètres n'étant pas accessibles, la solution retenue pour obtenir des simulations précises est de comparer les résultats simulés aux mesures effectuées sur les plaques de silicium.

IV.5.2. Dépôt d'oxyde sur la face arrière

Pour gagner du temps, nous avons remplacé l'oxydation thermique par un dépôt pour la face arrière. L'épaisseur de ce dépôt est choisie égale à l'épaisseur obtenue sur la face avant. En effet, la concentration de dopant n'est pas un paramètre important pour cette face. On obtient la structure de la figure IV.9.

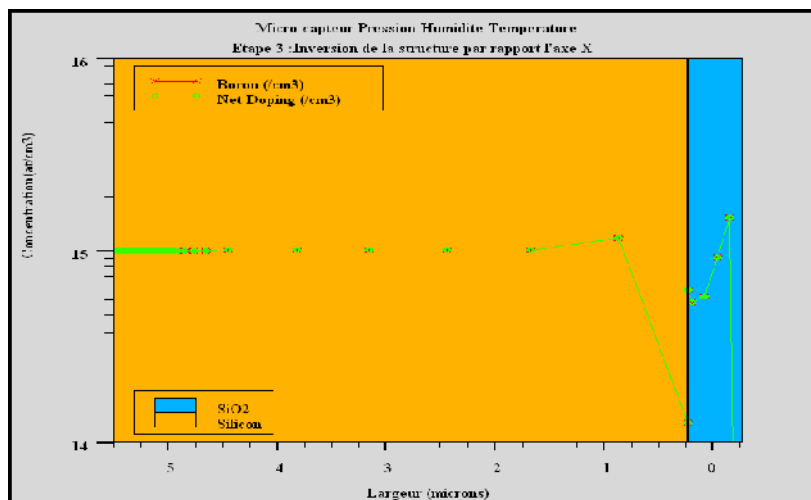


Figure IV.9 : Coupe 1D de la structure après retournement et dépôt d'oxyde

L'opération qui va suivre correspond au dépôt du nitrure du silicium Si_3N_4 sur les deux faces par LPCVD. Cette technique consiste à réaliser un dépôt chimique en phase vapeur à basse pression. La libération de la membrane s'effectue à la fin du procédé. La figure IV.10 présente le dépôt de Si_3N_4 sur la face avant.

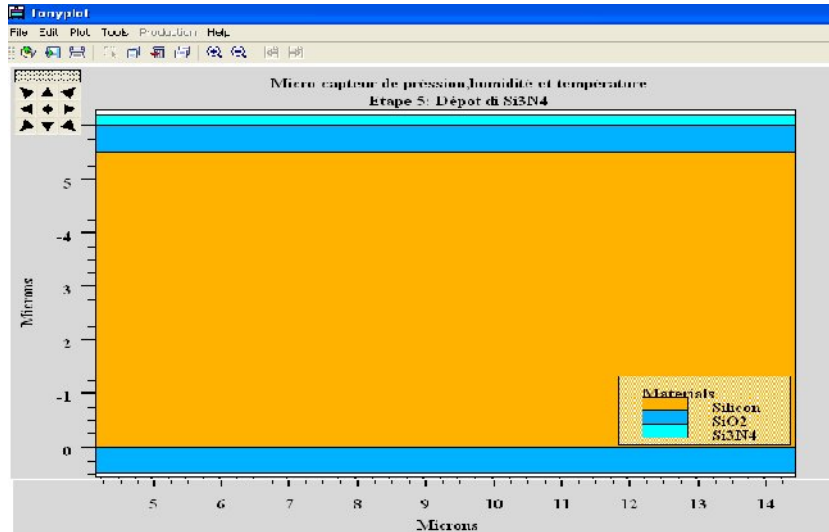


Figure IV.10 : Une coupe 1D du dépôt de nitrure de silicium sur la face avant

L'étape suivante est le dépôt de platine. Il consiste dans un premier temps à déposer et structurer par photolithographie une couche sacrificielle en utilisant une résine photosensible. Une couche de platine est déposée pour réaliser la résistance métallique pour le capteur de température, les jauges piézo-resistives pour le capteur de pression et l'électrode inférieure du capteur d'humidité. Athéna réalise en une seule étape le dépôt de résine et son développement, à partir de la première lithographie la structure devient bidimensionnelle.

La figure IV.11 représente une coupe 2D de la structure après la première lithographie et IV.12 la gravure du platine vu à l'étape 12.

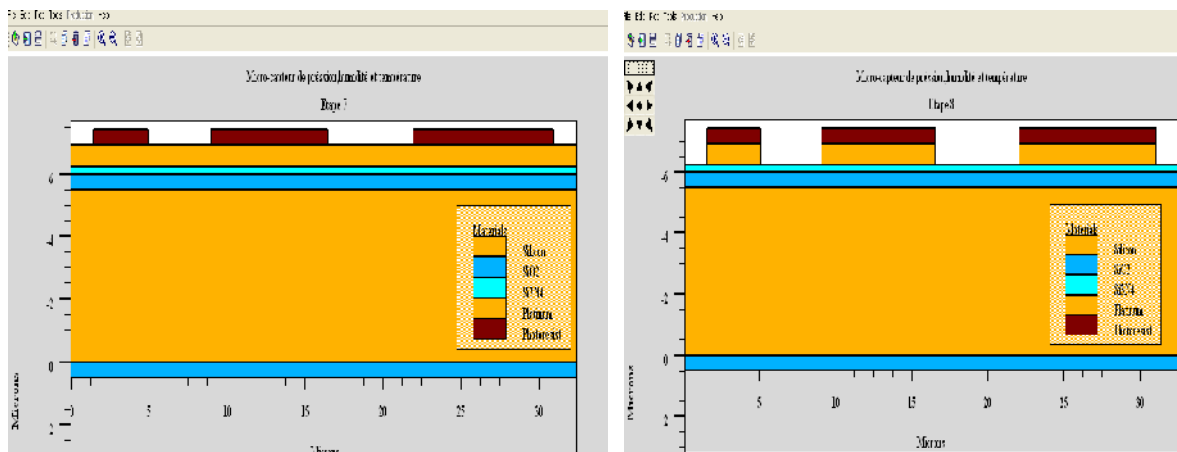


Figure IV.11 : Une coupe 2D du dépôt et gravure de la résine

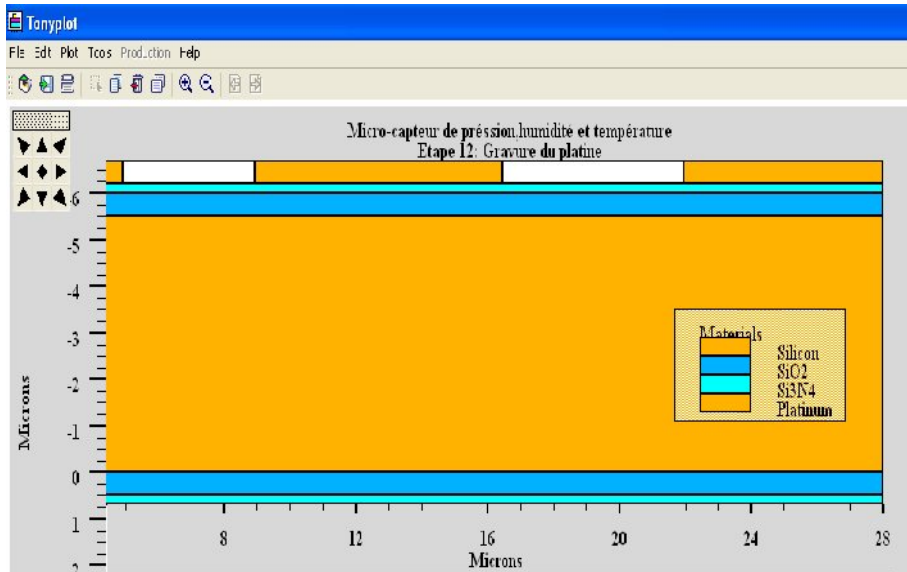


Figure IV.12 : Une coupe 2D du dépôt et gravure du platine, de gauche à droite, un capteur de température, une jauge piézorésistive et l'électrode inférieure du capteur d'humidité

L'étape suivante est le dépôt d'une couche de polymide, matériau diélectrique sensible à l'humidité. Il va piéger les molécules d'eau et sa composition va être changée, ensuite l'électrode supérieure du capteur d'humidité va être déposée par la technique du lift off.

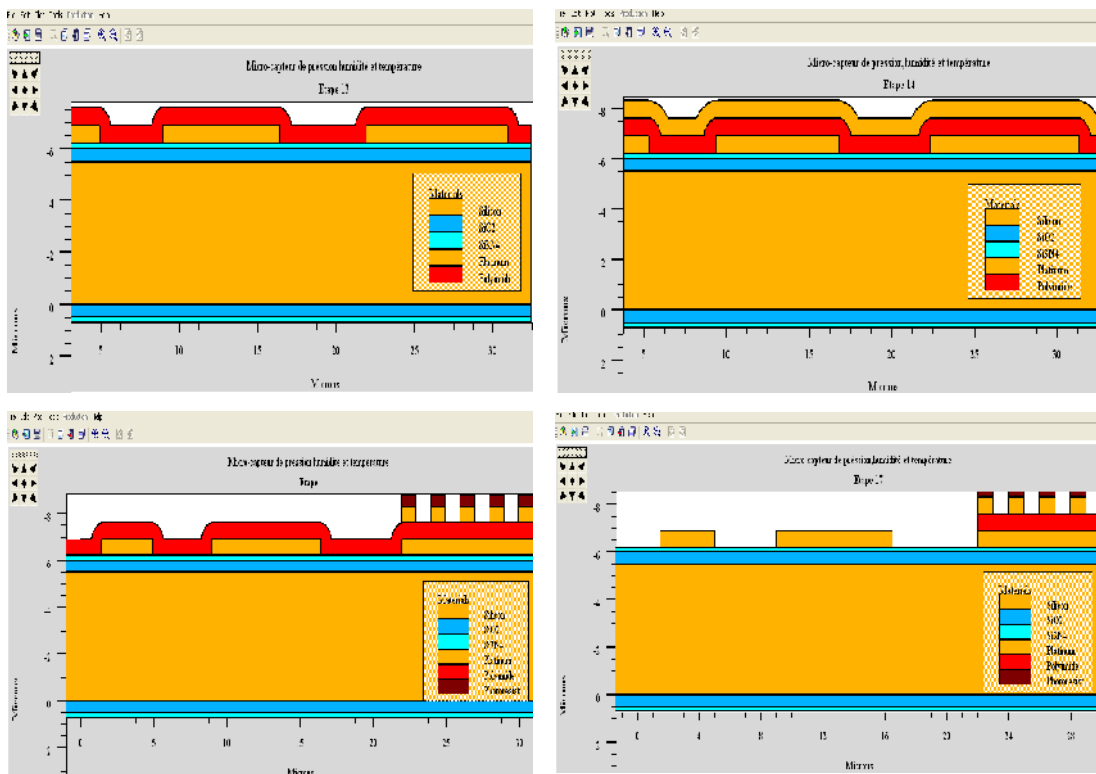


Figure IV.13 : Une coupe 2D du dépôt et gravure du polymide et de l'électrode inferieur du capteur d'humidité

A ce stade les étapes en face avant sont finalisées, on peut donc procéder au traitement de la face arrière du substrat. La libération de la membrane s'effectue en deux étapes. La première étape consiste en une gravure de la couche $\text{SiO}_2/\text{Si}_3\text{N}_4$ par attaque plasma comme le montre la figure IV.14.

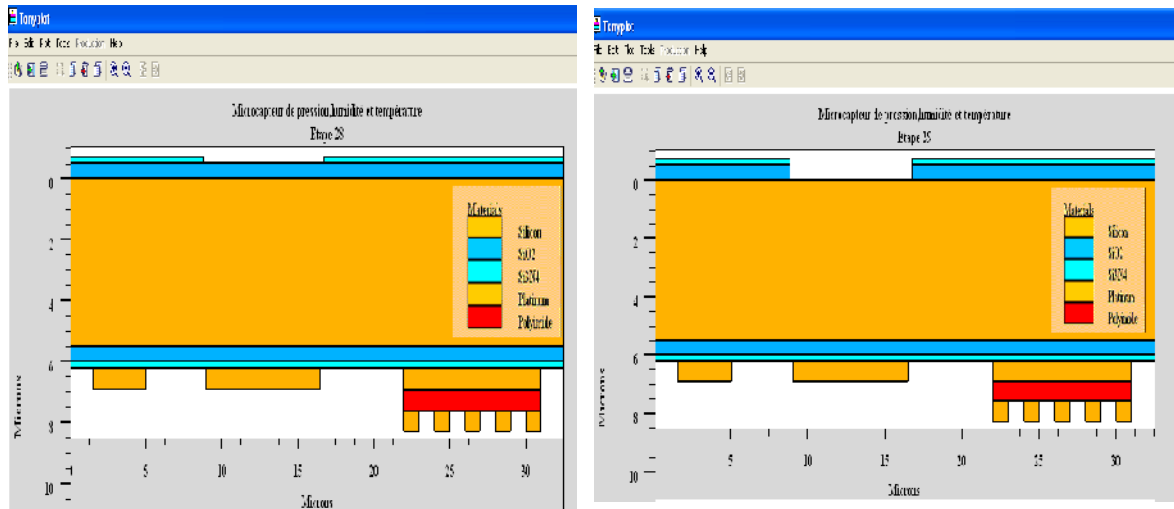


Figure IV.14 : Une coupe 2D ouverture de fenêtres dans le film diélectrique de la face arrière

La deuxième étape consiste à tremper le multicapteur dans une solution de KOH hydroxyde de potassium. Cette gravure n'attaque pas le silicium, les masques de matériaux utilisés pour définir la gravure anisotrope du silicium sont le dioxyde de silicium et le nitrure de silicium, cette étape consiste à graver le substrat, face arrière pour libérer la membrane. La figure IV.15 présente cette structure.

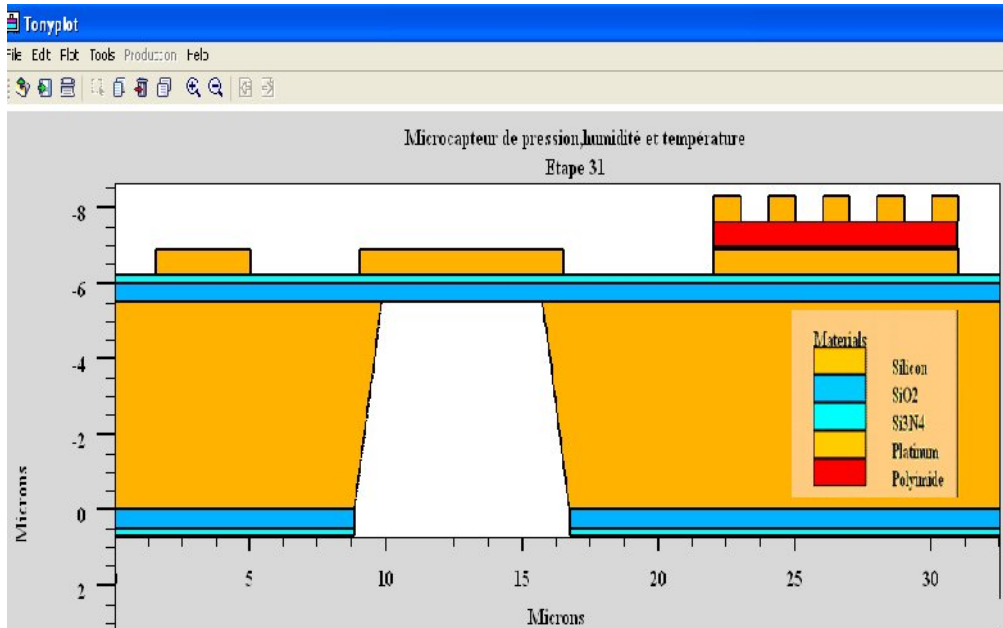


Figure IV.15 : Une coupe 2D d'une étape de libération de la membrane

IV.6. Conclusion

Dans ce chapitre nous avons décrit l'ensemble du procédé de fabrication d'un multicapteur de pression, d'humidité et de température, qui peut contenir des oxydations, des dépôts, des gravures et des libérations. Nous avons simulé la structure sous le logiciel SILVACO (2D) du process technologique pour la réalisation du multicapteur en fournissant les paramètres technologiques nécessaires pour sa réalisation. Nous avons donné un aperçu sur la fabrication du micro capteur, prédit la structure physique qui résulte des étapes du procédé et traité la simulation du process comme étant une série d'évènements successifs.

Les premières étapes sont simulées en une dimension afin de diminuer le temps de simulation. En revanche, dès la première lithographie, la structure devient bidimensionnelle.

Conclusion générale

L'évolution de la nouvelle génération de multicapteur de haute performances, basées sur les techniques standard de la microélectronique compléter par le micro usinage de silicium, se focalise à une intégration hybride du capteur et ceci pour augmenter les performances et réduire le cout. Dans ce cadre vient l'objectif de cette thèse qui a pour but de concevoir un multi capteur de pression, humidité et température. Le dit capteur sera ensuite destiné à la collecte d'informations sur le climat pour dresser des bulletins météorologiques.

Nous avons commencé par dresser un état de l'art des différentes technologies de fabrication des microsystèmes, nous avons ensuite effectué une étude bibliographique de ces trois types de capteurs ainsi que leur mode de fonctionnement. Cette étude bibliographique nous a permis de nous familiariser avec divers technologies employées à ce jour (techniques et matériaux) ; technologies qui ont favorisé la réalisation d'une grande variété de systèmes dont les performances sont liées à l'application visée : stabilité mécanique et thermiques

Le choix de ces capteurs est fait à partir d'une étude bibliographique, la majeure partie des nouvelles cellules sensibles disponibles sur le marché pour la détection de la pression est basée sur le principe de détection de type piezorésistif vu la compatibilité de cette structure avec la technologie silicium. Pour la détection de la température, la technologie de type résistance est la plus communément utilisée du fait de sa facilité de fabrication et de l'évolution linéaire de ces résistances avec la température, en particulier le platine est un matériau populaire pour la réalisation d'un capteur de température. La plupart des capteurs d'humidité existants sont de types capacitifs à cause de la simplicité de fabrication de ces dispositifs, ils sont basés sur la variation de la capacité d'une couche diélectrique (polymide) exposée à un changement du taux d'humidité. Les autres systèmes sont généralement plus performants en sensibilité et temps de réponse mais plus lourds à mettre en œuvre et donc plus coûteux.

Nous avons étudié la structure multicapteur et exposer le développement d'une technologie d'élaboration de membrane $\text{SiO}_2/\text{Si}_3\text{N}_4$ sur silicium micro-usiné, nous avons ensuite étudié l'effet de l'humidité sur les polymères en présentant quelques notions sur l'humidité relative ainsi que sa diffusion dans un polymère, cette étude nous à permis de nous familiariser avec les procédés de base de la fabrication des films minces dans la technologie de la microélectronique, qui peut contenir des dépôts, des gravures et des libérations.

Notre étude a porté sur la conception d'une structure multicapteur, nous nous sommes appuyés sur le savoir faire acquis (procédés technologiques précédents), ensuite nous avons simulé les différentes étapes technologiques nécessaires pour la réalisation du multicapteur à l'aide du logiciel Athéna de SILVACO. Cette partie a été effectuée au centre de développement des technologies avancées (CDTA). Afin de simplifier la fabrication, nous avons employé seulement une étape de métallisation, ceci signifie le même métal pour les trois capteurs et la même épaisseur. Le choix de la nature d'une couche mince de métal à utiliser dans un microsystème dépend essentiellement de l'application visée. La mise au point d'une filière technologique de fabrication demande de définir des opérations technologiques successives indépendantes et compatibles entre elles. Cette simulation, nous a donné un aperçu sur la fabrication du multicapteur ainsi que la technologie microélectronique, prédit la structure physique qui résulte des étapes du procédé et traité la simulation du process comme étant une série d'évènements successifs.

Les perspectives pour ce travail de recherche sont assez nombreuses, étant donné que le thème des microsystèmes se compose d'un sujet multidisciplinaire assez vaste. A cela s'ajoute que notre capteur est une structure qui combine trois type de capteurs et nécessite d'être modélisée et améliorée et voir s'il y en a d'autre alternatives, pour arriver à la conception de ce multicapteur. Il faut aussi optimiser la géométrie du corps d'épreuve, afin de trouver des zones de déformations maximales et éviter de trop fortes concentrations de contraintes, une autre perspective et l'intégration du circuit de conditionnement des capteurs ainsi que l'unité de traitement et de transmission dans la même puce.

Références bibliographiques

- [1] Benoit.C, "Modélisation de fautes et conception en vue de test structurel des micros systèmes", thèse de doctorat, Institut national polytechnique de Grenoble, 2001.
- [2] Raul. B, "Techniques de conception des circuits intégrés analogiques pour les applications en haute température, en technologies sur substrat de silicium", thèse de Doctorat, Institut national polytechnique de Grenoble soutenue, 1999.
- [3] Tounsi. F, "Microphone électrodynamique MEMS en technologie CMOS: étude, modélisation et réalisation", thèse de doctorat, Institut Polytechnique de Grenoble, 2010.
- [4] Temple. P, "Développement des matériaux dans le cadre des microtechnologies", thèse de doctorat, Architecture des Systèmes du C.N.R.S, 2004.
- [5] Christophe. M, "Caractérisation de micro transducteurs de pression à haute performances intégrés sur silicium", thèse de doctorat, Institut national des sciences appliquées de Lyon, 1998.
- [6] [http : \\ microélectronique.Univ-Rennes.fr](http://microelectronique.Univ-Rennes.fr).
- [7] Tahanout. C, "Etude, Simulation électrothermique d'un micro capteur de gaz à base d'oxyde semi-conducteur", thèse de magister, Université M'Hamed Bougara-Boumerdes, 2010.
- [8] Zein. J, "Outils CAO pour microsystèmes ", thèse de doctorat, Institut national polytechnique de Grenoble, 2003.
- [9] Saadaoui. M, "Optimisation des circuits passifs micro-ondes suspendus sur membrane diélectrique", Université Paul Sabatier de Toulouse, 2005.
- [10] Aboubacar. C, "Conception et modélisation de MEMS monolithique CMOS en technologie FSBM application aux accéléromètres", thèse de doctorat, Université de Montpellier II, 2005.
- [11] Dardalhon. M, "Contribution à l'analyse de la fiabilité de microsystèmes", thèse de doctorat, Université de Montpellier II, 2003.
- [12] Fabien. P, "Capteur intégré tactile d'empreintes digitales à microstructure piezoresistives", thèse de Doctorat, Institute national de polytechnique de Grenoble, 2002.
- [13] Arnauld. D, "Conception intégrée de microsystèmes électromécaniques", thèse de doctorat, Institut national polytechnique de Grenoble, 2004.
- [14] Maurice. R, "Contribution à la méthodologie de conception système : Application à la réalisation d'un microsystème multicapteur communicant pour le génie civil", thèse de doctorat, Institut national polytechnique de Toulouse, 2005.
- [15] Pellet. C, "Capteur d'humidité en si poreux pour la fiabilité des systèmes in package", thèse de doctorat, Université de bordeaux 1, 2008.

- [16] Philippe. M, "Faisabilité d'un capteur de pression capacitif miniature sur silicium", thèse de Doctorat, Université de Paul Sabatier de Toulouse, 1998.
- [17] Erik. V et Jacob. R, "Piezo Resistive MEMS Devices: Theory and Applications", thèse de Magister, Department for Micro and Nano Technology, DTU, 2005.
- [18] Anders. H, "Development of a multi sensor for marine environment studies", thèse de Magister, Department for Micro and Nano Technology, DTU, 2005.
- [19] El Bahri. M, "Influence de la température sur le comportement statique et dynamique des capteurs de pression capacitif sur silicium", thèse de doctorat, Institut National des Sciences Appliquées de Toulouse, 2005.
- [20] Rouri. J, "Développement of mems sensors for mesurments of pressure, relative humidity and température", thèse de doctorat, Worcester poly technic Institue, 2003.
- [21] Cristianno. C, "Conception de transducteurs acoustiques micro usinés", thèse de Doctorat, Institut national de polytechnique de grenoble IVPG, 2005.
- [22] Randy Frank. "Understanding Smart Sensors". Artech House Boston. London.
- [23] Habib. C, "Conception et réalisation d'une plate-forme multi capteur de gaz conductimétriques vers le nez électronique intégré", thèse de doctorat, Université de Paul Cézanne, 2007.
- [24] Jingbo. X et al, "A monolithic silicon multi-sensor for measuring three-axis acceleration, pressure and temperature", Journal of Mechanical Science and Technology, 22 -731-739-2008.
- [25] Michal. O, "Modelling and optimization of piezoresistive pressure sensors", thèse de doctorat, Université de INSA de Toulouse, 2009.
- [26] Bertrand. M, "Conception, réalisation et mise en œuvre d'une plateforme d'instrumentation thermique pour des applications microfluidiques", thèse de Doctorat, Université de Paul Sabatier de Toulouse, 2009.
- [27] Bertrand. M, "Conception, réalisation et mise en œuvre d'une plateforme d'instrumentation thermique par des applications microfluidiques", thèse de doctorat, Université de Toulouse III-Paul Sabatier, 2009.
- [28] Young Han et al, "Diode temperature sensor array for measuring micro-scale surface temperature with high resolution", Sensors and Actuators, A 141-52-58-2008.
- [29] Anders. L et Johan. N, "Fabrication and Characterization of a Humidity and Temperature Multi Sensor", mémoire de magister, MIC - Department of Micro and Nanotechnology DTU - Technical University of Denmark, 2007.

- [30] Cheng. P et al, "An advantageous fabrication technology to integrate pressure sensor into multi sensor for micro weather station", Proceedings of the 2009 4th IEEE international conference on nano micro engineered and molecular systems January 5-8- Shenzhen, china, 2009.
- [31] Yoboue. N, "Etude technologique pour l'amélioration des performances d'un capteur de gaz à oxyde métallique : Développement d'une plateforme chauffante haute température et intégration de couche sensible nanostructurée", thèse de Doctorat, Université de Toulouse III-Paul Sabatier, 2010.
- [32] Lefevre. E et al, "Silicon on insulator temperature and pressure sensor for MEMS smart packaging", Procedia Chemistry, 1-782-785-2009.
- [33] Scholer. L et al, "Monolithically integrated micro flow sensor for lab-on-chip applications Microelectronic", Microelectronic Engineering 78-79-164-170-2005.
- [34] Courba. J et al, "Reliability improvement of suspended platinum based micro heating elements ", Sensors and Actuators, A 142-284-291-2008.
- [35] Patrick. G, "Conception et élaboration de microstructures en technologie hybride couches épaisses pour des applications MEMS", thèse de doctorat, Université de Bordeaux I, 2009.
- [36] Briand. D, "Integration of MOX gas sensors on polyimide hotplates", Sensors and Actuators, 1-430-435-2008.
- [37] Jarne. C, et al, "Dew points of binary carbon dioxide+water and ternary carbon dioxide+water+methanol mixtures Measurement and modelling", Fluid Phase Equilibria 216-85-93-2004.
- [38] Pi Guey. S et al, "A micromachined resistive type humidity sensor with a composite material as sensitive film", Sensors and Actuators B 113-837-842-2006.
- [39] Grégory. M, "Absorption de l'eau par les polymères", thèse de doctorat, Université de Savoie, 2009.
- [40] Mailly.F, "Anemometr with hot platinum thin film", Sensors and Actuators, A-94-32-38-2001.
- [41] Huang. X et al, "Low-cost relative humidity sensor based on thermoplastic polyimide-coated fiber Bragg grating", Sensors and Actuators, 127-18-524-2007.
- [42] Pascal. F et al, "Quartz Crystal Microbalance _QCM/ used as humidity sensor", Sensors and Actuators, 4-85-91-2000.

- [43] Nguyen. T et al, "Study and performance of humidity sensor based on the mechanical optoelectronic principle for the measurement and control of humidity in storehouses", *sensors and actuators*, B66- 200-202-2000.
- [44] Dai. C et al, "A nanowire WO₃ humidity sensor integrated with micro-heater and inverting amplifier circuit on chip manufactured using CMOS MEMS technique", *Sensors and Actuators*, B 123-896-901-2007.
- [45] Rittersma. Z et al, "A novel surface micromachined capacitive porous silicon humidity sensor", *Sensors and Actuators*, B 68-210-217-2000.
- [46] Mathieu. H et al, "Miniaturised multi-MEMS sensor development", *Microelectronics Reliability*, 49- 621-626-2009.
- [47] Ming. Y et al, "Cobalt oxide nanosheet humidity sensor integrated with circuit on chip", *Microelectronic Engineering*, 2011.
- [48] Hamoi. R, "Contribution à une plate-forme d'aide à la conception de micro système", thèse de doctorat, Institut national de sciences appliquées de Lyon, 2009.
- [49] Igreja. R et al, "Analytical evaluation of the interdigital electrodes capacitance for a multi-layered structure", *Sensors and Actuators*, A 112- 291-301-2004.
- [50] Søren. D, "Mems multi sensor for use in green house", mémoire de magister, MIC - Department of Micro and Nanotechnology DTU - Technical University of Denmark, 2006.
- [51] Dai. C. et al, "A capacitive humidity sensor integrated with micro heater and ring oscillator circuit fabricated by CMOS–MEMS technique", *Sensors and Actuators*, B 122- 375-380-2007.
- [52] Petersen. S et al, "Multisensor for optimisation of plants growth and climate controle" *Mechanical and Physical Sensors*, 2007.
- [53] Anne. H, " Modélisation à l'échelle atomique des premiers stades de l'oxydation du silicium : Théorie de la Fonctionnelle de la Densité et Monte Carlo cinétique ", thèse de Doctorat, Université de Toulouse III – Paul Sabatier, 2008.
- [54] Eric. S, "Nouvelle filière technologique de circuits micro-ondes coplanaires à faibles pertes et à faible dispersion sur membrane composite d'oxyde et de nitrure de silicium", Université de Paul Sabatier de Toulouse, 1998.
- [55] Henri. C, "Contribution à la conception et la réalisation de microsystèmes électrostatiques", Habilitation à diriger des recherches, LAAS/CNRS de Toulouse, 2005.
- [56] Hallil. H, "Conception et réalisation d'un nouveau capteur de gaz passif communicant à transduction RF", thèse de Doctorat, Université de Toulouse, 2010.

- [57] Bord. I, "Etude d'un capteur capacitif différentiel pour la détection de pluie", thèse de doctorat, Ecole Doctorale de sciences physiques et de l'ingénieur, 2006.
- [58] Mouatsi. A, "Etude de l'effet de l'humidité sur les propriétés électriques de la surface d'un polymère", thèse de magister, Université de Constantine, 2008.
- [59] Guilhem. V, "Contrôle de température et étude des transferts thermiques dans des dispositifs microfluidiques", these de Doctorat, Université Paris-Sud 11, 2008.
- [60] ATHENA users manual.
- [61] Pramanik. C et al, "An integrated pressure and temperature sensor based on nanocrystalline porous silicon", J. Micromech. Microeng, 16-340-348-2006.
- [62] Wenmin. Q, "A thin-film sensing element for ozone, humidity and temperature", Sensors and Actuators, B-64- 42-48-2000.
- [63] Rabe. Z, "Microsystèmes et micro capteurs pour les sciences du vivant", thèse de doctorat, Université de France Comté, 2008.
- [64] SILVACO International Users manual (www.silvaco.com).
- [65] Sung. P et al, "CMOS Humidity Sensor System Using Carbon Nitride Film as Sensing Materials", Sensors and Actuators, 8- 2662-2672-2008.
- [66] Bensaidane. H, "Modélisation de systèmes micro-électromécaniques(MEMS) en régime dynamiques par la méthode des éléments finis", thèse de magister, Université Mouloud Mammeri, 2006.

ANNEXES

```
#
# Start simulator
#
go athena

# Titre: Multi capteur
#Auteur: Annane Samia
# Last update: 27-10-2010

#(Etape 0)___ Maillage de la structure ___

#_____ Maillage selon X _____

line x loc=0          spac=0.25
line x loc=0.5        spac=0.1
line x loc=0.6        spac=0.05
line x loc=1          spac=0.05
line x loc=1.1        spac=0.1

line x loc=1.95       spac=0.05
line x loc=2.05       spac=0.1
line x loc=4.5        spac=0.25

line x loc=8.4        spac=0.25
line x loc=8.7        spac=0.005
line x loc=9.22       spac=0.005
line x loc=9.5        spac=0.25

line x loc=21.6       spac=0.25
line x loc=21.9       spac=0.0025
line x loc=22         spac=0.0025
line x loc=22.35      spac=0.25

line x loc=$Longueur spac=0.01

#_____ Maillage selon Y _____

line y loc=0          spac=0.08
line y loc=0.8        spac=0.08

line y loc=1.8        spac=0.8

line y loc=4.45       spac=0.8
line y loc=4.65       spac=0.15
line y loc=4.85       spac=0.15

line y loc=5          spac=0.02
```

```

line y loc=$Largeur      spac=0.02

#(Etape 1)___ Definition du substrat
init silicon c.boron=1.e15 orientation=100 two.d

#(Etape 2)___ Oxydation thermique du Silicium (0.5 microns)
#init infile=$chemin/etape_1.str

deposit oxide thick=0.5 division=10

#diffus time=26      temp=950      dryo2
#diffus time=113.5  temp=960      weto2
#diffus time=26      temp=950      dryo2

#extract name="Oxyde_1" thickness oxide x.val=10.0 datafile="thickness"

#(Etape 3)___ Inversion de la structure par rapport l'axe X
structure flip.y

structure outfile=$chemin/etape_3.str

#(Etape 4)___ Oxydation thermique du Silicium (0.5 microns)
deposit oxide thick=0.5 division=5

#diffus time=26      temp=950      dryo2
#diffus time=113.5  temp=960      weto2
#diffus time=26      temp=950      dryo2

extract name="Oxyde_2" thickness oxide x.val=10.0 datafile="thickness"

#(Etape 5)___ Depot de Si3N4 (0.2 Microns)

deposit nitride thick=0.2 division=5
structure outfile=$chemin/etape_5.str

#(Etape 6)___ Depot de Platine
deposit platinum thick=$epaisseur_platine division=5

#(Etape 7)___ Etape de photolithographie (Dépôt et développement de la résine)
deposit photoresist thick=0.5 division=5

extract name="max" min.bound material="photoresist" x.val=5
extract name="min" max.bound material="Photoresist" x.val=5

etch photoresist start x=0 y=$max
etch cont x=0 y=$min
etch cont x=1.5 y=$min
etch done x=1.5 y=$max

etch photoresist start x=5 y=$max

```

```

etch          cont      x=5          y=$min
etch          cont      x=9          y=$min
etch          done      x=9          y=$max

```

```

etch photoresist start   x=16.5      y=$max
etch          cont   x=16.5      y=$min
etch          cont   x=22         y=$min
etch          done   x=22         y=$max

```

```

etch photoresist start   x=31         y=$max
etch          cont   x=31         y=$min
etch          cont   x=$Longueur y=$min
etch          done   x=$Longueur y=$max

```

```
structure outfile=$chemin/etape_7.str
```

```

#(Etape 8)___ Gravure de Platine ___
extract name="max" min.bound material="Platinum" x.val=5
extract name="min" max.bound material="Platinum" x.val=5

```

```

etch Platinum start   x=0          y=$max
etch          cont   x=0          y=$min
etch          cont   x=1.5        y=$min
etch          done   x=1.5        y=$max

```

```

etch platinum start   x=5          y=$max
etch          cont   x=5          y=$min
etch          cont   x=9          y=$min
etch          done   x=9          y=$max

```

```

etch platinum start   x=31         y=$max
etch          cont   x=31         y=$min
etch          cont   x=$Longueur y=$min
etch          done   x=$Longueur y=$max

```

```
structure flip.y
```

```

#(Etape 10)___ Depot de Si3N4 par LPCVD
deposit nitride thick=0.2 division=10

```

```

#(Etape 11)___ Inversion de la structure par rapport l'axe X
structure flip.y

```

```

#(Etape 12)___ Gravure de la resine
strip

```

```

#(Etape 13)___ Depot du Polyamide
deposit material=Polyimide thick=$epaisseur_Polyimide division=4

```

```

#(Etape 14)____ Depot de Platine
deposit platinum thick=$epaisseur_platine division=4

#(Etape 15)____ Etape de photolithographie (Dépôt et développement de la résine)
deposit photoresist thick=0.5 division=5

extract name="min" max.bound material="photoresist" x.val=22.5
extract name="max" min.bound material="photoresist" x.val=22.5
etch photoresist left p1.x=22

#(Etape 16)____ Gravure de Platine
extract name="min" max.bound material="platinum" x.val=22.5
extract name="max" min.bound material="platinum" x.val=22.5

#(Etape 17)____ Gravure du Polyamide
etch material=Polyimide left p1.x=22
etch material=Polyimide right p1.x=31

#(Etape 18)____ Enlèvement de la resine
Strip

#(Etape 19)____ Etape de photolithographie (Dépôt et développement de la résine)
deposit photoresist thick=0.5 division=4
extract name="min" max.bound material="photoresist" x.val=0.8
extract name="max" min.bound material="photoresist" x.val=1.8

#(Etape 20)____ Gravure du nitrure
extract name="min" max.bound material="NITRIDE" x.val=0.8
extract name="max" min.bound material="NITRIDE" x.val=1.8

#(Etape 21)____ Gravure de l'oxyde
extract name="min" max.bound material="OXIDE" x.val=0.8
extract name="max" min.bound material="OXIDE" x.val=1.8

#(Etape 22)____ Gravure de la résine
Strip

#(Etape 23)____ Dépôt d'aluminium
deposit aluminum thick=$epaisseur_aluminum division=5

#(Etape 24)____ Etape de Photolithographie (Dépôt et développement de la résine)
deposit photoresist thick=0.5 division=4

etch material=photoresist left p1.x=1
etch material=photoresist right p1.x=9.5
extract name="min" max.bound material="photoresist" x.val=7
extract name="max" min.bound material="photoresist" x.val=4

#(Etape 25)____ Gravure de l'Aluminium
etch material=ALUMINUM left p1.x=1

```

```
etch material=ALUMINUM right p1.x=9.5
extract name="min" max.bound material="ALUMINUM" x.val=7
extract name="max" min.bound material="ALUMINUM" x.val=4
```

```
 #(Etape 26)____ Gravure de la résine
Strip
```

```
 #(Etape 27)____ Inversion de la structure par rapport l'axe X
structure flip.y
```

```
 #(Etape 28)____ Gravure du nitrure
extract name="min" max.bound material="nitride" x.val=22.5
extract name="max" min.bound material="nitride" x.val=22.5
```

```
 #(Etape 29)____ Gravure de l'oxide
extract name="min" max.bound material="oxide" x.val=22.5
extract name="max" min.bound material="oxide" x.val=22.5
```

```
 #(Etape 30)____ Gravure du silicium
extract name="min" max.bound material="silicon" x.val=12
extract name="max" min.bound material="silicon" x.val=12
```

```
 #(Etape 31)____ Inversion de la structure par rapport l'axe X
structure flip.y
```

```
 #
# Plot all structure files
#
```

```
 # Quit the simulator :-)
#
quit
```