MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE UNIVERSITE MOULOUD MAMMERI, TIZI-OUZOU

FACULTE DE GENIE ELECTRIQUE ET DE L'INFORMATIQUE

DEPARTEMENT D'ELECTRONIQUE

Mémoire de fin d'études

En vue de l'obtention

Du Diplôme de Master académique en Electronique

Option : Réseaux et télécommunication

Thème :

Conception et Réalisation d'un Tag Sensor

Proposé et dirigé par :

Mr. LAGHROUCHE Mourad.

Présenté par :

Mr DAHMOUN Sofiane.
Mr AIT MESSAOUD Lies

Année universitaire 2011/2012

REMERCIEMENTS

En premier lieu je remercie mon **DIEU** le tous puissant de m'avoir donné la foi, la santé et m'a permit de bien mener ce travail.

Avant d'entreprendre la rédaction de mémoire, je souhaite vivement remercier et exprimer mes gratitude à :

Notre promoteur **M. LAGHROUCH Mourad,** à qui nous sommes très reconnaissants pour le sujet proposé et pour son aide et ses conseils.

Je tiens également à exprimer mes reconnaissances et mon sincère gratitude à tous les enseignants de bonne foi qui nous ont accompagnés tout au long de notre formation et en particulier le chef de département d'électronique

M. Rezki ZIANI.

Un grand merci à tous ceux qui ont contribués de prêt ou de loin à la réussite de ce mémoire et en particulier AKLI.

Sofiane, Lyes

Dédicaces

Je dédie ce modeste travail à :

Mes très chers parents ;
Mes sœurs et frères ;
Ma chère belle sœur Nassima ;
Mon neveu « ALILOUCHE » ;
Mes oncles ;
A la mémoire de mon meilleur ami « LOUNES » ;
A tous mes amis et amies ;
Mon binôme « LYES »;
Toute personne qui a contribuée de près ou de loin à la réalisation de ce travail ;
Toute personne que j'estime.

Sofiane.

Dédicaces

Je dédie ce modeste travail à :

Mes très chers parents ;

Mes sœurs et frères ;

Mes amis : Arezki, Zidane, Iyes et Nafaa;

Mon binôme et surtout pour sa patience ;

Toute personne qui a contribuée de près ou de loin à la réalisation de ce travail ;

Toute personne que j'estime.

Iyes

Abréviation :

NTIC : nouvelles technologies de l'information et de communication.

RFID : en anglais : *Radio Frequency Identification.*

En français : Identification par radiofréquence.

IFF: *Identify: Friend or Foe.*

EPC: *Electronic Product Code.*

TTF: Tag Talks First.

RTF: Reader Talks First.

NRZ: No Return to Zero.

RF: Radio Fréquence**.**

ASK: Amplitude Shift Keying.

FSK: Frequency Shift Keying.

OOK: On Off Keying.

UID : Unique Identifier.

CLn : Niveau de Cascade de rang n.

NVB: Number of Valid Bits.

AIDC: Automatic Identification and Data Capture.

USART : Universal Synchronous/Asynchronous Receiver/Transmitter

UL : Underwriters Laboratoires

Table des Figures :

Figure 1 : Schéma du principe de la RFID.....1

Figure 2 : la communication entre le module et le transpondeur.....3

Figure 3 : codage NRZ.....5

Figure 4 : codage Miller.....5

Figure 5 : les codages Manchester et Manchester différentiel.....6

Figure 6 : les modulations ASK et FSK.....8

Figure 7 : la modulation OOK.....10

Figure 8 : la tension aux bornes du circuit RF du transpondeur en fonction du temps.....10

Figure 9 : Format de la trame de commande anticollision.....13

Figure 10 : Octet de sélection SEL.....14

Figure 11 : Octet NVB.....15

Figure 12 : exemple d'un message reçu.....15

Figure 14 : partage temporel de la méthode des times slots.....19

Figure 15 : Le schéma synoptique de système.....25

Figure 16 : Module UM-005 RFID.....26

Figure 17 : principe de fonctionnement du module.....27

Figure 18 : Liste de pins du lecteur UM-005.....27

Figure 19 : brochage du module.....28

Figure 20: Etiquette RFID.....28

Figure 21 : Brochage du pic 16F877.....32

Figure 22 : schéma de connexion de l'afficheur.....35

Figure 23 : circuit de fonctionnement typique.....38

Figure 24 : Création et enregistrement du programme.....43

Figure 25 : Configuration du PIC par logiciel (étape 1).....44

Figure 26 : Configuration du PIC par logiciel (étape 2).....45

Figure 27 : Configuration du PIC par logiciel (étape 3).....45

Figure 28 : fenêtre pour écrire le programme principale.....46

Figure 29 : Compilation du programme.....47

Figure 30 : Programmation du PIC sous WinPic800_3.55G.....47

Figure 31 : Programmation du PIC sous WinPic800_3.55.....48

Figure 32 : Schéma électrique.....49

Figure 33 : Le circuit imprimé de la carte coté cuivre.....51

Figure 34 : Implémentation des composants.....51

Figure 35 : circuit imprimé de la carte d'émission coté composant.....52

Figure 36 : carte en 3D.....53

Figure 37 : Carte après réalisation avec le TAG RFID.....53

Figure 38 : TAG RFID.....54

Figure 39 : Schéma synoptique de TAG sensor.....54

Figure 40 : brochage du circuit intégré EM 4095.....55

Figure 41 : le circuit de l'antenne.....60

Introduction Général 1

Chapitre I : Généralité Sur La RFID

I. La technologie RFID 3

I.1. Préambule 3

I.2. Historique 4

II. Principes de communication 4

II.1. Nature de la communication 4

II.2. Codage des signaux 6

- Liaison montante 6
- Liaison descendante 8

II.3. Modulations 9

- Liaison montante 10
- Liaison descendante 11

II.4. Gestion de collisions 12

II.4.1. Cause des collisions 12

II.4.2. Méthodes de gestion des collisions 13

III. Algorithmes déterministes 15

III.1. Préliminaires 15

III.2. Procédure de l'algorithme 17

IV. Algorithmes probabilistes 19

IV.1. Préliminaires 19

IV.2. Procédure de l'algorithme 20

V. Utilisations et Applications 21

V.1. Utilisations 21

V.1.1.Version basse fréquence (125 à 135 kHz) 21

V.1.2. Version haute fréquence (13,56 MHz) 21

V.1.3. Version ultra-haute fréquence 21

V.1.4. Version micro-onde (2,45 MHz) 22
V.2. Application 22
V.2.1. Applications principales 22
V.2.2.Applications sur l'être humain 22
VI. Etiquettes RFID 23
VI.1. Définition 23
VI.2. Description du principe des étiquettes RFID 23
VI.2.1 Le principe 24
VI.2.2 Les types de TAG 25
VII. Conclusion 26

Chapitre II : Conception Electronique Du Système

I. Préambule 27
II. Descriptions des éléments du système 27
III. Récepteur 27
III.1. Le lecteur RFID 27
a) Principe de fonctionnement du module 28
b) Autres caractéristiques du lecteur RFID 29
c) Principaux broches du lecteur RFID 29
III.2. liaison de lecteur avec un microcontrôleur 29
IV. Le TAG 30
a) Caractéristiques 30
b) RFID composants du système 31
V. description du microcontrôleur utilisé 32
V.1. Description du PIC 16F877 33
V.2. Le choix du microcontrôleur 33
V.3. LE MICROCONTRÔLEUR PIC 16F877 34
V.4. Brochage du boitier 16F877 34

V.5. Les particularités électriques 34

a) Les ports entrée/sortie 35

b) L'alimentation 36

V.6. Le rôle du pic 16F877 36

VI. Circuit d'affichage 36

VII. Horloge temps réel DS 1302 38

VII.1. Caractéristiques 38

VII.2. Description détaillée 39

VII.3. Fonctionnement 39

VIII. Conclusion 40

Chapitre III : Réalisation Pratique Du Système Et Programmation

I. La tache de programme 41
II. Organigramme 42
III. Programme 43
IV. Écriture et transfert du programme dans le PIC 45

IV.1. Utilisation du logiciel CCS 45

IV.2. WinPic800_3.55G 49

V. Schéma électrique de la carte réalisée 51
VI. Réalisation pratique 52
VI.1. Le circuit imprimé de la carte réalisée 52
VI.2. L'insolation 52
VI.3. La gravure 52
VI.4. Le perçage 52
VI.5. Implantation des composants 52
VI.6. Implantation des composants de la carte réalisée 53

Chapitre IV : Conception D'un Tag Sensor

I. Préambule 56
II. Eléments de la carte 56
III. Caractéristiques des capteurs 57
IV. Circuit intégré EM 4095 57
IV.1. Description 57

IV.2. Caractéristiques....58
IV.3 Description fonctionnelle....58
IV.3.1. Général....58
IV.3.2. Des blocs analogiques....59
IV.3.3. Transmission....59
IV.3.4. Pilote....59
IV.3.5. Boucle à phase asservie....60
IV.3.6. Réception....60
IV.3.7. Signal RDY / CLK....61

V. Conception de l'antenne....61

Conclusion générale....64

Introduction Général :

Les nouvelles technologies de l'information et de communication (NTIC) ont un rôle fondamental dans notre société moderne. Elles participent à sa transformation par différent effets sur les plans économiques et sociaux. Le développement de ces technologies est initié par des découvertes scientifiques, lesquelles permettant des nouvelles applications technologiques, elles-mêmes participant au partage de la connaissance. Les technologies d'identification font partie de ces technologies de l'information. Elles trouvent leurs applications dans des domaines très divers tels que la distribution, la logistique, la traçabilité, la sécurité ou les loisirs. Jusqu'alors les technologies d'identifications étaient soient passives : marquage, code-barres… soient nécessitaient un contact : carte bancaire, carte d'appels téléphoniques… Grâce au développement récent des systèmes sans fils et de la micro-électronique, de nouvelles technologies d'identifications sans contact ont vu le jour : les technologies de radio-identification (ou RFID Radio Frequency IDentification).

Les premiers systèmes RFID qui ont vu le jour fonctionnent dans des bandes de basses fréquences et sont aujourd'hui largement employés. L'identification est réalisée par des tags (aussi appelé « étiquettes intelligente ») qui sont associes aux biens. Ces derniers sont constitués d'une puce électronique et d'une antenne. Contrairement aux systèmes de communication classiques, ils sont alimentés à distance et ne possèdent aucune source propre d'émission radiofréquences. A défaut, ils réfléchissent les signaux radiofréquences qui leurs sont transmis par un lecteur.

Ce mémoire décrit notre travail. Il est constitué de la présente introduction, de quatre chapitres et d'une conclusion.

Notre travail consiste en une étude et la réalisation d'une électronique basée sur le PIC 16F877A, elle prend en charge l'acquisition de l'identifient enregistré dans le Tag et aussi commande d'un relais.

Notre travail est organisé en quatre chapitres :

Le premier chapitre, consiste, une présentation générale de la RFID et des différentes technologies de radio-identification existantes. Le second chapitre est consacré à la description des composants.

Le troisième chapitre contient la réalisation pratique d'un system à microcontrôleur, d'identification RFID et de la programmation.

Le quatrième chapitre est consacré à une perspective pour la conception et la réalisation de tags Sensor. L'accent est mis sur la caractérisation des puces RFID et ainsi sur la conception d'antenne de tag RFID.

Notre première conception était la réalisation d'un tag sensor constituer d'un capteur, un microcontrôleur et une antenne, et comme nous avons rencontré beaucoup de difficultés, on a finis par l'utilisation d'un tag RFID de Lextronic.

Le problème majeur qu'on a rencontré lors de notre recherche est la non disponibilité d'un circuit qui peut faire l'émission radio fréquence et qui est le EM4095.

La conclusion résumera l'ensemble des travaux de cette thèse et présentera les perspectives envisagées.

I. La technologie RFID :

I.1. Préambule : [1][2][3]

La technologie RFID de l'anglais *Radio Frequency IDentification* est un procédé qui consiste à utiliser des champs électromagnétiques et des ondes radios pour alimenter à distance et communiquer avec des marqueurs appelés « radio-étiquettes » (*RFID tag* ou *transponder* en anglais).

Cette technologie, au même titre que les codes barres ou encore les *Smart Cards*, permet l'identification d'objets ou de personnes par des machines. La technologie RFID a comme principale caractéristique de fonctionner à distance, selon le principe suivant :
Un lecteur émet un signal radio et réceptionne les réponses des étiquettes qui se trouvent dans son champ d'action.

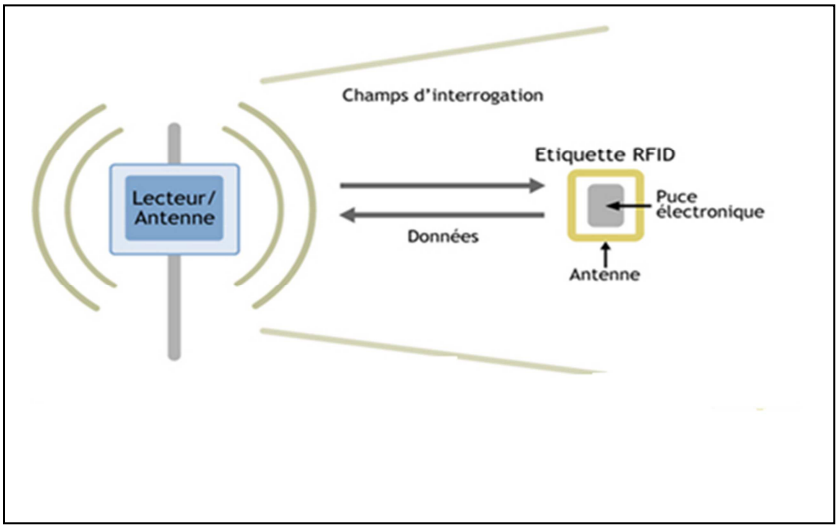


Figure 1 : Schéma du principe de la RFID.

L'alimentation de la puce présente sur le tag se fait par induction électromagnétique.
Les données sont aussi transmises selon ce principe. Ces étiquettes sont donc des dispositifs passifs, ne nécessitant aucune source d'énergie hormis celle fournie par les lecteurs au moment de leurs interrogations. Elles sont constituées d'une puce dotée d'une mémoire (contenant les informations relatives à l'étiquette), reliée à une antenne bobinée.

Les tags RFID se rencontrent sous une multitude de formats différents, selon les applications auxquels ils sont destinés. Ils sont néanmoins le plus souvent collés sur un film en plastique ou moulés dans une carte au format carte de crédit.

I.2. Historique :

En 1940 - La technologie RFID date de la seconde guerre mondiale et est liée au développement de la radio et du radar. Sa première application a été militaire : elle était utilisée par les britanniques pour savoir si les appareils entrants dans leur espace aérien étaient « amis » ou « ennemis ».

Ce système dit IFF (*Identify : Friend or Foe*) reste de nos jours à la base du contrôle aérien.

En 1960 - Durant les années 1960 et 1970, la technologie RFID reste encore une technologie confidentielle qui est utilisée pour le contrôle d'accès aux sites sensibles comme les centrales nucléaires ou encore les bases militaires.

En 1980 - Une évolution technologique permet l'arrivée des tags passifs ne nécessitant plus d'alimentation embarquée, les rendant plus accessibles. Elle fait donc son apparition dans le secteur privé où une de ses premières applications commerciales en Europe est l'identification du bétail. À cette époque, la distance de lecture ne dépasse pas quelques centimètres.

En 1990 - Ébauche de normalisation pour une interopérabilité des équipements RFID.

2004 - Création de EPCglobal une organisation dont l'enjeu est de promouvoir la norme EPC (*Electronic Product Code*) qui a pour but l'attribution d'un code individuel à chaque objet.

II. Principes de communication : [4]

II.1. Nature de la communication :

Le schéma ci-dessous présente deux éléments dans la composition de la communication : tout d'abord, les données qui sont effectivement échangées entre les deux équipements, mais aussi de l'énergie transmise du lecteur vers le transpondeur. Cette énergie est la source d'alimentation utilisée dans le cas de télé-alimentation.

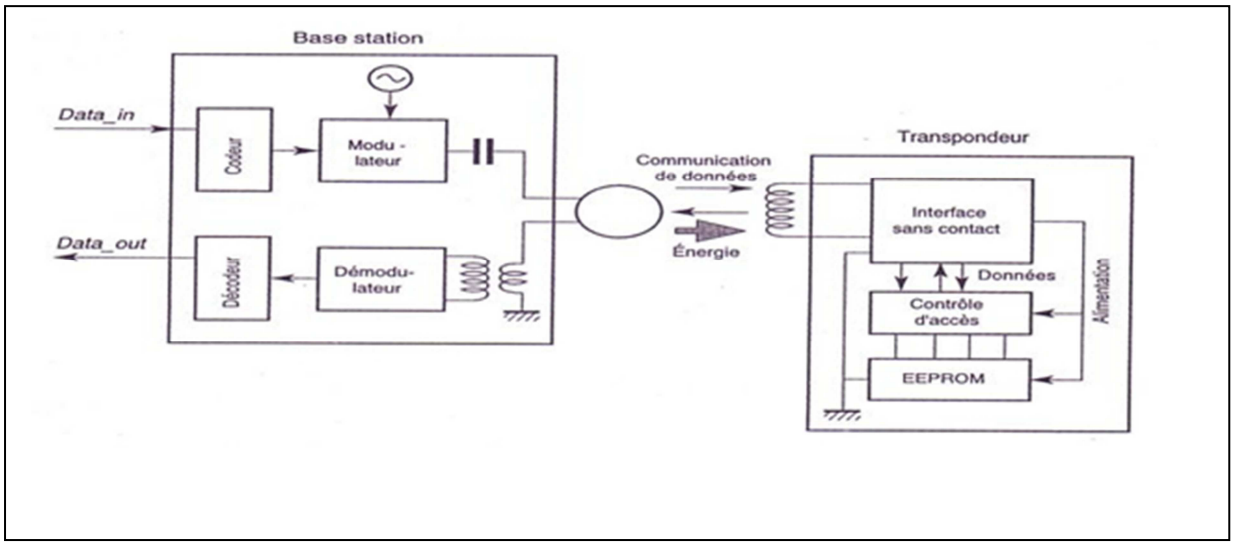


Figure 2 : la communication entre le module et le transpondeur.

Les communications RFID, comme dans la plupart des communications sans fil, sont half-duplex. Cela signifie que chacun des interlocuteurs (ici la station de base et le ou les transpondeurs) communiquent à tour de rôle. Il existe cependant deux modes de communication liés à la présence des deux types d'information transmis :

- simultané : les données et l'énergie sont transmises simultanément au transpondeur,
- non simultané : les données et l'énergie sont fournies alternativement au transpondeur.

Comme dans toute conversation, l'un des deux interlocuteurs doit nécessairement initialiser la communication. Pour cela, il existe deux modes :

- TTF (**T**ag **T**alks **F**irst) : dans ce mode, le tag annonce sa présence à son arrivée dans le champ d'un lecteur. Ce mode peut poser des conflits lorsque plusieurs tags annoncent leur présence simultanément.
- RTF (**R**eader **T**alks **F**irst) : dans ce mode, le lecteur interroge constamment son environnement afin de détecter la présence de nouveaux arrivants. Une requête est propagée régulièrement et, lorsqu'un transpondeur entre dans le champ et est capable de répondre, il renvoie une réponse annonçant sa présence.

Bien évidemment, l'utilisation simultanée des deux modes implique des conflits importants. Pour ces raisons, il faut veiller à appliquer un mode unique dans des secteurs fermés employant la technologie RFID. Certains pays d'Extrême-Orient ont même complètement bani l'utilisation du mode TTF.

Toute communication RFID est basée sur des protocoles simples ou complexes. Les protocoles permettent, par exemple, d'inclure des mécanismes de gestion de collisions, de sécurisation, d'authentification, etc., en plus du simple mécanisme d'échange des données.

II.2. Codage des signaux :

Le codage des signaux est la première étape dans la préparation à la communication en RFID. Par symétrie, la phase de décodage des signaux est la dernière étape. Les algorithmes de codage et décodage des signaux sont, bien évidemment, symétriques.

L'intérêt du codage des signaux est de pouvoir convertir les données binaires en signaux radio-fréquence et de faciliter le transfert de ces données d'un interlocuteur vers l'autre. Pour pouvoir transférer ces données, nous verrons, dans la partie suivante, qu'il est nécessaire de moduler les signaux. Le type de modulation varie en fonction du sens de communication et, pour ces raisons, le type de codage varie selon le sens de la communication également. Dans tous les cas, l'objectif reste de pouvoir simplifier ce transfert et faciliter la récupération des informations au niveau du destinataire.

Nous allons, cependant, étudier le codage des données en signaux de part et d'autre, selon le sens de la communication :

- liaison montante : de la station de base vers le transpondeur,
- liaison descendante : du transpondeur vers la station de base.

➢ Liaison montante :

Dans le cas d'une liaison montante, la station de base utilise des modulations classiques pour transférer les données au transpondeur. L'objectif est de pouvoir maintenir le signal de fréquence porteuse le plus longtemps possible.

On utilise des codages tels que NRZ (**N**o **R**eturn to **Z**éro) ou le Delay Mode (plus couramment appelé code de Miller) :

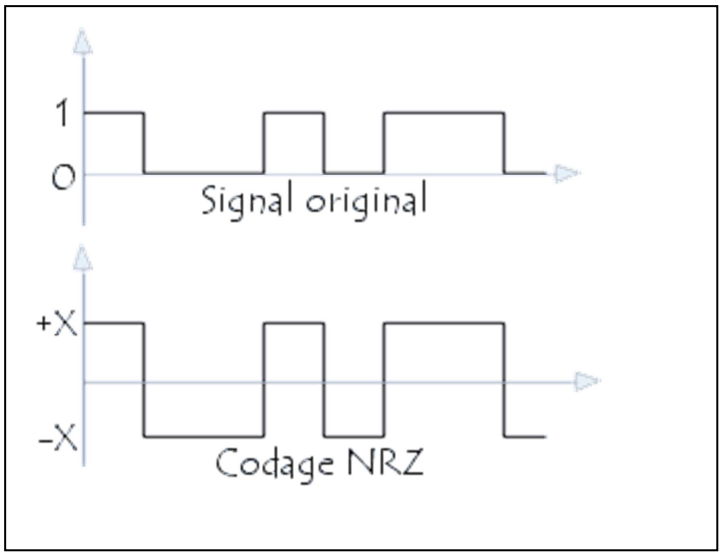


Figure 3 : codage NRZ.

Le codage NRZ (ici bipolaire) définit des valeurs -X Volts pour la valeur binaire '0' et +X Volts pour la valeur binaire '1'. Il s'agit d'un code simple qui ne possède que deux états (0 et 1) et est donc facile à mettre en œuvre. La forme du signal fréquentiel obtenu est proche de celle du signal binaire de données.

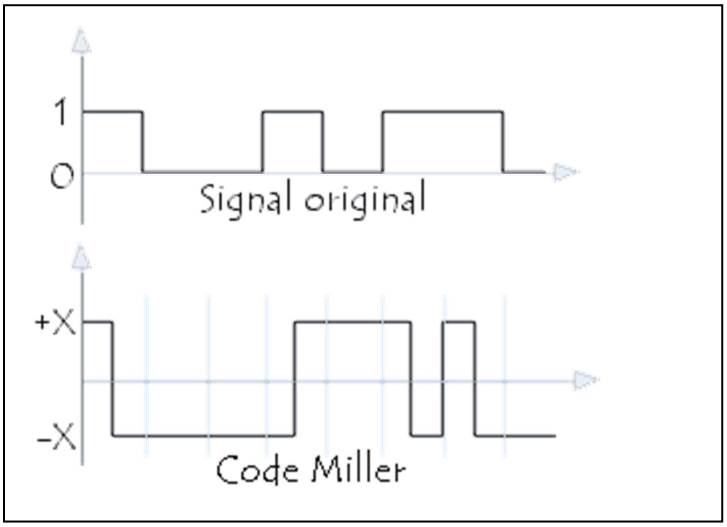


Figure 4 : codage Miller.

Le code de Miller est différent dans le sens où il fait intervenir la notion des "transitions milieu de bit". En effet, nous faisons correspondre aux valeurs binaires des transitions montantes ou descendantes de signal qui sont effectuées en "milieu" de bit. Dans le cadre du Delay Mode, la valeur binaire '0' est représentée par "pas de transition" et la valeur bianire '1' par "une transition milieu de bit". En fonction de la valeur initiale, la transition peut être soit montante, soit descendante, de façon à inverser la polarité du signal.

➢ Liaison descendante :

Dans le cas d'une liaison descendante, l'approche est un peu différente. Dans de nombreux cas, plusieurs transpondeurs peuvent être susceptibles de dialoguer avec le lecteur. De plus, la distance d'un transpondeur à une station de base peut impliquer que la puissance des signaux RF de communication soit atténuée. L'objectif est donc de pouvoir identifier clairement les données de chaque transpondeur et de les différencier du bruit fréquentiel. On préfèrera donc utiliser un codage qui implique de nombreuses transitions, facilitant ainsi le repérage du signal.

Pour cette raison, les codages Manchester et Manchester différentiel sont tout désignés :

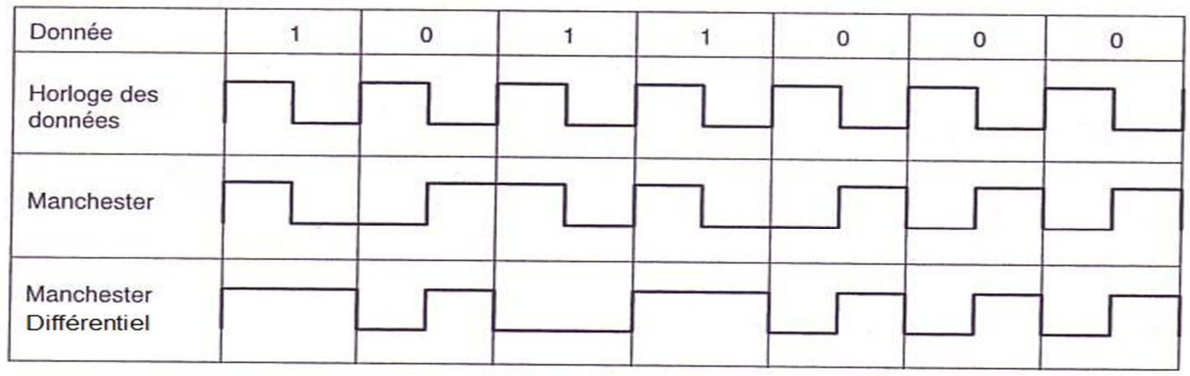


Figure 5 : les codages Manchester et Manchester différentiel.

Le codage Manchester n'utilise que la notion de "transitions milieu de bit" :

- la valeur binaire '0' est représentée par une transition milieu de bit montante,
- la valeur binaire '1' est représentée par une transition milieu de bit descendante.

Le codage Manchester différentiel, quant à lui, utilise la notion de "transitions milieu de bit", mais aussi celle de "transitions fin de bit". Une transition fin de bit est une transition qui survient à la "fin" du bit. En se référant au schéma, le codage de Manchester est décrit comme suit :

- la valeur binaire '0' est représentée par une transition milieu de bit montante,
- la valeur binaire '1' est représentée par une transition fin de bit.

Intéressons nous maintenant plus particulièrement au code Manchester. Nous constatons qu'il existe plus de deux états possibles : transition milieu de bit descendante, transition milieu de bit montante, '0' sur la durée d'un bit, '1' sur la durée d'un bit. Seuls les deux premiers états énumérés ici correspondent à des valeurs, comme nous l'avons décrit. Cela signifie que si la station de base reçoit un message avec des états non définis, elle sera en mesure de conclure que des erreurs se sont produites. Cette particularité est essentielle dans la gestion de collisions que nous étudierons plus tard.

II.3. Modulations :

La modulation des signaux est la seconde étape dans la préparation à la communication en RFID. Par symétrie, la phase de modulation implique une phase de démodulation des signaux à la réception des signaux RF de réponse. Les méthodes de modulation et démodulation des signaux sont, bien évidemment, symétriques.

L'intérêt de la modulation est de pouvoir transmettre le signal fréquentiel de données. Pour cela, nos outils de codage des signaux ont permis de convertir les données binaires à transmettre en signaux fréquentiels que nous appellerons des messages. Pour que la station de base puisse transmettre un message à un transpondeur, elle doit d'abord le moduler avec une porteuse. La porteuse est un signal de haute fréquence que nous allons moduler selon des techniques différentes, mais qui conduiront au final à la transmission du message.

En RFID, les dispositifs qui communiquent ne sont pas technologiquement conçus de la même façon. Pour cette raison, des types de modulation différents sont utilisés selon le sens de la communication :

- liaison montante : de la station de base vers le transpondeur,
- liaison descendante : du transpondeur vers la station de base.

C'est pour cette raison que différents types de codage sont utilisés selon le sens de la communication.

➢ Liaison montante :

Les modulations les plus couramment utilisées sont :

- ASK (**A**mplitude **S**hift **K**eying): modulation d'amplitude. Dans ce type de modulation, la porteuse est modulée en amplitude, c'est-à-dire que des variations d'amplitude de ce signal permettent de traduire le message à transmettre,
- FSK (**F**réquency **S**hift **K**eying) : modulation de fréquence. Dans ce type de modulation, la porteuse est modulée en fréquence, c'est-à-dire que des variations de fréquence de ce signal permettent de traduire le message à transmettre.

Dans le cas d'une liaison montante, la station de base utilise ces types de modulations pour transmettre les messages aux transpondeurs :

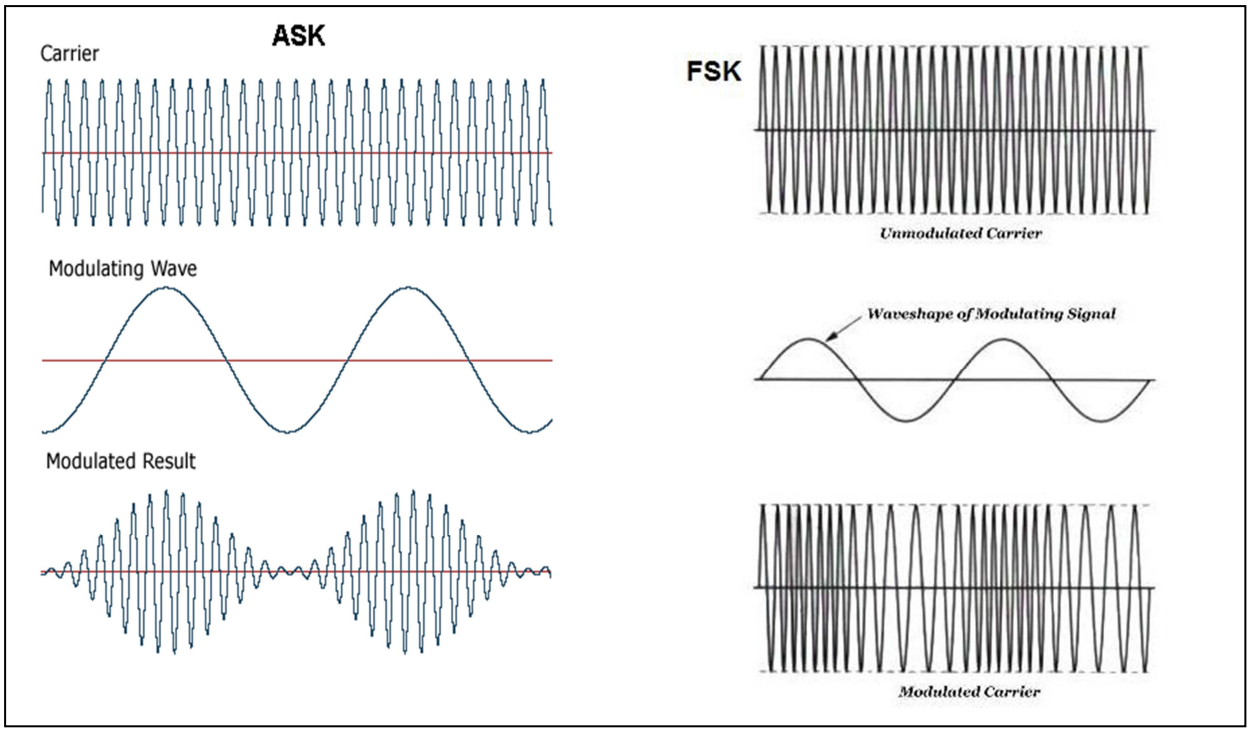


Figure 6 : les modulations ASK et FSK**.**

NB :

- "carrier" est la porteuse,
- "modulating wave", ou "modulating signal", est le signal modulant, c'est-à-dire le message à transmettre,
- "modulated result", ou "modulated carrier", correspond à la porteuse modulée par le message.

➢ Liaison descendante :

Contrairement à ce qu'on pourrait initialement penser, le transpondeur ne peut pas se comporter comme un émetteur de signaux RF. En effet, il ne dispose pas, dans son interface RF, des mécanismes permettant d'émettre un signal radio-fréquence vers la station de base. Les transpondeurs utilisent ce qu'on appelle la réflexion d'ondes pour se faire comprendre des lecteurs. Pour cela, les tags utilisent une modulation différente que l'on nomme modulation de charge (Load Modulation) qui consiste à faire varier la charge résistive du circuit. Effectivement, en faisant varier la charge, le tag fait varier l'intensité du courant dans son circuit et donc l'intensité qui circule dans l'antenne. La consommation d'énergie qu'il représente dans le champ magnétique s'en trouve alors également modifiée et, par couplage magnétique, cela influe sur l'intensité du courant dans l'antenne de la station de base. De proche en proche, les signaux RF reçus de la station de base, qui sont réfléchis par le transpondeur, permettent donc de transporter des réponses en faisant varier l'intensité du circuit du lecteur.

Il s'agit ici d'un procédé assez complexe mais qui repose à la base sur de la modulation. Cette modulation de charge résistive à l'origine de la transmission de la réponse s'appuie sur une modulation courante appelée OOK (**O**n **O**ff **K**eying) et correspond à de la modulation d'amplitude "tout ou rien". La modulation OOK agit un peu comme un interrupteur : la valeur binaire '0' correspond à 0V (on ne laisse passer aucun signal), la valeur binaire '1' permet de laisser passer le signal tel quel

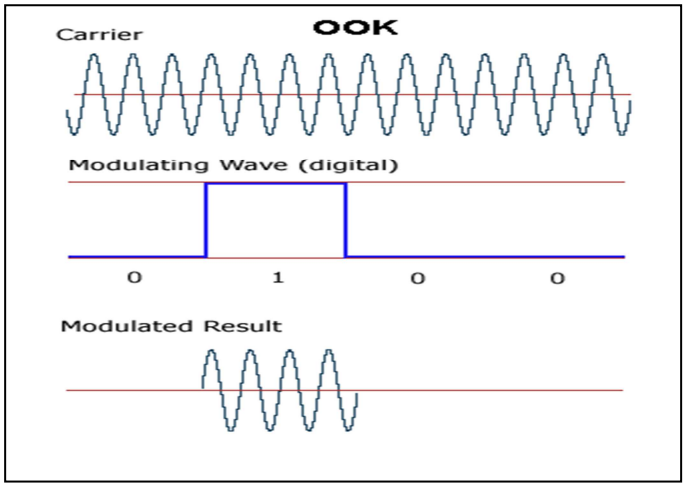


Figure 7 : la modulation OOK.

A l'aide d'une modulation de type OOK, comme présentée précédemment, on crée une modulation de charge qui fait varier la charge résistive du circuit et donc la tension aux bornes du circuit RF du transpondeur :

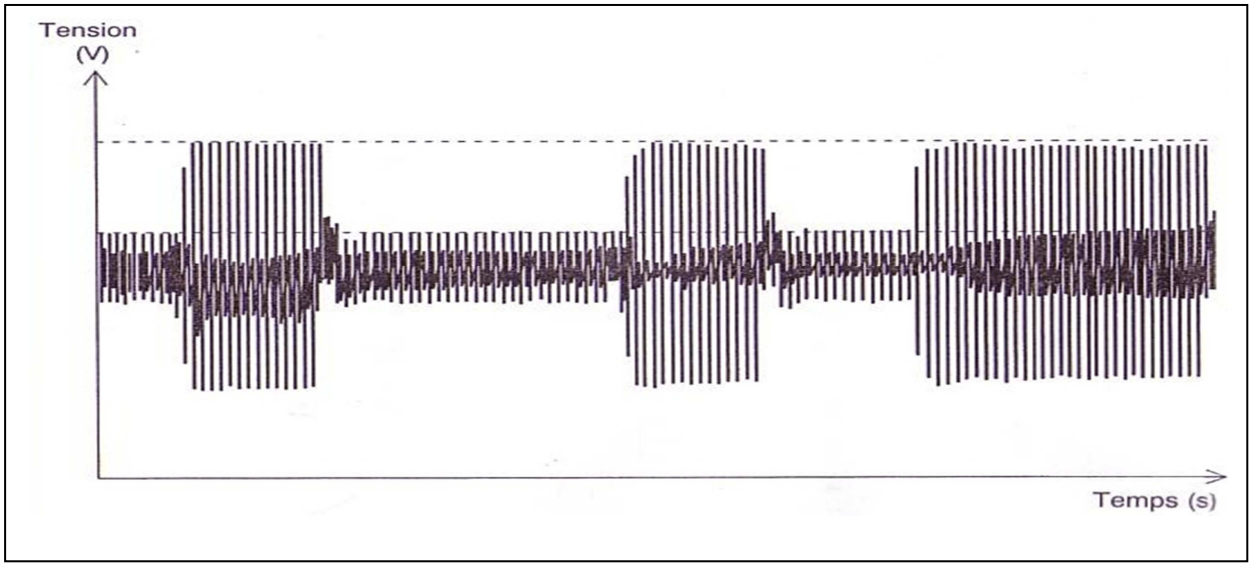


Figure 8 : la tension aux bornes du circuit RF du transpondeur en fonction du temps.

II.4. Gestion de collisions :

Lorsqu'une station de base communique avec plusieurs transpondeurs présents dans son champ magnétique, les messages émis par chacun des tags sont susceptibles de se heurter. La superposition de signaux fréquentiels revient à sommer ces signaux en amplitude. Vous comprendrez logiquement que le mélange des signaux provoque des conflits et rend la distinction de chaque message difficile pour la station de base. C'est ce que l'on appelle des collisions.

Pour palier ce problème, de nombreux dispositifs intègrent des outils qui permettent de gérer les collisions. En effet, comme nous l'avons mentionné précédemment, les stations de base possèdent des circuits de gestion de la communication. Elles peuvent notamment intégrer des algorithmes anticollisions.

II.4.1. Cause des collisions :

Plusieurs phénomènes ou cas de figure sont à l'origine des collisions fréquentielles en RFID parmi lesquelles les plus courantes sont :

- le "tag stack" : en français, cela signifie la "pile de tags". Dans ce cas de figure, plusieurs tags sont empilés les uns sur les autres ou, tout du moins, suffisamment proches les uns des autres. Lorsque la station de base communique avec l'un des transpondeurs, elle est susceptible de fournir de l'énergie à tous les transpondeurs par téléalimentation et d'entrer en communication avec eux. Cela pose évidemment des problèmes d'interférences. Par exemple : les forfaits de ski sont équipés de la technologie RFID et l'on vous conseille généralement de placer ce pas isolément dans une poche, ceci afin d'éviter qu'il se dé-magnétise. Les trois cas classiques de tag stack sont : un porte-feuille contenant plusieurs cartes à puce sans contact, les piles de lettres recommandées équipées de tags et les piles de jetons de casino intégrant des tags (cela existe pour certains jeux).

- les "weak collisions" : elles désignent les collisions de faibles signaux. Ce cas de figure survient notamment lorsque plusieurs transpondeurs sont placés de façon éloignée dans un champ magnétique assez vaste. Les signaux fréquentiels réfléchis vers la station sont atténués par la distance et la collision des messages est donc plus difficile à identifier. De plus, si les signaux sont trop faibles, ils sont plus difficiles à distinguer du bruit fréquentiel.

- l'absorption magnétique : ce phénomène se caractérise par la situation "un transpondeur peut en cacher un autre". Supposons qu'un transpondeur relativement proche de la station de base soit placé entre cette station et un tag beaucoup plus éloigné. Alors, les signaux du transpondeur le plus éloigné, faibles devant ceux du transpondeur le plus proche, seront "absorbés" par ceux du tag placé sur son chemin. Cette absorption est susceptible de générer des collisions.

II.4.2. Méthodes de gestion des collisions :

Pour palier les problèmes de collisions, il existe différents types d'algorithmes. Ces algorithmes s’appuient sur des techniques de gestion de collisions variées :

- fréquentielle : la plage fréquentielle utilisée par le dispositif RFID est divisée en plusieurs canaux fréquentiels. Chaque canal de bande passante est alors alloué à un

transpondeur spécifique et sera utilisé par la station de base pour communiquer avec ce tag uniquement.

- spatiale : la station de base analyse l'espace de son champ magnétique par petites parcelles. Cela diminue considérablement la probabilité de détecter plusieurs transpondeurs simultanément car l'espace "scanné" est très réduit. Cette technique permet donc d'identifier chaque transpondeur isolément, en réduisant les possibilités de collisions.

- temporelle : de la même manière que pour la gestion fréquentielle, cette technique permet de mettre en place une gestion temporelle des communications. Des slots de temps d'une certaine durée sont établis et utilisés périodiquement. Chaque slot est alors dédié à la communication avec un transpondeur particulier.

Les méthodes utilisées pour gérer les collisions en RFID reposent sur deux types d'algorithmes :

- les algorithmes déterministes : dont le but est d'identifier chaque transpondeur par son UID (**U**nique **ID**entifier) de façon certaine et le plus rapidement possible. Cette méthode peut s'avérer longue mais est complétèment déterminée. Les temps pour sélectionner les transpondeurs sont calculables et nous sommes certains, au final, d'identifier tous les transpondeurs de proche en proche. Ceci afin de pouvoir établir des dialogues individuels et donc limiter les risques de collisions.
- les algorithmes probabilistes : qui sont plus efficaces que leurs prédécesseurs lorsque le codage bit et les effets de masquage provoquent des collisions niveau bit plus difficiles à détecter. Ils sont utiles contre les pollutions radiofréquence. Cependant, tout n'est pas déterminable et calculable avec ces méthodes probabilistes. Les algorithmes fonctionnent de proche en proche.

Nous nous proposons donc d'analyser un type d'algorithme déterministe et un type d'algorithme probabiliste.

III. Algorithmes déterministes :

III.1. Préliminaires :

La première phase dans le déroulement de l'exemple d'algorithme déterministe qu'on a présenté consiste à détecter si des transpondeurs sont présents dans le champ magnétique de la station de base. Pour cela, le lecteur constitue une requête générale d'1octet qui permettra aux transpondeurs aptes à répondre de le faire. La requête est propagée dans le champ et tous les transpondeurs pouvant l'interpréter constituent une réponse adéquate. Cette réponse est un acquittement générique de 2octets qui a le même format quel que soit le transpondeur. Chaque transpondeur identifié renvoie donc cet acquittement, signifiant ainsi sa présence.

NB : les acquittements étant tous identiques, la superposition des réponses ne pose aucun souci. Le but de cette manœuvre pour la station de base est simplement d'identifier qu'au moins un tag est présent dans son champ.

La station de base ayant détecté des transpondeurs, elle constitue alors d'une "trame de commande anticollision", dont le format est le suivant :

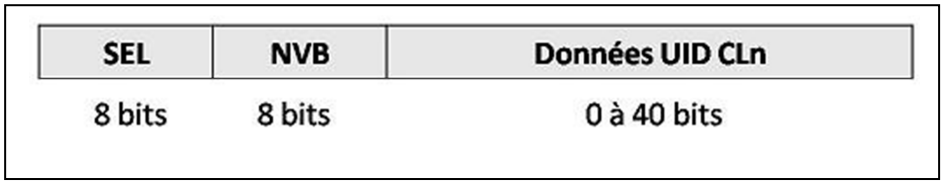


Figure 9 : Format de la trame de commande anticollision.

- Octet SEL

Le premier octet de cette trame (premier 8bits) est l'octet de sélection SEL. Il représente la commande de sélection pour interroger les UID de chaque transpondeur. L'octet SEL est composé de la manière suivante :

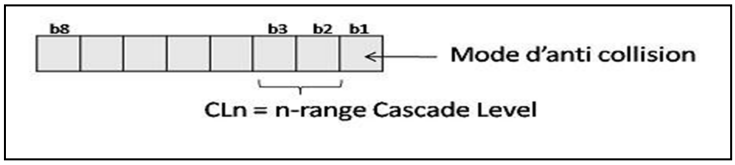


Figure 10 : Octet de sélection SEL.

Le CLn signifie "Niveau de Cascade de rang n". Le Cascade Level est utile pour spécifier la taille des UID des transpondeurs. En effet, il existe des UID de tailles différentes :

- CL1 : UID sur 32 bits = 4 octets,
- CL2 : UID sur 56 bits = 7 octets,
- CL3 : UID sur 80 bits = 10 octets.

Les 2ème et 3ème bits de poids faible (b2 et b3) permettent de spécifier le Cascade Level correspondant au format des UID. Cette valeur est modifiée durant l'algorithme. Le bit de poids le plus faible (b1), quant à lui, spécifie le mode d'anticollision utilisé : si la valeur est '0', la gestion anticollision est orientée octet par octet, si la valeur est '1', la gestion anticollision est orientée bit par bit. Le plus généralement, la gestion anticollision est orientée bit par bit.

- Octet NVB

Le second octet, NVB (**N**umber of **V**alid **B**its), correspond au nombre de bits valides. Il définit combien d'octets sont utiles dans la transmission et combien de bits de l'UID des transpondeurs doivent être considérés comme valides et pris en compte pour la suite de l'algorithme. L'octet NVB est composé de la façon suivante :

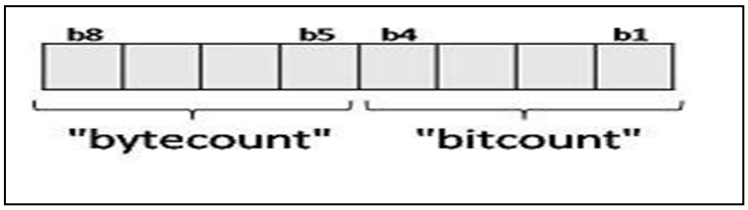


Figure 11 : Octet NVB.

Les quatre bits de poids fort (b5 à b8) constituent le "bytecount", c'est-à-dire le nombre d'octets transmis par la station de base. Le bytecount est au moins égal à 2 : octet SEL + octet NVB au minimum. Il varie ensuite en fonction du nombre d'octets de données qui complètent la trame.

Les quatre bits de poids faible (b1 à b4) représentent le "bitcount", c'est-à-dire le nombre de bits de données additionnels.

Nous nous intéresserons surtout au bytecount.

- Données

Enfin, la trame peut être complétée avec 40 octets de données. Cela sera utile durant la procédure de l'algorithme que nous allons détailler.

III.2. Procédure de l'algorithme :

La station de base a initialement assigné le CLn à la commande de sélection SEL. Puis, elle a transmis la première trame, constituée uniquement des octets SEL et NVB, afin d'identifier tous les transpondeurs par leurs UID. Les transpondeurs répondent donc à la trame en fournissant leurs UID respectifs. A ce niveau de l'algorithme, s'il y a des réponses simultanées et synchrones des transpondeurs, on est capable d'utiliser la correction bit à bit du code Manchester, mentionnée précédemment, pour résoudre les collisions bit à bit simples. Voici un exemple simple de message reçu suite aux réponses de la part des transpondeurs :

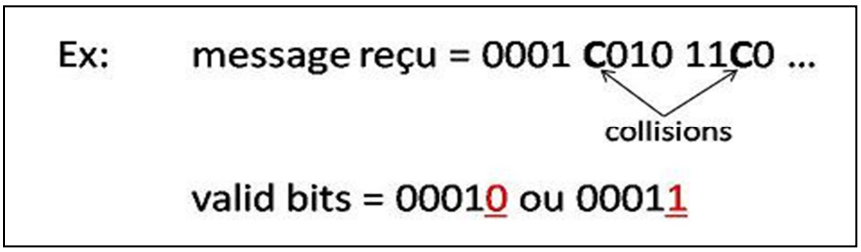


Figure 12 : exemple d'un message reçu.

Dans le message reçu, nous constatons qu'une première collision a eu lieu au niveau du 5ème bit. Nous allons donc commencer par traiter cette collision. Seuls les 4 premiers bits sont valides. Pour résoudre le problème, nous choisissons indépendamment de compléter ces 4 bits valides par un '0' ou par un '1'. En vérité, il est nécessaire d'étudier les deux cas pour poursuivre l'algorithme.

Considérons, dans un premier temps, que nous complétons les bits valides par un '0'. Nous obtenons alors la suite de bits valides : 00010. Le nombre de bits valides est donc placés à 5 dans la commande NVB. La station de base constitue alors une nouvelle trame composée de l'octet SEL et du nouvel octet NVB, puis elle complète cette trame en fournissant en données la suite des 5 bits valides.

Seuls les transpondeurs dont les UID commencent par la suite de bits valides, ici 00010, sont alors invités à re-communiquer leurs UID personnels. La collision au 5ème bit a donc été éliminée. Si une autre collision survient plus loin dans le message, alors la même méthode est appliquée, jusqu'à ce que chaque UID complet soit déterminé.

Nous avions, au préalable, choisi délibérément de compléter les bits valides avec un '0'. Nous effectuons donc, maintenant, la même opération en complétant la suite de bits valides avec un '1'. La suite de bits valides est alors : 00011. Puis chacune des étapes énoncées précédemment est accomplie.

Comme vous l'aurez compris, nous balayons donc, de proche en proche, toutes les solutions possibles d'UID, en éliminant une à une les collisions générées par la superposition des messages des transpondeurs. De cette manière, les UID de tous les transpondeurs sont déterminés comme par un parcours d'arbre :

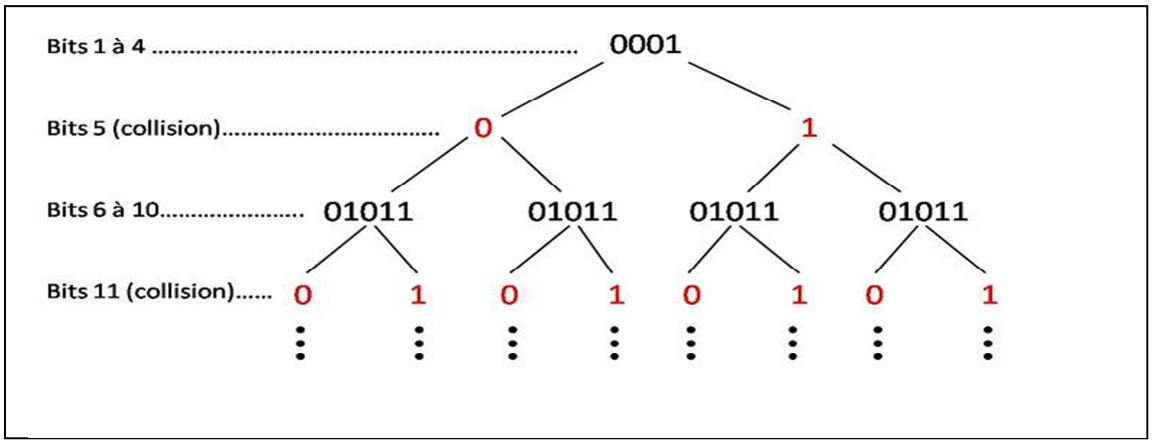


Figure 13 : Arbre de détermination des transpondeurs.

Une fois que chaque transpondeur a été identifié par son UID unique, la station de base est en mesure de communiquer avec ce tag en utilisant son identifiant unique. De cette manière, les problèmes de collisions sont annihilés.

Intérêts :

Les algorithmes déterministes sont efficaces car :

- Le temps maximum de calcul est défini et invariable,
- La vitesse est optimisée : détection d'erreurs pendant la phase d'anticollision,
- La méthode bit à bit est facilement implémentable en logique câblée et peut être étendue à la méthode octet par octet.

Il s'agit de méthodes prouvées sur le terrain depuis des années. La méthode ci-présente a été retenue pour la normalisation des cartes à puces sans contact de proximité.

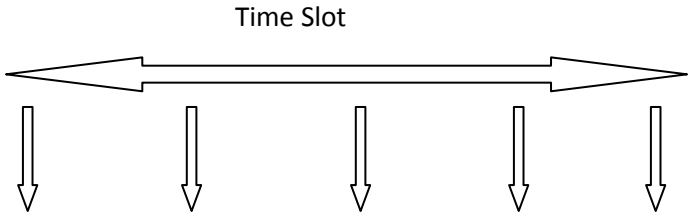
IV. Algorithmes probabilistes :

IV.1. Préliminaires :

Il existe de nombreux algorithmes probabilistes. Nous présenterons ici la méthode temporelle appelée "méthode des times slots" ou "méthode des créneaux de temps".

Cette méthode consiste à partager le temps périodiquement. La période choisie doit définir des slots (créneaux temporels) pendant lesquels la station de base pourra dialoguer avec les transpondeurs. Chaque transpondeur se voit donc attribuer un canal temporel spécifique durant lequel il sera autorisé à communiquer avec la station de base.

Voici une représentation du partage temporel de la méthode des times slots :



station de base Requête	*1*		*2*		*3*		*4*		*5*
A			*Réponse*						
B			*Réponse*						
C	*Réponse*								
D							*Réponse*		
etc									

Collision

Figure 14 : partage temporel de la méthode des times slots**.**

IV.2. Procédure de l'algorithme :

La première étape consiste, pour la station de base, à définir et annoncer la "hashValue" à tous les transpondeurs. La hashValue est la valeur qui correspond au nombre de créneaux de temps alloués pour le dialogue.

Chaque transpondeur est alors invité à choisir arbitrairement un slot pendant lequel il pourra dialoguer avec le lecteur. Le transpondeur peut soit déterminer une valeur aléatoire dans l'intervalle [1; hashValue] pour choisir un créneau, soit déterminer son créneau en effectuant un calcul à l'aide de la hashValue et son UID (ou une partie de UID). Cette dernière méthode peut garantir un meilleur résultat du fait de l'unicité de l'UID. Lorsque chaque transpondeur a déterminé son time slot, il y transmet sa réponse à la station de base.

Pour chaque time slot alloué, deux cas de figure sont envisageables pour la station de base :

- Si le message reçu est bien interprété, alors il n'y a pas eu de collision. Cela signifie qu'un seul transpondeur a désigné ce créneau de temps. Dans ce cas, le lecteur fournit une commande de "Quit" au transpondeur pour lui indiquer que ce créneau lui est désormais dédié et que leurs échanges s'effectueront dans ce time slot périodique.
- Si le message reçu est incohérent, alors une collision est survenue. Cela signifie qu'au moins deux transpondeurs ont choisi ce créneau de temps. La station de base relance alors la procédure initiale pour les transpondeurs partageant le même créneau de temps.

Lorsque chaque transpondeur s'est vu attribuer un créneau de temps individuel, la station de base peut donc établir des communications uniques avec chaque tag de son champ.

- **Intérêts :**

Les algorithmes probabilistes sont efficaces car :

- Des communications individuelles sont établies avec chaque transpondeur,
- Le nombre d'échanges est minimalisé, par conséquent les perturbations radioélectriques sont réduites,
- Les risques de collision sont éliminés.

Cependant, les algorithmes déterministes restent plus rapides que les algorithmes probabilistes.

V. Utilisations et Applications :

V.1. Utilisations :

Les étiquettes RFID existent non seulement sous une multitude de formes mais elles sont aussi disponibles pour une multitude de fréquences :

V.1.1.Version basse fréquence (125 à 135 kHz) :

Ces étiquettes sont utilisées pour la traçabilité des animaux de compagnie, du bétail, des animaux sauvages, mais aussi parfois des êtres humains. Ce sont les radio-étiquettes sous-cutanées, dont la création permettrait la limitation des fraudes, la surveillance d'entrée à certains sites confidentiels, le stockage de données médicales et un moyen de retrouver rapidement certaines personnalités importantes. Combinées avec d'autres capteurs dans le corps humain, ces tags sont aussi proposés comme une solution de supervision de l'état de santé d'un patient.

L'utilisation de ces puces liées au corps humain a déjà commencé. On peut citer certaines boîtes de nuit qui proposent d'implanter des puces dans le corps de certains clients VIP afin de leur servir de porte monnaie électronique. De même, la ville de Mexico a implanté cent soixante-dix de ces radio-étiquettes sur ses officiers de police afin de contrôler l'accès aux bases de données et aussi dans le but de mettre en œuvre des moyens de localisation en cas de kidnapping.

V.1.2. Version haute fréquence (13,56 MHz) :

Cette fréquence est utilisée pour la reconnaissance des livres dans les bibliothèques, et des bagages dans les aéroports, ainsi que pour les cartes de transport. La distance de communication entre lecteur et étiquette ne peut dépasser quelques centimètres. Ils permettent les opérations de lecture-écriture dans les étiquettes semi actives.

V.1.3. Version ultra-haute fréquence :

Cette fréquence est utilisée pour la traçabilité des palettes et des conteneurs, et à cette fréquence, la lecture à travers l'eau, et donc le corps humain, n'est plus possible.

V.1.4. Version micro-onde (2,45 GHz) :

Cette fréquence est utilisée principalement pour le contrôle d'accès à distance des véhicules. Les marqueurs utilisant ces fréquences sont généralement actifs.

V.2. Application :

V.2.1. Applications principales :

On se sert des étiquettes à Hong-Kong et au Pays-Bas comme porte-monnaie électronique. On les utilise également pour marquer les livres, et comme carte d'accès aux transports (le passe Navigo de la RATP, par exemple). Les étiquettes sont considérées comme le prochain successeur du code barre. Elles permettent d'identifier les animaux (la présence d'une étiquette pour identifier les chiens et les chats est déjà obligatoire en Belgique et en Suisse). Il existe d'autres applications également, parfois déjà citées précédemment, mais dont l'application est pour l'instant moins répandue.

V.2.2.Applications sur l'être humain :

Dans le domaine de la santé, le progrès des techniques de traitement de l'information peut également sauver des vies. Joseph Krull, par exemple, porte sur lui une RFID passive depuis un an maintenant. Elle a été fabriquée par VeriChip, société autorisée depuis 2004 à œuvrer dans ce secteur uniquement à des fins médicales. De la taille d'un petit grain de riz, la puce sous-cutanée de Joseph contient justement un accès vers son dossier médical. On y apprend que ce porteur est gravement allergique à deux médicaments. Dans l'idéal, la puce sera lue par un urgentiste à l'aide d'un simple lecteur afin qu'il puisse administrer les bons médicaments.

Cette technique semblerait être prochainement effective pour les patients atteints d'Alzheimer, de problèmes cardio-vasculaires, ou ceux dans l'incapacité de prononcer le moindre mot sur leur état de santé. Ainsi, en cas d'accident de la circulation, la puce permet de gagner de précieuses secondes lorsque la vie ne tient qu'à un fil.

VI. Etiquettes RFID : [5]

VI.1. Définition :

La **radio-identification** plus souvent désignée par le sigle **RFID** (de l'anglais *radio frequency identification*) est une méthode pour mémoriser et récupérer des données à distance en utilisant des marqueurs appelés « radio-étiquettes » (« *RFID tag* » ou « *RFID transponder* » en anglais). Les radio-étiquettes sont de petits objets, tels que des étiquettes autoadhésives, qui peuvent être collés ou incorporés dans des objets ou produits et même implantés dans des organismes vivants (animaux, corps humain). Les radio-étiquettes comprennent une antenne associée à une puce électronique qui leur permet de recevoir et de répondre aux requêtes radio émises depuis l'émetteur-récepteur.

Ces puces électroniques contiennent un identifiant et éventuellement des données complémentaires.

Cette technologie d'identification peut être utilisée pour identifier :

- les objets, comme avec un code à barres (on parle alors d'étiquette électronique)
- les personnes, en étant intégrée dans les passeports, carte de transport, carte de paiement (on parle alors de carte sans contact).
- les carnivores domestiques (chats, chiens) dont l'identification RFID est obligatoire dans de nombreux pays, en étant implantée sous la peau. C'est également le cas de manière non obligatoire pour d'autres animaux de compagnie ou d'élevage (on parle alors de puce sous-cutanée).

VI.2. Description du principe des étiquettes RFID : [6]

L'étiquette RFID (Radio Frequency IDentification) est une technologie déjà largement utilisée pour reconnaître ou identifier à plus ou moins grande distance (du contact à plusieurs mètres) et dans un minimum de temps, un objet, un animal ou une personne porteuse d'une étiquette capable d'émettre des données en utilisant les ondes radio. On peut citer par exemple, la carte à puce sans contact, les systèmes de péages d'autoroute sans arrêt, les contrôles d'accès de parking ou d'immeuble, etc...

Elle se range dans la catégorie des technologies d'identification automatique, (AIDC, Automatic Identification and Data Capture), au même titre que le code à barres, la reconnaissance de caractères, la reconnaissance de formes, ou les cartes à pistes magnétiques.

VI.2.1 Le principe :

Une application d'identification automatique RFID se compose d'un lecteur ou interrogateur qui transmet un signal selon une fréquence déterminée vers une ou plusieurs étiquettes radio situées dans son champ de lecture. Celles-ci transmettent en retour un signal. Lorsque les étiquettes sont « Éveillées » par le lecteur, un dialogue s'établit selon un protocole de communications prédéfinies, et les données sont échangées.

Les étiquettes sont aussi appelées « transpondeur », c'est à dire un équipement destiné à recevoir un signal radio et à renvoyer immédiatement en réponse un signal radio différent et contenant une information pertinente.

Les applications RFID fonctionnant à basse ou moyenne fréquence (fréquences de 9 Khz à quelques Mhz), utilisent le champ électromagnétique créé par l'antenne du lecteur et l'antenne, bobine de l'étiquette pour communiquer. Le champ électromagnétique alimente l'étiquette et active la puce.

Cette dernière va exécuter les programmes pour lesquels elle a été conçue. Pour transmettre les informations qu'elle contient, elle va créer une modulation d'amplitude ou de phase sur la fréquence porteuse. Le lecteur reçoit ces informations et les transforme en binaire (0 ou 1). Dans le sens lecteur vers étiquette, l'opération est symétrique, le lecteur émet des informations par modulation sur la porteuse. Les modulations sont analysées par la puce et numérisées.

Une des particularités de ce principe est que plus la fréquence porteuse est basse plus le nombre de tours de l'antenne de la puce doit être important pour créer un voltage suffisant pour alimenter la puce et par voie de conséquence augmente la complexité du processus de fabrication en grande quantité. L'étiquette peut être apposée, portée, insérée dans un objet. Le mot « objet » est entendu au sens large, ce peut être un colis, une carte intelligente (téléphone, banque), un véhicule, ...

Plus les différent éléments composants ces applications sont standardisés, plus est grand le nombre d'utilisateurs potentiels et de processus industriels ou marchands pouvant bénéficier de cette technologie. C'est tout l'enjeu de la normalisation entreprise au sein de l'ISO/JTC1/SC31/WG4.

Cette normalisation doit permettre:

- la coexistence des étiquettes entre elles, c'est à dire permettre que plusieurs objets porteurs d'étiquette dans un même champ de lecture ne se polluent pas entre elles.
- l'interopérabilité des systèmes RFID, c'est à dire permettre que plusieurs étiquettes utilisant la même fréquence, provenant de fabricants différents, puissent dialoguer avec tout lecteur.

VI.2.2 Les types de TAG :

Il existe 3 principaux types de tags :

➢ Les tags passifs :

Ceux-ci sont uniquement alimentés par le signal provenant du lecteur.

Lorsque le lecteur est en marche celui-ci émet un signal alternatif (généralement sinusoïdal et de fréquence précise) qui est capté par l'antenne du tag. Dès lors, la tension générée par le signal est manipulé pour devenir une tension continue qui alimentera le tag durant toute la durée de son opération jusqu'à l'émission du signal réponse. Parce qu'ils ne contiennent aucune source d'alimentation et qu'ils se contentent d'une distance d'émission très faible, les tags passifs sont les moins coûteux parmi tous les types de tags.

➢ Les tags actifs :

Ceux-ci possèdent leur propre source d'alimentation. A cause de cela, ils possèdent une puissance d'émission plus élevée que les tags passifs. Cependant, ils sont plus chers.

➢ Les tags semi-passifs :

(Dont les propriétés sont comparables aux tags semi-actifs) :

Basés sur les tags passifs, ceux-ci possèdent une batterie qui assiste le tag lorsque le signal du lecteur est faible. Ils permettent ainsi de fournir une distance de lecture plus élevée.

VII. Conclusion :

L’étude théorique développée ci-dessus nous permettra d’entamer notre application en ayant suffisamment de connaissance sur la transmission Radio Fréquence (en occurrence la transmission avec le module UM-005 de RFID).

I. Préambule :

Notre conception est basée sur la logique programmable, pour bien montrer notre travail, on a divisé notre système en plusieurs blocs, ensuite on a étudié chaque bloc séparément.

II. Descriptions des éléments du système :

Avant de procéder à exposer la maquette réalisée, on doit, en premier lieu, parlé de tag RFID qui est le principale composant utilisé dans le système.

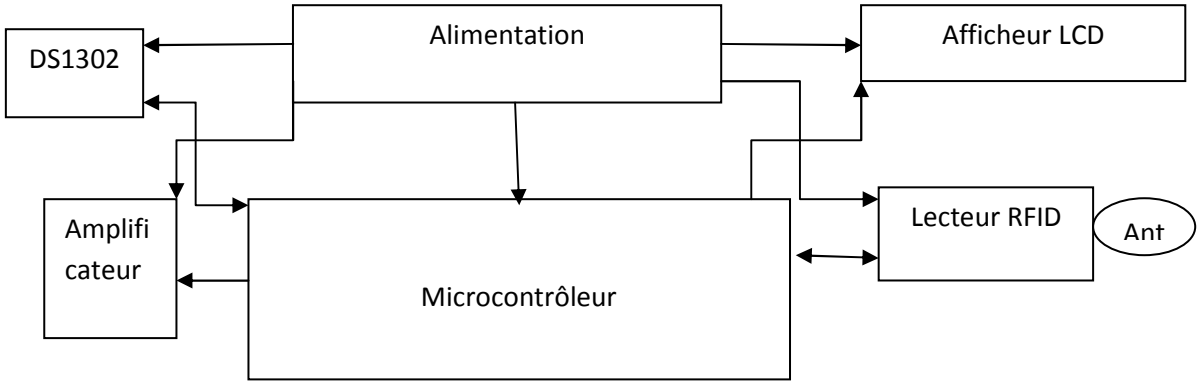


Figure 15 : Le schéma synoptique de système

III. Récepteur :

Notre conception est basée sur le lecteur RFID UM-005, un microcontrôleur, afficheur LCD, et un dateur DS1302, avant de commencer, on doit d'abord diviser la plaque en bloque selon la chaine de traitement.

III.1. Le lecteur RFID : [1]

Afin de récupérer l'identifiant des cartes RFID, la solution la plus confortable est l'utilisation d'un lecteur RFID préconçu et disponible sous la forme d'un module.
Le module UM-005 proposé par Netronix est parfaitement compatible avec le projet : proposé avec l'antenne appropriée, il se contente d'envoyer l'identifiant du transpondeur RFID au travers d'une liaison série asynchrone, et se permet également de commander une LED et un buzzer. De plus, le constructeur propose des tags RFID de différentes formes : cartes en plastiques, porte-clefs ou autocollants.

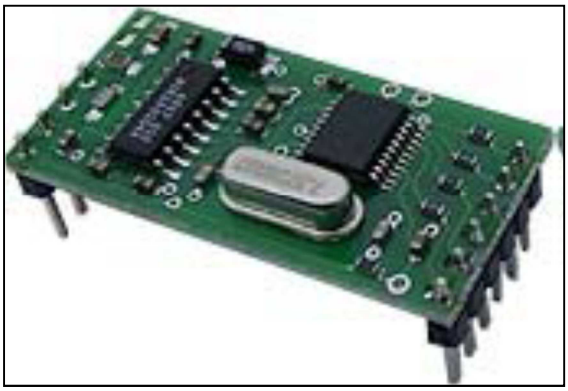


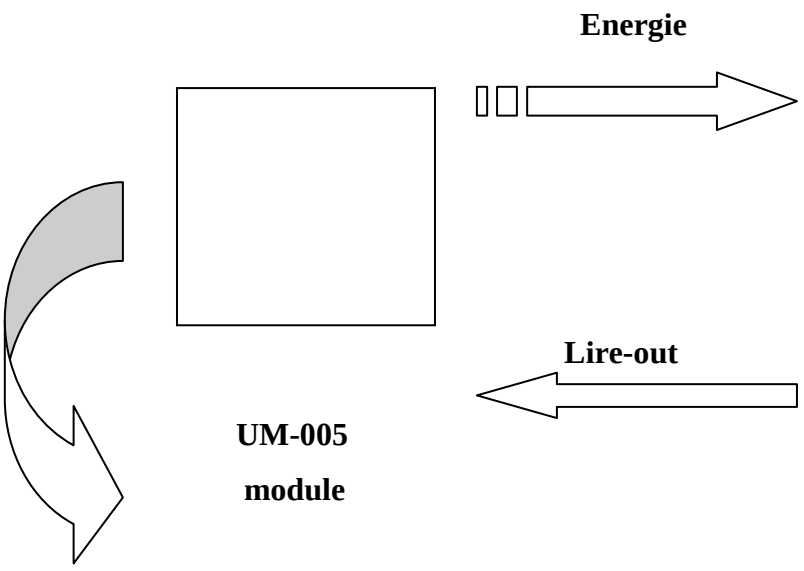
Figure 16 : Module UM-005 RFID.

Le lecteur UM-005 est un lecteur qui communique à une fréquence unique de 125Khz. Il est fourni sans antenne et doit donc être associé à une antenne externe compatible à 125Khz.

Le module RFID UM-005, fonctionne sur le principe du sans contact. Le Transpondeur Lire-out données sont envoyées via interface RS-232 avec des niveaux de tension compatible au format TTL.

a)Principe de fonctionnement du module :

Appliquer le transpondeur au lecteur - de lecture (à partir de transpondeur) - transmission de données (pour maîtriser l'unité).



N° bit	transpondeur unique
1	ID1 (8 bits)
2	ID2 (8 bits)
3	ID3 (8 bits)
4	ID4 (8 bits)
5	ID5 (8 bits)
6	Parity 1 (8 bits)
7	Parity 2 (6 bits)

Figure 17 : principe de fonctionnement du module

.

b) Autres caractéristiques du lecteur RFID :

- Alimentation 4,5, 5,5V ;
- Distance maximale de lecture du transpondeur : 12cm ;
- Caractéristiques de la sortie : transmission RS232, 9600 b/s, 8 bits de données, 1 bit de stop, voltage compatible TTL (0-5V).

c)Principaux broches du lecteur RFID :

- Les pins d'antenne qui seront connectés à l'antenne externe ;
- Le pin de la masse ;
- Le pin d'alimentation connecté à l'alimentation de 5V ;
- Le pin RS-TX qui est le pin de sortie, transmettant les données lues par le lecteur.

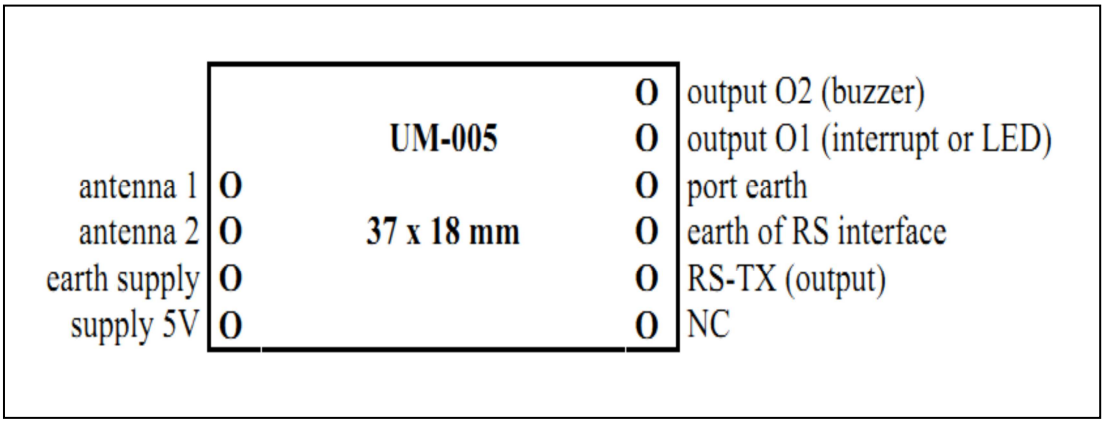


Figure 18 : Liste de pins du lecteur UM-005.

III.2. liaison de lecteur avec un microcontrôleur :

Alimenté en 5V, l'UM-005 envoie 11 octets sur la liaison série dès qu'un tag est passé à proximité de son antenne, les données sont reçus par le microcontrôleur sur son entrée RX. Pour les recevoir correctement, le contrôleur série asynchrone du microcontrôleur doit être configuré de la manière suivante : 9600bits/s, 8 bits de données, 1 bit de stop, pas de parité.

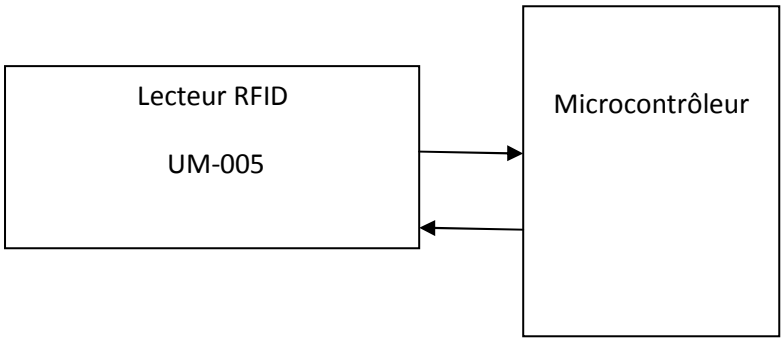


Figure 19 : brochage du module.

IV. Le TAG :

Une étiquette RFID est constituée d'une petite puce de circuit intégré fixé à une antenne miniature, qui est capable de transmettre un numéro de série à un lecteur mobile ou stationnaire, dans réponse a une requête. Une quatrième partie importante de tout système RFID est base de données ou l'information sur les objets marqués est stockée.

Chaque Tag RFID a un numéro d'identification unique. Le numéro d'identification comprend non seulement l'information traditionnelle contenue dans un code a barres imprimé (indiquant le fabriquant et le type de produit), mais aussi un numéro de série unique pour ce Tag, ce qui signifie que chaque produit ou article sera identifié de manière unique.

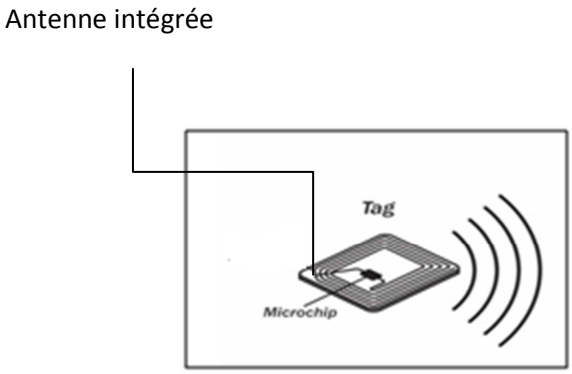


Figure 20: Etiquette RFID.

a) Caractéristiques :

Le marché des étiquettes RFID comprend de nombreux différents types d'étiquettes, qui diffèrent grandement dans leur coût, la taille, la performance et des mécanismes de

sécurité. Même lorsque les tags sont conçus pour se conformer à une norme particulière, ils sont souvent davantage personnalisés afin de répondre aux besoins d'applications spécifiques.

Comprendre les caractéristiques principales balises peuvent aider les responsables des systèmes RFID d'identifier les caractéristiques tags nécessaires dans leurs environnements et applications.

Principales caractéristiques des balises suivantes:

- Format d'identification.
- Source d'alimentation.
- Fonctionnement à des fréquences.
- Fonctionnalité.
- Facteur de forme.

Le TAG peut être fixé à des éléments en utilisant un adhésif ou peut être incorporé dans l'élément. La principale préoccupation quand une étiquette est attachée à un élément est de savoir comment il pourrait facilement être détaché, que ce soit accidentellement ou par malveillance. Mots clés liés à des articles aussi sont plus vulnérables aux conditions environnementales difficiles telles que la poussière, les débris, l'humidité, les précipitations et les températures extrêmes. Cependant, la vulnérabilité est intentionnelle dans certains cas. Par exemple, les étiquettes RFID connus sous le nom "balises frangibles" permettre aux utilisateurs de désactiver les balises en déchirant antenne de l'étiquette de son circuit. Mots qui sont incorporés dans des objets (par exemple, les cartes à puce, les tissus des animaux, le logement en plastique) sont moins vulnérables aux manipulations et aux conditions environnementales.

b) RFID composants du système :

Les systèmes RFID peuvent être très complexes, et les implémentations varient grandement selon les industries et les secteurs. Pour fins de discussion, un système RFID est composé d'un maximum de trois sous-systèmes:

Un sous-système RF, qui effectue l'identification et des transactions connexes utilisant la communication sans fil.

Un sous-système de l'entreprise, qui contient les ordinateurs exécutant un logiciel spécialisé qui permet de stocker, traiter et analyser les données acquises à partir des transactions sous-système RF de rendre les données utiles à un processus d'affaires pris en charge.

Un sous-système inter-entreprises, qui relie les sous-systèmes de l'entreprise lorsque l'information doit être partagée à travers les frontières organisationnelles. Chaque système RFID contient un sous-système RF, et la plupart des systèmes RFID contiennent également un sous-système de l'entreprise. Les caractéristiques de la technologie RFID d'entreprise et inter-entreprises sous-systèmes sont très similaires à ceux de n'importe quel réseau informatique du système en termes de types d'ordinateurs qui se trouvent sur eux, les protocoles qu'ils supportent, et les questions de sécurité qu'ils rencontrent.

V. description du microcontrôleur utilisé : [1][9]

Le microcontrôleur est l'élément central du projet. Il coordonne les échanges entre les différents périphériques qui composent l'application. Son choix est donc d'une certaine importance.

L'utilisation d'un microcontrôleur Microchip se révèle intéressante. En effet, leur grande souplesse d'utilisation ainsi que leur facilité de programmation permettent de concevoir des applications très robustes.
La famille PIC 16F de Microchip est parfaitement adaptée à ce projet, les références 16 et 24 bits du constructeur étant à proscrire à défaut de lourds calculs à effectuer. De plus, les outils de développement proposés sont particulièrement aboutis.

Un grand nombre de périphériques communiquent avec le PIC, ce dernier se doit donc de posséder de nombreuses lignes de données. En effet, l'afficheur LCD (Liquid Cristal Display) possède six lignes de communication et le module RFID une seule. En sus de ces dix-neuf lignes de données, le microcontrôleur doit commander une LED pour montrer la détection de TAG. Aussi, afin de dialoguer avec le lecteur RFID, la présence d'un contrôleur série asynchrone est indispensable. Enfin, étant programmé en langage C, la taille de sa mémoire de programme est loin d'être négligeable.

Le PIC 16F877A répond parfaitement à toutes ces exigences : 33 entrées/sorties, un USART (Universal Synchronous/Asynchronous Receiver/Transmitter) intégré, et 8Ko de mémoire Flash. Les entrées/sorties sont organisées par ports (de A à E) et numérotées (de 0 à 7 au maximum), on utilisera donc, par exemple, pour la cinquième entrée/sortie du port C, la notation RC4.

V.1. Description du PIC 16F877 : [7]

Nous allons maintenant s'intéresser à la structure interne du PIC 16F877, avec lequel nous avons travaillé. Le 16F877 est un microcontrôleur de MICROCHIP, fait partie intégrante de la famille des Mid Range (16) dont la mémoire programme est capable d'accepter une fréquence d'horloge maximale de 4Mhz

V.2. Le choix du microcontrôleur :

Le choix d'un microcontrôleur est primordial car c'est de lui que dépendent en grande partie les performances, la taille, la facilité d'utilisation et le prix du montage. En fait ce choix est imposé dans le cahier de charge. Le pic 16F877 possède en plus des instructions très puissantes donc un programme à développer réduit, une programmation simple grâce au mode série.

Le PIC 16F877 est caractérisé par :

- ✓ Une mémoire de programme flash de 8Kmots de 14 bits.
- ✓ Une RAM de 368 Octets pour le stockage des données.
- ✓ 14 sources d'interruption.
- ✓ Le compteur de programme est sur 13 bits et peut donc adresser 8koctets.
- ✓ 33 pins d'E/S repartis en 5 ports bidirectionnels.
- ✓ 8 convertisseurs A/N de 10bits.
- ✓ Jeu de 35 instructions.
- ✓ Une fréquence d'horloge pouvant atteindre 20MHz.

V.3. Le Microcontrôleur PIC 16F877 : [10]

Nous allons maintenant s'intéresser à la structure interne du PIC 16F877, avec lequel nous avons travaillé. Le 16F877 est un microcontrôleur de MICROCHIP, fait partie intégrante de la famille des Mid Range (16) dont la mémoire programme est capable d'accepter une fréquence d'horloge maximale de 4Mhz.

V.4. Brochage du boitier 16F877 :

Les entrées/sortie du microcontrôleur peuvent être regroupées par fonction comme le montre la figure suivante :

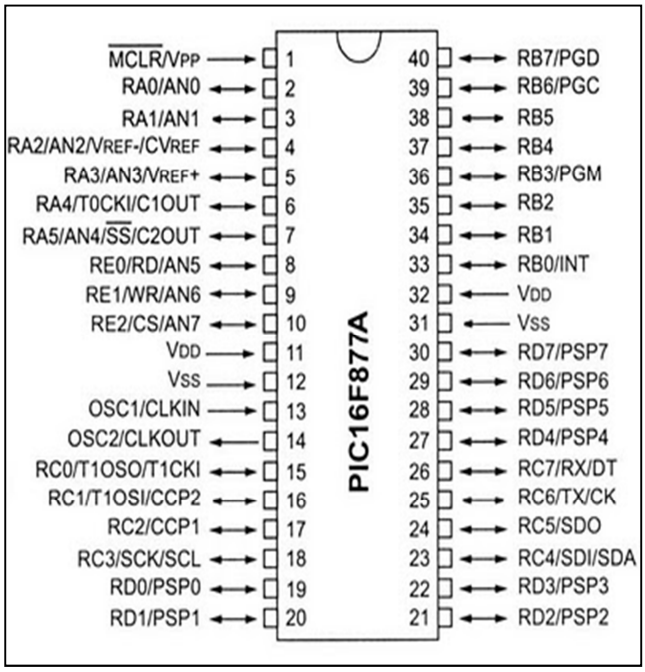


Figure 21 : Brochage du pic 16F877.

V.5. Les particularités électriques :

On constate que sur le schéma concernant le 16F877, on a deux connexions « VSS » qui sont reliées à la masse. En fait, en interne, ces pins sont interconnectés. La présence de ces 2 pins s'explique pour une raison de dissipation thermique. Les courants véhiculés dans le Pic sont loin d'être négligeable du fait des nombreuses entrées/sorties disponible.

a) Les ports entrée/sortie :

On dispose de 33 broches d'entrées/sorties, chacune configurable soit en entrée soit en sortie (PORTA, PORTB, PORTC, PORTD, PORTE).Un registre interne au PIC, nommé TRIS, permet de définir le sens de chaque broche d'un port d'entrées/sorties. En règle générale, un bit positionné à « 0 » dans le registre TRIS donnera une configuration en sortie pour la broche concernée ; si ce bit est positionné à «1 », ce sera une broche d'entrée.

➢ Particularité du port A :

Le 16F877 dispose de 5 canaux d'entrée analogique. Nous pouvons donc échantillonner successivement jusque 5 signaux différents avec ce composant. Les pins utilisés sont les pins AN0 à AN4 (qui sont en fait les dénominations analogiques des pins RA0 à RA3 +RA5). On peut noter également que les pins ANx sont des pins d'entrée. Il n'est donc pas question d'espérer faire sortir une tension analogique. Ceci nécessiterait un convertisseur numérique/analogique.

➢ Particularité du port B :

Hors de sa fonction principale autant que ports d'entrées /sorties, on note la pin RB0 qui, en configuration d'entrée, est de type « trigger de Schmitt » quand elle est utilisée en mode interruption « INT » ; La lecture simple de RB0 se fait, elle, de façon tout à fait classique, en entrée de type TTL. Encore il y a (RB3-RB6-RB7) qui peuvent servir dans la programmation (en mode LVP) en cas d'absence de programmateur commercial.

➢ Particularité du port C :

C'est un port tout ce qu'il y a de plus classique, Or qu'il a deux pins qu'on utilisera plus tard dans la communication série avec le PC à travers (TX et RX) (pin17 et 18).

➢ Particularité du port D :

Un fois de plus, ce port fonctionne de façon identique aux autres, dans son mode de fonctionnement général. Le registre TRISD comportera donc les 8 bits de direction.

➢ Particularité du port E :

Ce port ne comporte que 3pins, RE0 à RE2, contrairement aux autres ports, les bits non concernes de TRISE sont implantés pour d'autres fonctions.

b) L'alimentation :

Le pic 16F877 fonctionne dans la plage de tension qui s'étend de 4,5 à 6V.

V.6. Le rôle du pic 16F877 :

La premier tache que le pic doit exécuter, est la conversion analogique numérique, avant de procéder au transfert des données vers la RAM externe, une fois la première acquisition achevée, il s'occupe à envoyer ces derniers vers le modulateur et ainsi de suite l'opération (conversion, stockage et transfert) se produit jusqu' 'a la mise hors tension du système.

➢ Le convertisseur analogique numérique :

Le signal analogique issu doit être numérisé à l'aide d'un C.A.N pour pouvoir le traiter et le stocker en mémoire.

Le convertisseur analogique numérique du pic 16F877 est a approximations successives et il possède une résolution de 10 bits. Il est composé de :

- Un multiplexeur analogique 8 voies.
- Un échantillonneur bloqueur.
- Un convertisseur analogique numérique 10 bits.

VI. Circuit d'affichage :

Tout projet qui nécessite un tant soit peu de convivialité ou de contrôle pour l'utilisateur se doit de comporter un afficheur. En effet, celui-ci permet de manière très rapide de révéler n'importe quelle information qui pourrait être utile au programmeur ou à l'usager.
L'afficheur LCD alphanumérique est le composant idéal pour ce type d'application : le nombre de caractères étant limité mais suffisant, il se contrôle aisément au travers d'un microcontrôleur. Le modèle utilisé comporte deux lignes de seize caractères qui permettent de créer une petite interface utilisateur efficace et dispose d'un rétro éclairage bleu offrant la

possibilité de lire des informations dans l'obscurité et qui ajoute une touche moderne et attractive au boîtier.

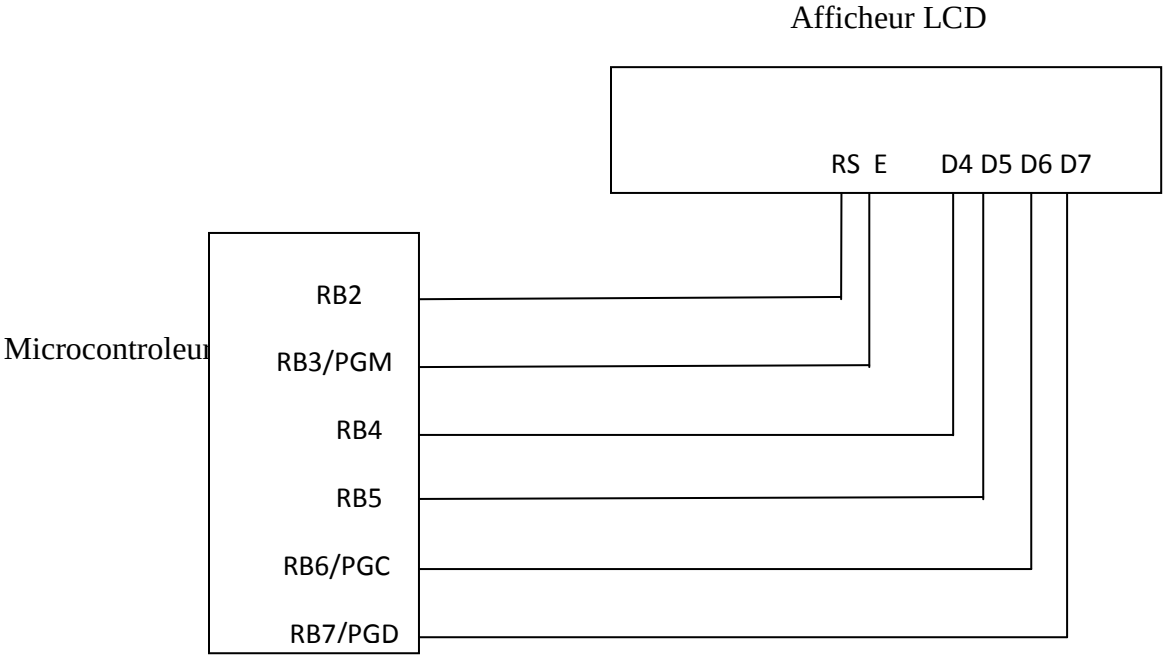


Figure 22 : schéma de connexion de l'afficheur

- **Utilisation :**

Cet afficheur nécessite une alimentation de 5V pour pouvoir alimenter son pilote interne et ainsi permettre l'affichage des caractères sur l'écran. La résistance variable permet de pouvoir modifier le contraste à tout moment. Ce LCD possède huit lignes de données, mais seules quatre sont utilisées.

Le composant propose en effet un mode de transmission sur 4 bits en passant les caractères en deux temps. Cela économise quatre lignes de données sur le microcontrôleur. Il possède également trois lignes de contrôle : une de lecture ou d'écriture de données sur le LCD, une qui informe si les données servent à la configuration de l'afficheur ou à l'affichage, et une qui avertit l'afficheur qu'un caractère est présent sur le port.

VII. Horloge temps réel DS 1302 :[8]

DS1302 contient une horloge en temps réel / calendrier et 31 octets de RAM statique. Il communique avec un microprocesseur via une interface série simple. L'horloge en temps réel / calendrier fournit des secondes, minutes, heures, jour, date, mois, et de l'information par an. La fin de la date mois est automatiquement ajustée pendant des mois avec moins de 31

jours, y compris les corrections pour l'année bissextile. L'horloge fonctionne soit dans le format 24 heures ou 12 heures avec un indicateur AM / PM (La bibliothèque ne prennent en charge le mode 24 heures).

L'interface de la DS1302 avec un microprocesseur est simplifié par l'utilisation synchrone de communication série. Seuls les trois fils sont tenus de communiquer avec l'horloge / RAM: CE, I / O (ligne de données), et SCLK (horloge de série). Les données peuvent être transférées vers et à partir de l'horloge / RAM 1 octet à la fois ou dans un éclat de jusqu'à 31 octets. Le DS1302 est conçu pour fonctionner sur une très faible puissance et de conserver les données et informations sur l'horloge de moins de 1μW.

Le DS1302 est le successeur du DS1202. En plus des fonctions de chronométrage de base de la DS1202, DS1302 la présente les caractéristiques supplémentaires de broches d'alimentation double pour les alimentations principales et de sauvegarde, chargeur filet programmable pour VCC1 et sept octets supplémentaires de mémoire bloc-notes.

VII.1. Caractéristiques : [11]

- Chiffres de l'horloge en temps réel Secondes, minutes, heures, date du mois, mois, jour de la semaine, et l'année avec année bissextile rémunération Valable jusqu'à 2100
- 31 x 8 par batterie de secours d'usage général RAM
- 2.0V à 5.5V pleine exploitation
- Utilise moins de 300 nA sam. 2.0V
- Single-Byte ou multi-octets de transfert de données (mode rafale) pour lire ou écrire des données d'horloge ou de la RAM
- 8-Pin DIP ou facultatif 8-Pin SO pour montage en surface
- Simple interface à 3 fils
- Compatible TTL (VCC = 5V)
- Option plage de température industrielle: -40 ° C à +85 ° C
- DS1202 Compatible
- Underwriters Laboratoires (UL ®) Reconnu

VII.2. Description détaillée :

La puce de chronométrage DS1302 filet de charge contient une horloge en temps réel / calendrier et 31 octets de RAM statique. Il communique avec un microprocesseur via une

interface série simple. L'horloge en temps réel / calendrier fournit des secondes, minutes, heures, jour, date, mois, et de l'information par an. La fin de la date mois est automatiquement ajustée pendant des mois avec moins de 31 jours, y compris les corrections pour l'année bissextile. L'horloge fonctionne soit dans le format 24 heures ou 12 heures avec un indicateur AM / PM.

L'interface de la DS1302 avec un microprocesseur est simplifié par l'utilisation synchrone de communication série. Seuls les trois fils sont tenus de communiquer avec l'horloge / RAM: CE, I / O (ligne de données), et SCLK (horloge de série). Les données peuvent être transférées vers et à partir de l'horloge / RAM 1 octet à la fois ou dans un éclat de jusqu'à 31 octets. Le DS1302 est conçu pour fonctionner sur une très faible puissance et de conserver les données et informations sur l'horloge de moins de 1µW.

VII.3. Fonctionnement :

La figure 23 montre les principaux éléments du garde-temps en série : registre à décalage, logique de commande, l'oscillateur, horloge temps réel, et la RAM

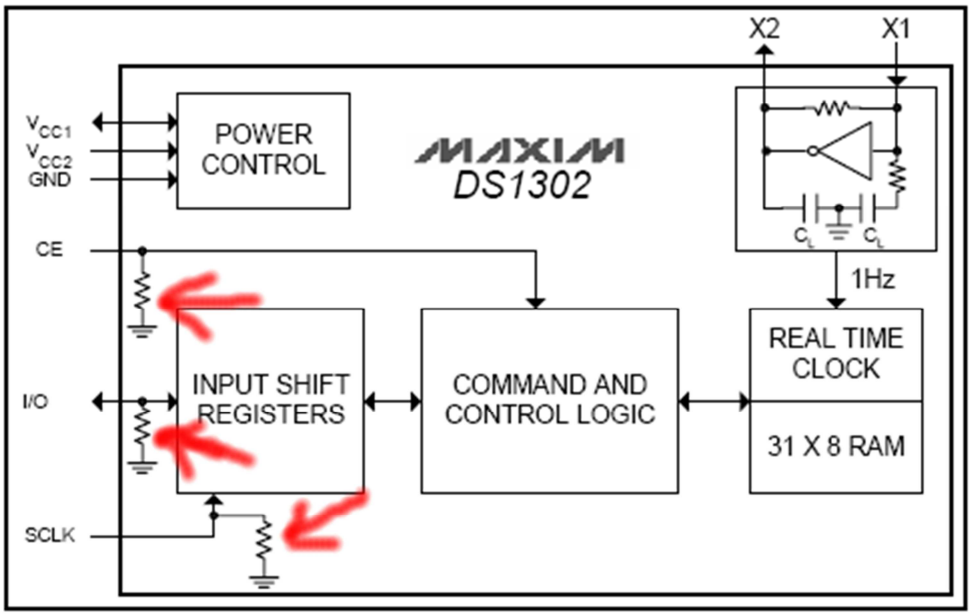


Figure 23 : circuit de fonctionnement typique.

VIII. Conclusion :

L'étude théorique est une étape très importante avant la réalisation pratique vu que cette dernière nécessite la maitrise de tous les éléments qui vont composer le système à réaliser. Grâce a cette étude on a pu entamer l'étape suivante qui est la réalisation pratique dont on l'a d'écrit ces étapes dans le chapitre suivant.

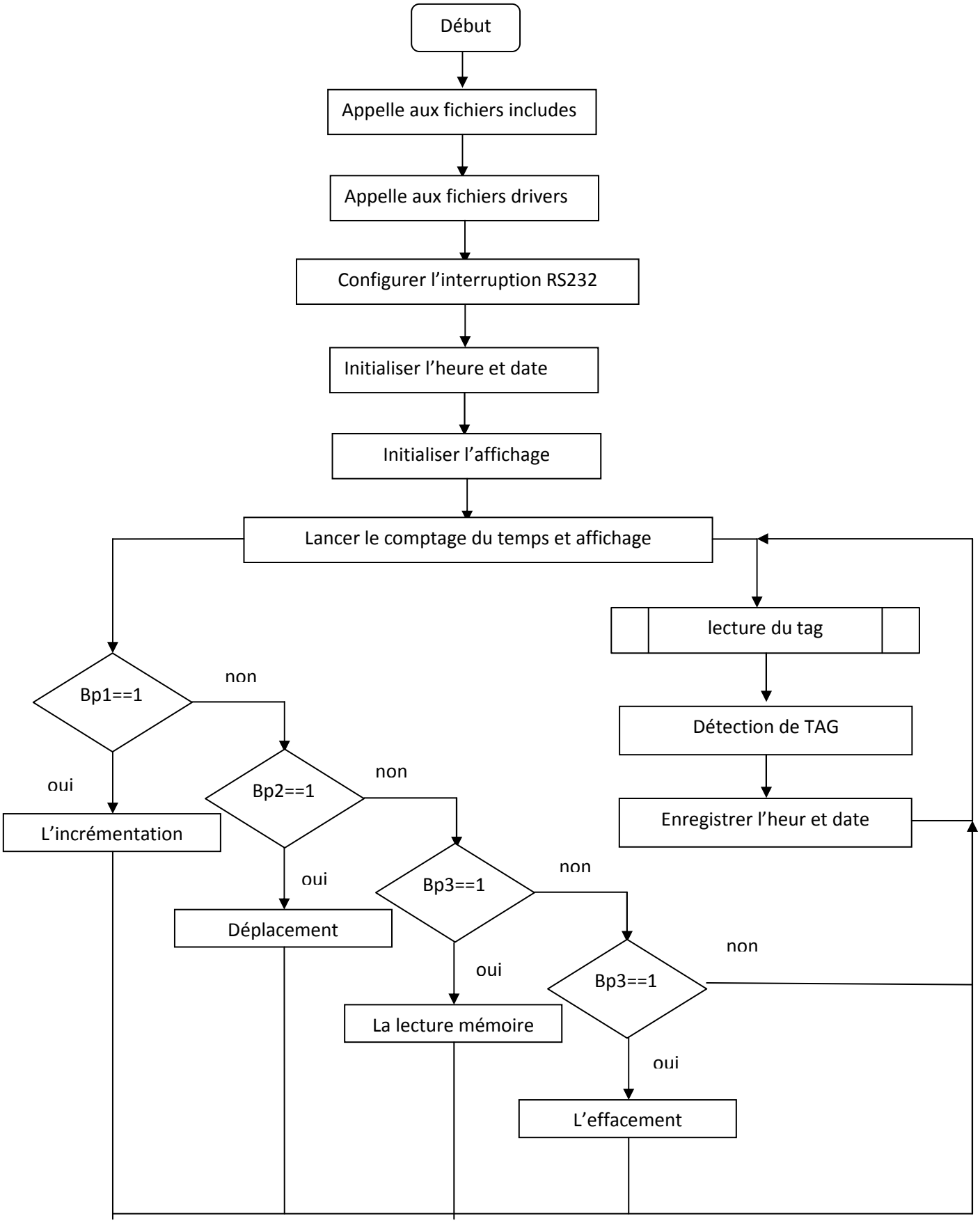
I. La tache de programme :

Notre programme est l'essentiel de notre projet sachant qu'il effectue une succession de taches tel que :

Apres chaque interruption (présence du TAG), le compteur lance le comptage du temps et de l'affichage, sachant qu'ils étaient déjà initialisés, et il fait la lecture du TAG et il envoie un signal de détection et il procède à l'enregistrement de l'heur et la date de la détection.

Il est aussi chargé a gérer les fonctions des boutons poussoirs qui sont programmé a incrémenter, déplacer, lire la mémoire, et l'effacement de celle-ci.

II. Organigramme :



III.Programme :

```
#include "\prog_rfid_tag.h"

#include "ds1302.c"//driver horloge

#include "vriables.c"//driver pour les variable

#include "flex_lcd.c"//driver lcd

#include "time_reglage_driver.c"//driver pour reglage horloge

#include "fnts.c"//les fonction particuliers

#int_RDA

void  RDA_isr(void) //interruption RS232

{

gets(k);//recuperer l'identifiant

if((k[0]=='1')&&(k[1]=='2')&&(k[2]=='3')&&(k[3]=='4')&&(k[4]=='5'))//si ID correctes

  {

  cod_just=1; //charger 1 dans registre cod_just

  }

}

void main()//programme principale

{

  enable_interrupts(INT_RDA);//activer l'interruption rs232

  enable_interrupts(GLOBAL); //activer toutes les interruption

  init_k();//initialiser les registre k

  ds1302_init(); //initialiser le compteur du temps

  lcd_init();//initialiser LCD
```

```
d:
  if(cod_just==1) //si code est juste
  {
  enregistrer_heur_date(); //garder heure et date
  output_high(led_5v);//donner l'impultion a la sortie
 delay_ms(1000);//temporiser l'impultion
  output_low(led_5v);//arreter l'impultion
  cod_just=0;//initialiser registre
  }
 time_date();//compter le temps
 reglage_heurs_date_pivoter();//decaler le temps et la date pour le reglage
 reglage_heurs_date_incrimenter();//incrimenter l'heure et la date pour reglage
 analyse_time();//analyser le temps
 if(bp_read_eep==1)//boutton pour lire les enregestrement
 {
 lcd_putc('\f');//effacer lcd
 display_and_read_eeprom();//afficher et lire EEPROM
 lcd_putc('\f');//effecer lcd
 }
 if(bp_erase_eep==1)//boutton effacement appui
 {
 erase_read_eeprom();//affacer eeprom interne
 }
```

```
goto d; //boucler

}
```

IV. Écriture et transfert du programme dans le PIC :

L'écriture du programme pour le pic se fait dans le compilateur CCS avec le langage C, nous l'écrivons d'abord en langage évolué, après la compilation, un fichier hexadécimal sera crée automatiquement et enfin on le transfert vers la mémoire du PIC en utilisant le logiciel WinPic800.

IV.1. Utilisation du logiciel CCS :

Nous utilisons l'éditeur de texte du logiciel CCS pour l'écriture du code source du PIC, ce logiciel, contient un fichier intégré d'aide a la mise en route (un Winzard) bien pratique. La figure 24 donne le premier écran qu'on obtient après le lancement du logiciel.

L'utilisation du logiciel CCS est très simple, il suffit de suivre les étapes comme indiqué sur les figures suivantes. Pour la création de notre programme on a procédé come suite :

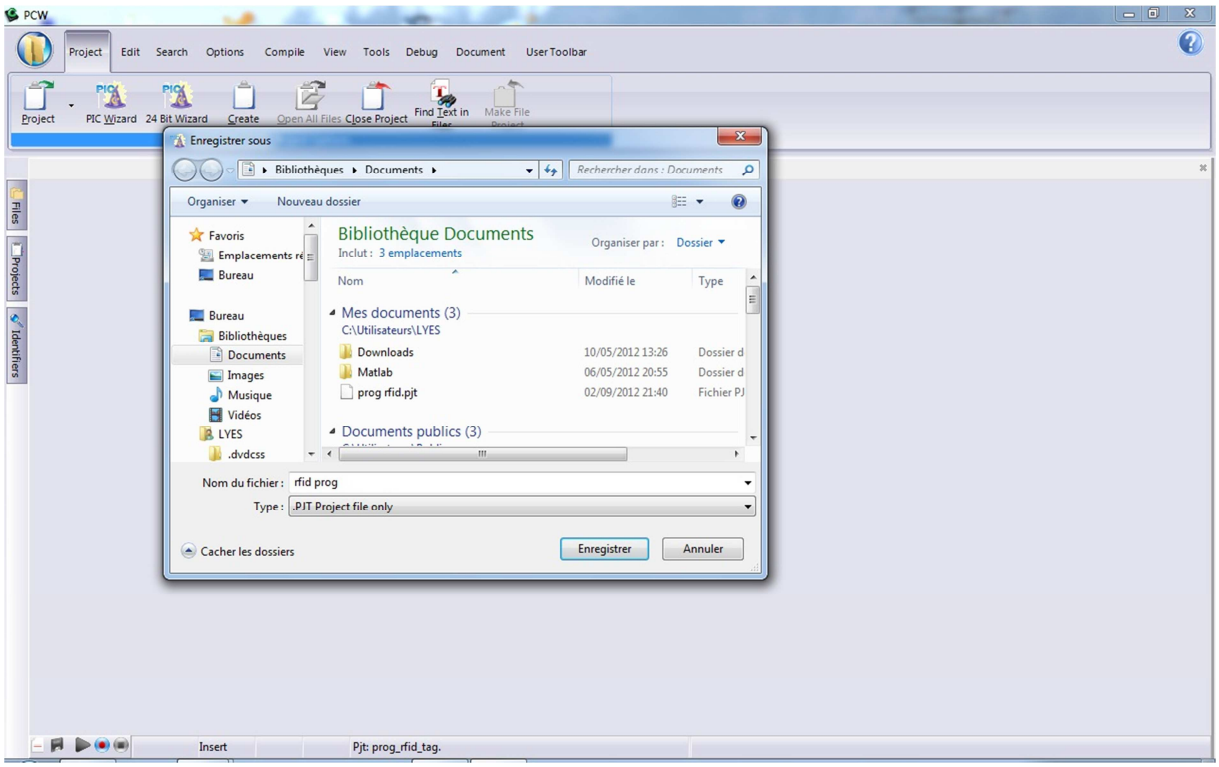


Figure 24 : Création et enregistrement du programme.

On a commencé par la création d'un dossier vide dans lequel on a enregistré notre programme, en suite on a lancé le logiciel, et on a choisi l'interface « Projet », en appuyant

sur « PIC Wizard » une fenêtre apparait, a partir de cette dernière on a ouvert le dossier vide qu'on a crée au par avant, on a nommé le fichier de notre programme, et on l'a enregistré.

Une fois qu'on a appuyé sur « Enregistré » la fenêtre suivante s'ouvre :

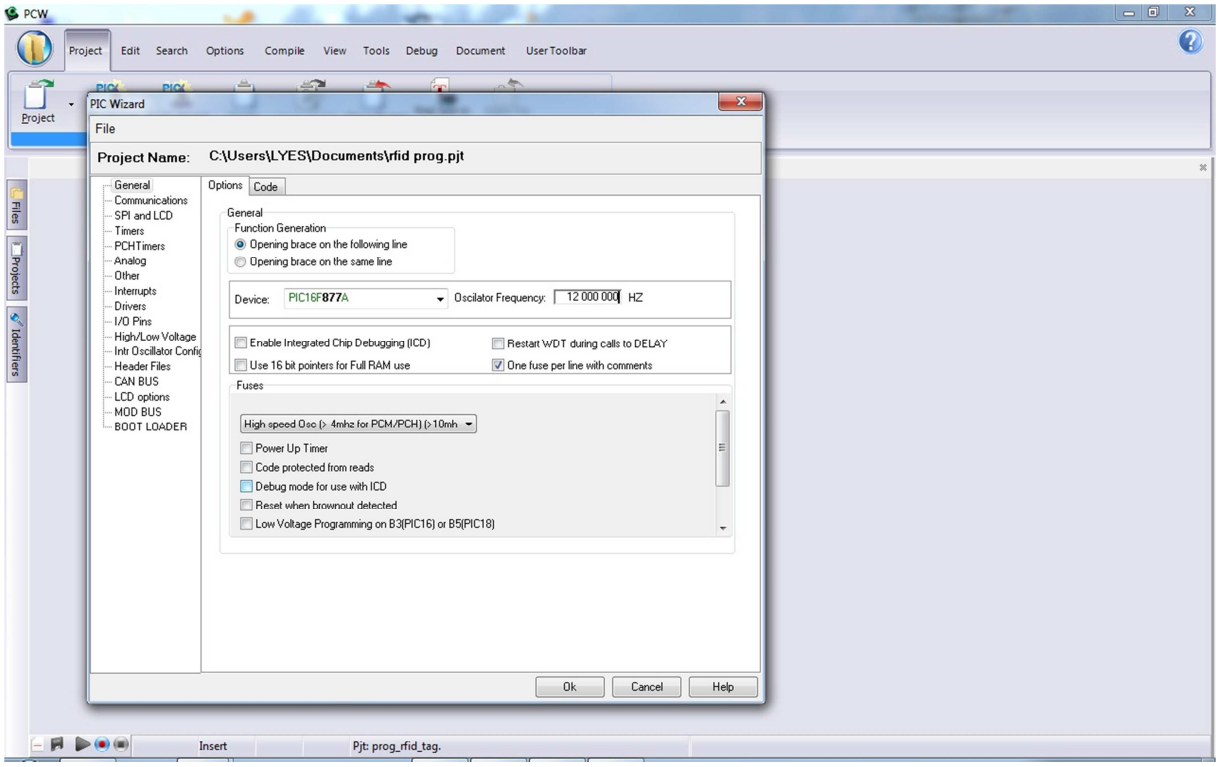


Figure 25 : Configuration du PIC par logiciel (étape 1).

Cette fenêtre nous permet de configurer le PIC par le logiciel. Elle est constituée de deux parties :

L'une (a gauche) pour choisir le bloc de configuration du PIC, l'autre (a droite) nous permet de choisir les configurations à faire.

Dans notre cas pour le choix du PIC on a pris 16F877A, avec une fréquence de l'oscillateur de 12MHZ.

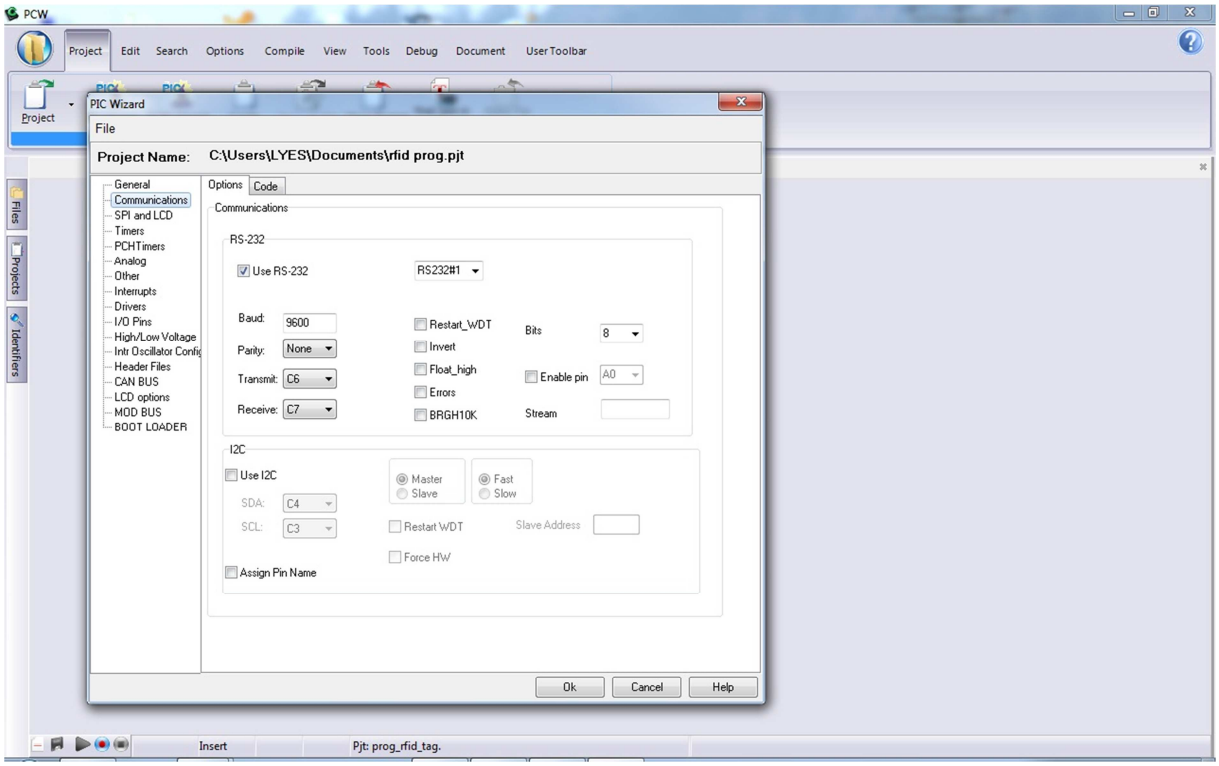


Figure 26 : Configuration du PIC par logiciel (étape 2).

Dans le bloc communication on a coché le mode de transmission « RS 232 ».

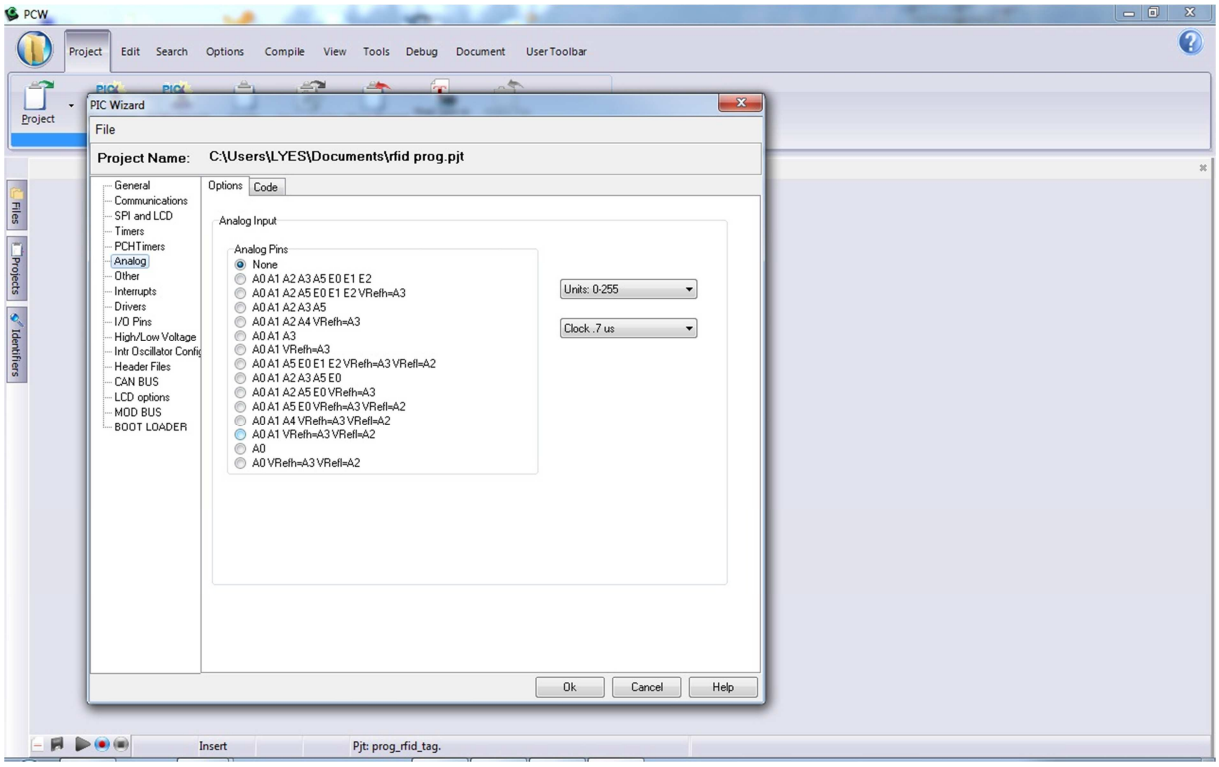


Figure 27 : Configuration du PIC par logiciel (étape 3).

Dans le bloc « analog » on a laissé la configuration par défaut des pins

En appuyant sur « OK » la fenêtre suivant apparait :

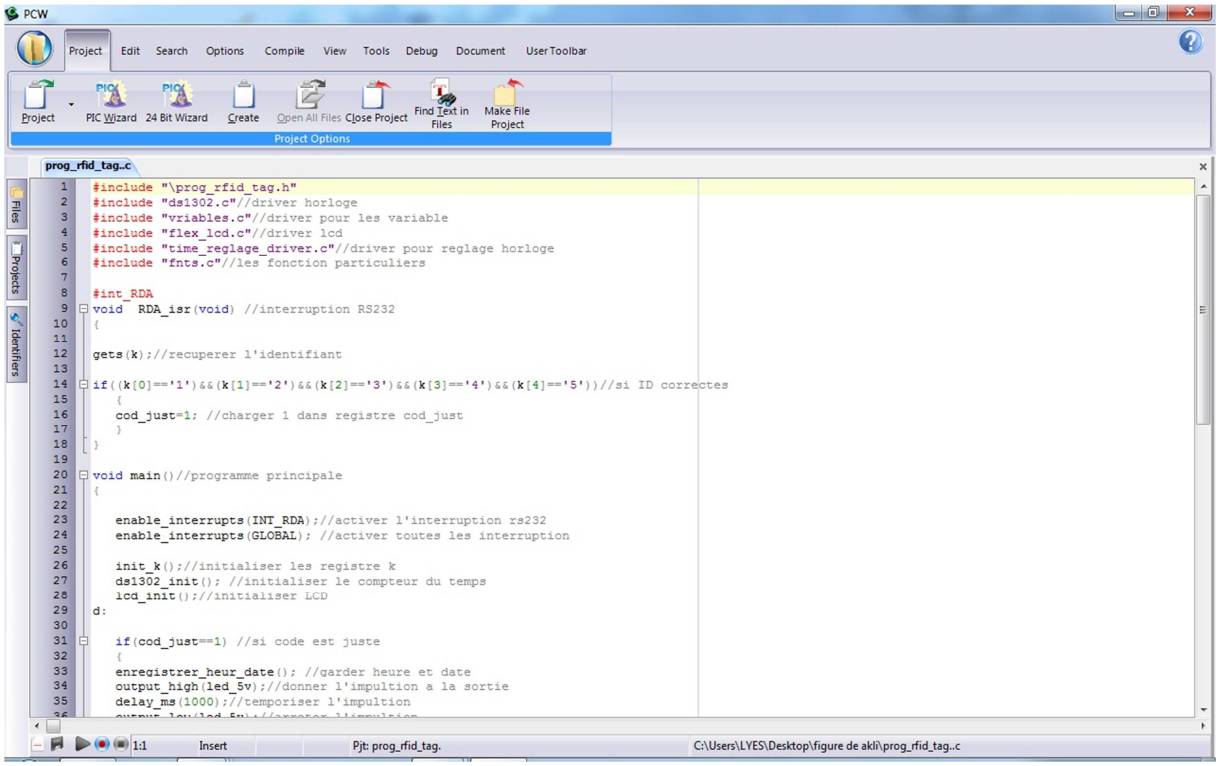


Figure 28 : fenêtre pour écrire le programme principale.

Cette fenêtre comporte les différentes configurations qu'on a faites précédemment dans le logiciel, et notre programme en langage avancé :

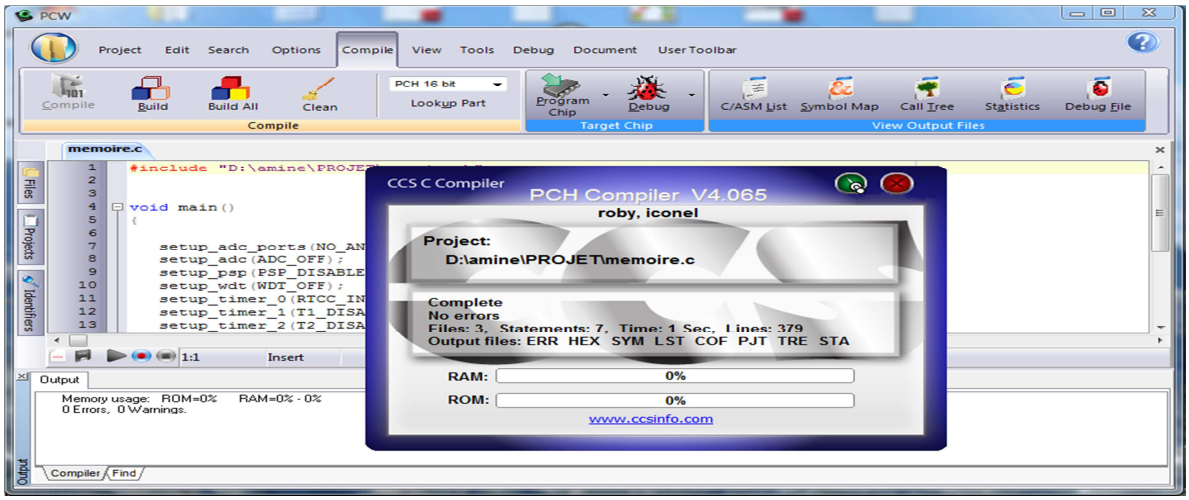


Figure 29 : Compilation du programme.

La dernière fenêtre nous indique les méthodes à suivre pour la compilation de notre programme et la création du fichier Hexadécimal.

IV.2. WinPic800_3.55G :

Pour le flashage du PIC on suit les étapes suivantes :

- ✓ On place le PIC 16F877A sur le support du programmateur universel.
- ✓ On branche le programmateur à l'unité centrale de micro-ordinateur et on le met sous tension
- ✓ On lance le logiciel WinPic800_3.55

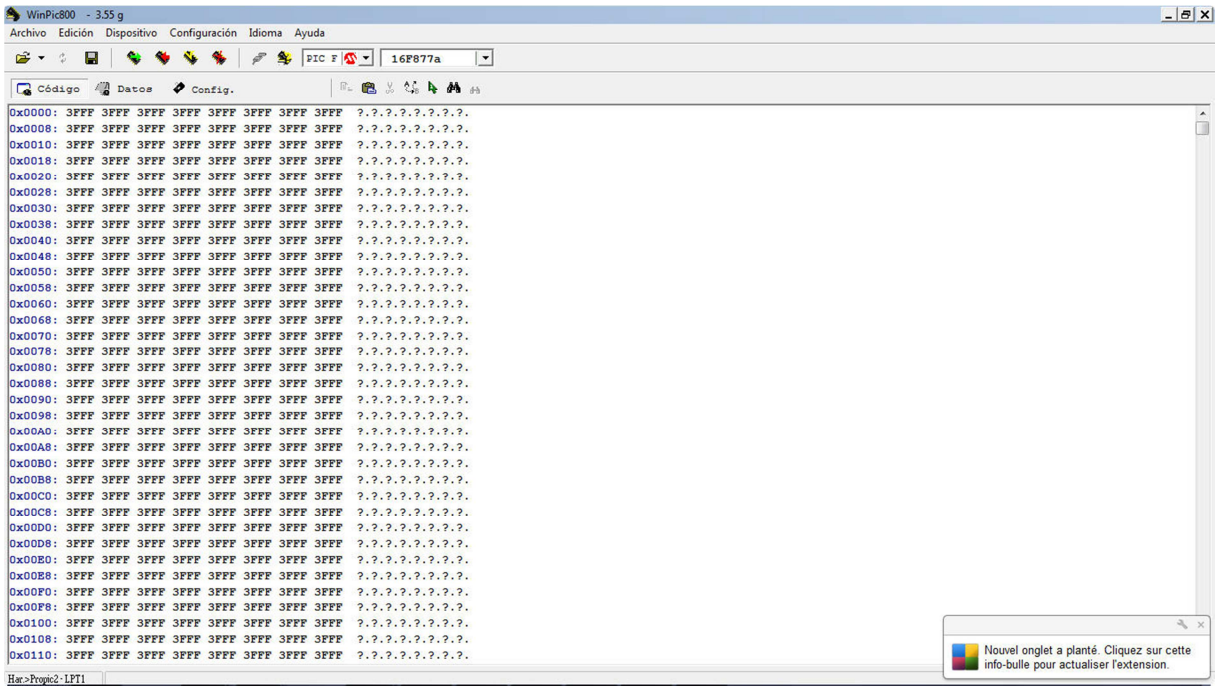


Figure 30 : Programmation du PIC sous WinPic800_3.55G

Les étapes à suivre pour charger le fichier Hexadécimal dans le PIC sont comme indiqué sur la figure :

1. On commence par détecter le PIC.
2. On charge le fichier Hexadécimal a partir du dossier qui contient notre programme.
3. On appui sur « Tout programmer » pour charger le programme dans le PIC.
4. Une fois le programme chargé, on appui sur « Accepter », comme indiqué sur la figure ci-dessous :

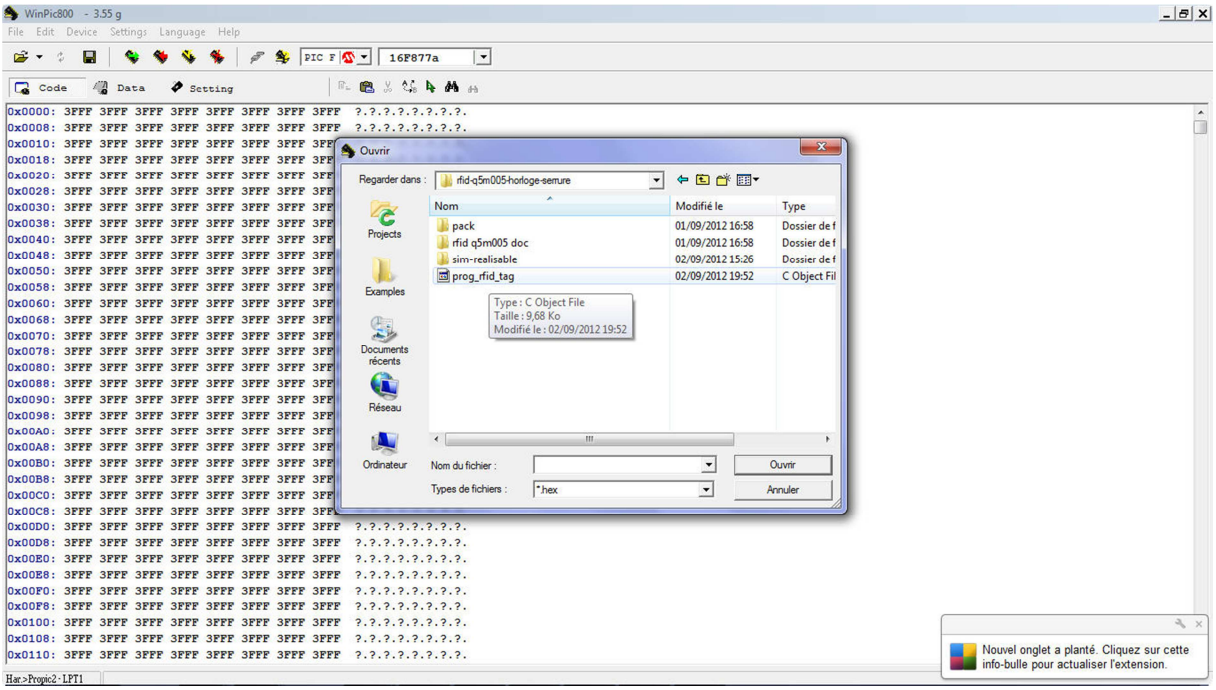


Figure 31 : Programmation du PIC sous WinPic800_3.55.

V. Schéma électrique de la carte réalisée :

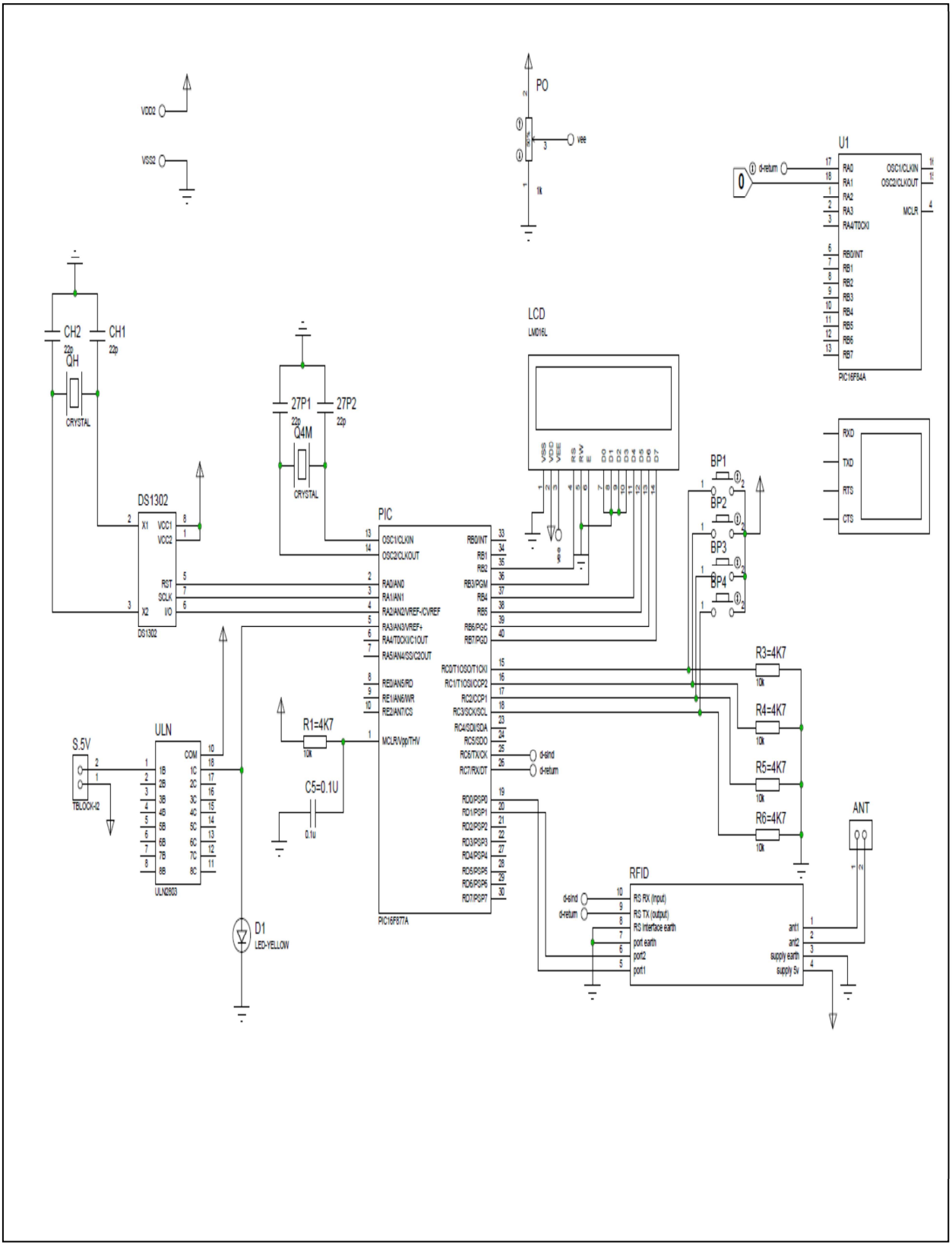


Figure 32 : Schéma électrique.

VI. Réalisation pratique :

Dans la réalisation pratique on est passé par deux étapes essentielles :

- Réalisation du circuit imprimé
- L'implantation des composants.

VI.1. Le circuit imprimé de la carte réalisée :

Le circuit imprimé représenté par la Figure 33 est réalisé par le logiciel de routage et de simulation électronique « PROTEUS 7.6 ».

VI.2. L'insolation :

C'est une phase importante du processus de la réalisation d'un circuit imprimé. Sa réussite nécessite la vérification des points suivant :

- Le bon plaquage du typon sur la phase sensible de la plaque.
- Le sens du typon (Face Cuivré ou non).
- La durée de l'insolation.

VI.3. La gravure :

Cette étape consiste à plonger la plaque obtenue après insolation dans le révélateur pour éliminer la résine brulé par UV et après lavage de la plaque avec de l'eau, on la plonge dans un bain de perchlorure de fer afin d'éliminer le cuivre non protéger par la résine.

Apres avoir terminé on la rince abondamment avec de l'eau.

VI.4. Le perçage :

On fixe la plaque sur une planche en boit afin d'éviter tous mouvements de cette dernière pendant le perçage, et pour chaque diamètre des trous on choisit le foret qui convient.

VI.5. Implantation des composants :

Cette partie représente le circuit imprimé, et l'emplacement des composants

VI.6. Implantation des composants de la carte réalisée :

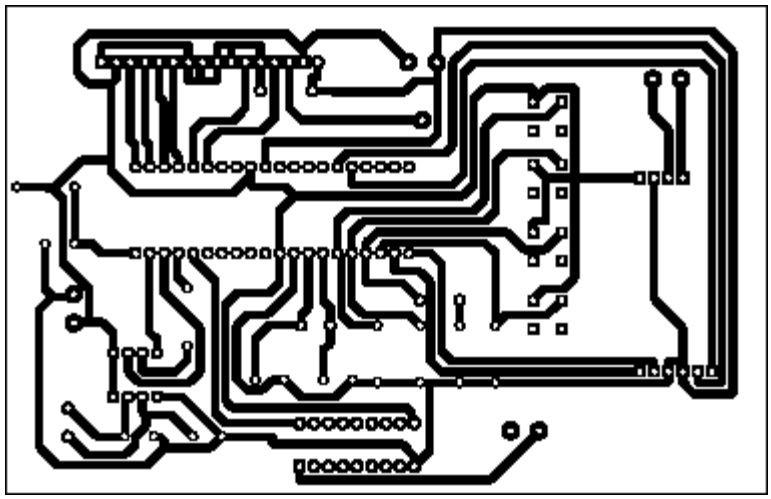


Figure 33 : Le circuit imprimé de la carte coté cuivre**.**

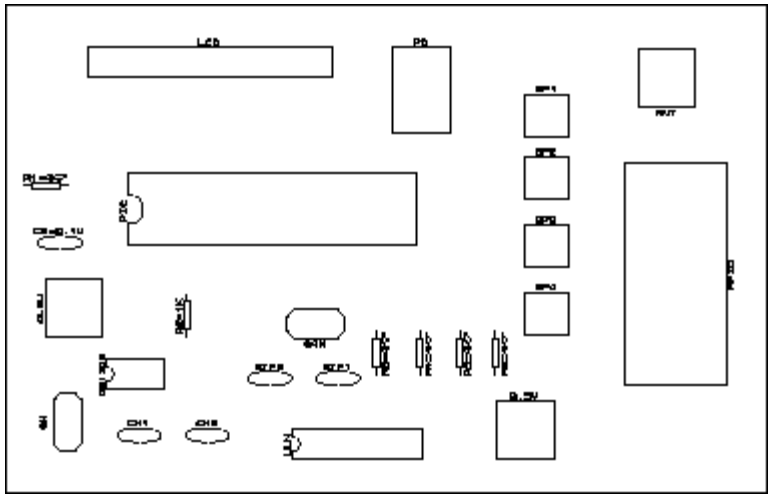


Figure 34 : Implémentation des composants

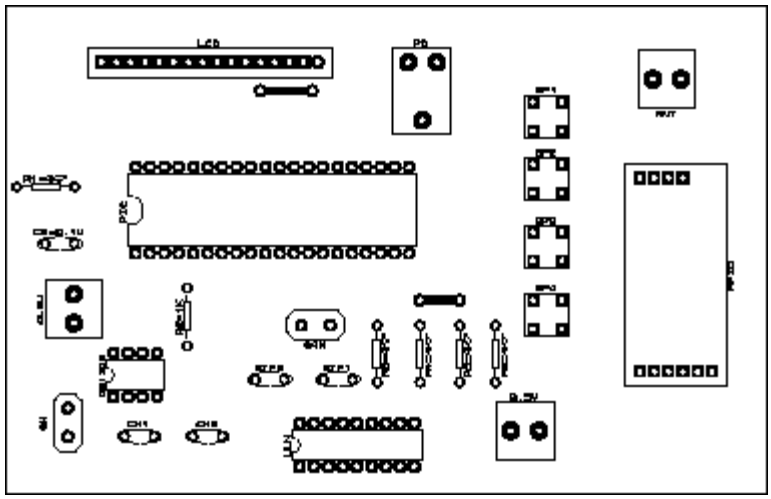


Figure 35 : circuit imprimé de la carte d'émission coté composant

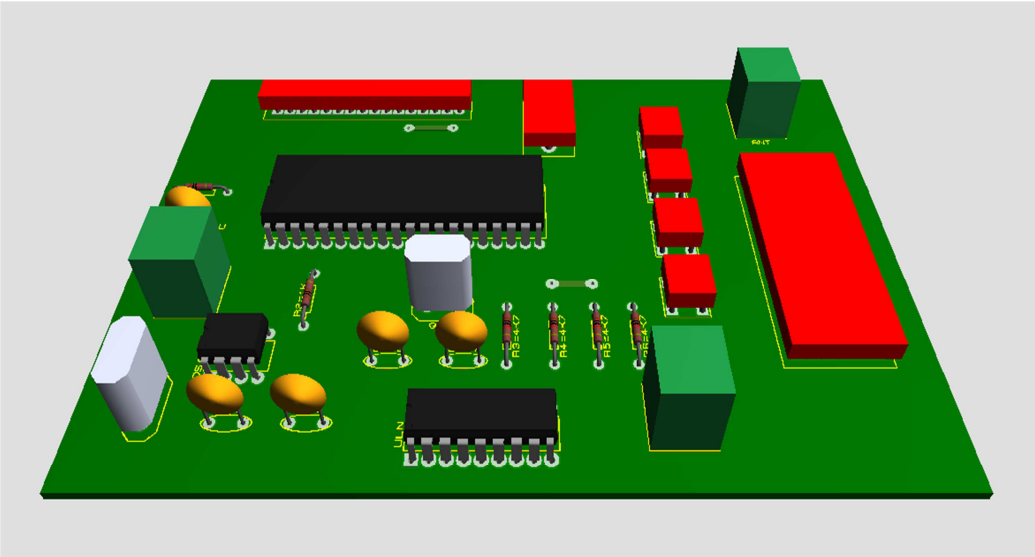


Figure 36 : carte en 3D

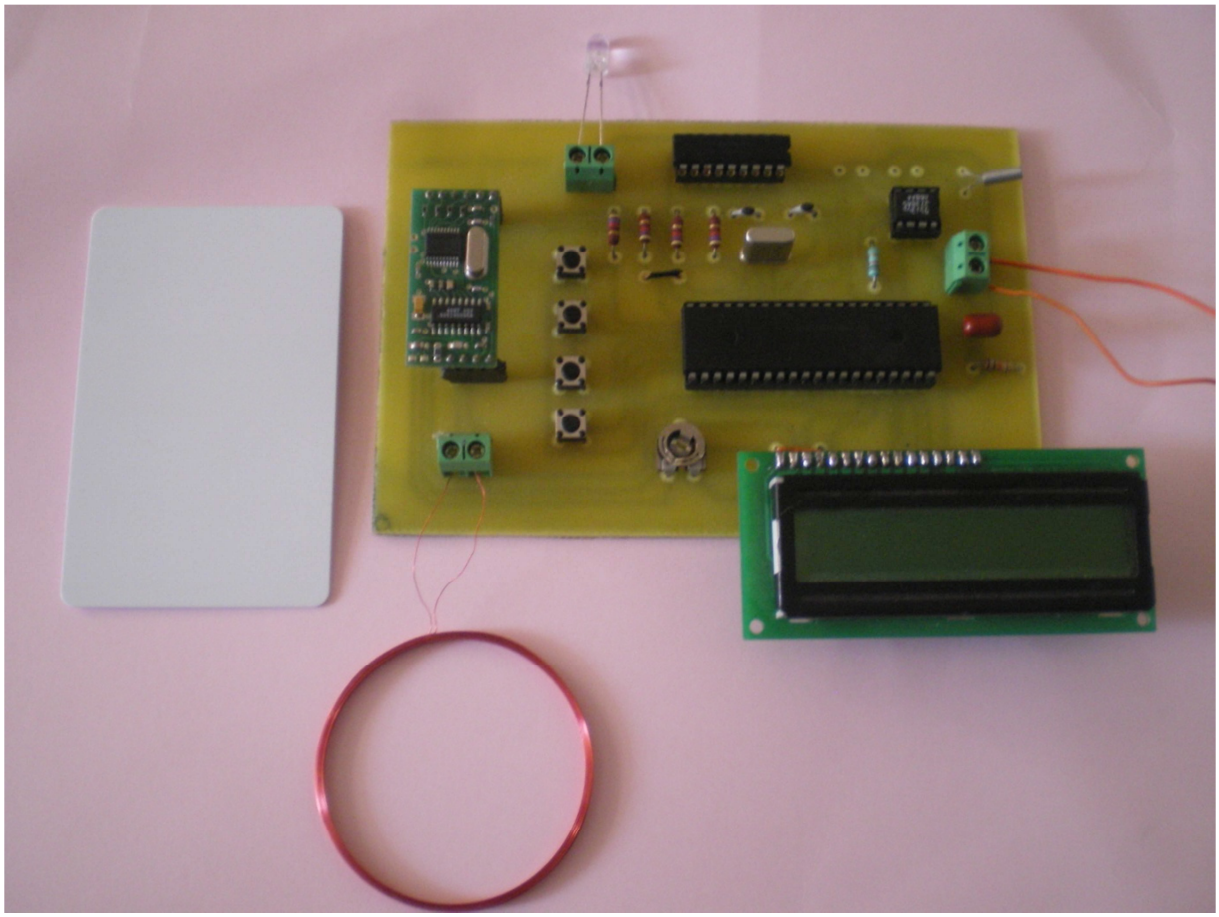


Figure 37 : Carte après réalisation avec le TAG RFID

Figure 38 : TAG RFID

I. Préambule :

Notre idée de départ était la réalisation d'un tag sensor constitué d'un capteur, d'un microcontrôleur et d'une antenne, et comme nous avons rencontré beaucoup de difficultés, on a utilisé un tag RFID de Lextronic, dont on a discuté dans les chapitres précédents.

Pour perspectives à la réalisation d'un tag sensor, on a passé par la description suivante :

II. Eléments de la carte :

Pour pouvoir détecter une grandeur physique, il est nécessaire d'utiliser une carte électronique qui a pour but d'acquérir et transformer des signaux analogiques (grandeur physique) à des signaux numériques équivalents.

La carte a réalisée contiendras :

- Un capteur.
- Un microcontrôleur.
- Un circuit intégré EM 4095.
- Une antenne pour l'émission.

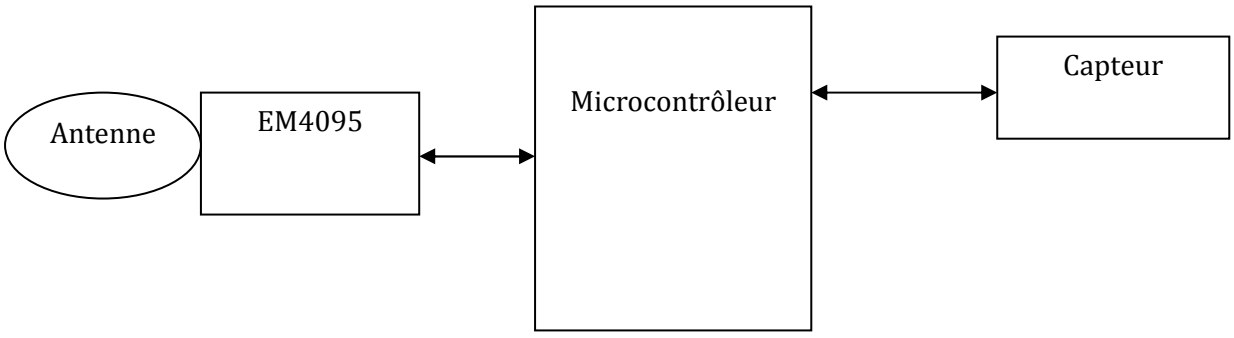


Figure 39 : Schéma synoptique de TAG sensor

Nous décrivons si dessous les caractéristiques de ces composant un par un :

III. Caractéristiques des capteurs :[11]

On caractérise un capteur selon plusieurs critères dont les plus courants sont :

- la grandeur physique observée.
- son étendue de mesure (gamme de mesure).
- sa sensibilité.
- sa résolution.
- sa précision.
- sa reproductibilité.
- sa linéarité.
- son temps de réponse.
- sa bande passante.
- son hystérésis.
- sa gamme de température d'utilisation.

IV. Circuit intégré EM 4095 :

IV.1. Description : [12]

L'EM4095 est un Circuit intégré émetteur-récepteur de type CMOS destiné à être utilisé dans une station de base RFID pour effectuer les fonctions suivantes:

- ✓ Antenne conduite avec une fréquence porteuse.
- ✓ Modulation AM du champ pour le transpondeur en écriture.
- ✓ Démodulation AM de la modulation du signal d'antenne induite par le transpondeur
- ✓ communiqué avec un microprocesseur via une interface simple.

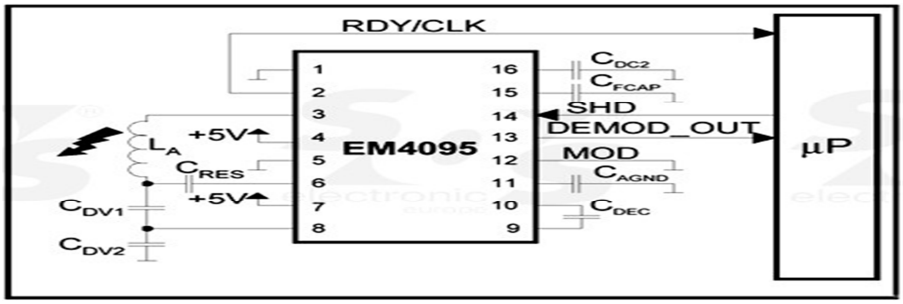


Figure 40 : brochage du circuit intégré EM 4095.

IV.2. Caractéristiques :

- Gestion intégrée des PLL système pour atteindre l'autosuffisance de fréquence porteuse d'adaptation à la fréquence de résonance d'antenne.
- Pas de quartz externe requis.
- 100 à 150kHz gamme de fréquence porteuse.
- la conduite d'antenne directe en utilisant les pilotes de pont.
- Transmission de données par OOK (100% de Modulation d'Amplitude) en utilisant le pilote de pont.
- indice de modulation réglable de l'extérieur.
- la compatibilité multiple de protocole du transpondeur (Ex: EM4100, EM4102, EM4150, EM4170, EM4069).
- Mode veille 1µA la consommation.
- USB gamme compatible alimentation.
- -40 à 85 ° C de la température large.
- Emballage plastique SO16 ou PSOP2 16.

IV.3 Description fonctionnelle :

IV.3.1. Général :

L'EM4095 est un circuit destiné à être utilisé avec une antenne attachée et un microcontrôleur.

Fonctionnement de l'appareil est commandé par une logique entrées SHD et MOD. Lorsque SHD de EM4095 est haute, donc il est en mode veille, la consommation de courant est réduite au minimum. A la mise sous tension, l'entrée SHD doit être élevée pour permettre l'initialisation correcte. Lorsque SHD est faible, le circuit est activé pour émettre du champ RF, il commence à démoduler une modulation d'amplitude (AM) du signal vu sur l'antenne. Ce signal numérique provenant du bloc de démodulation AM est fourni par la broche DEMOD_OUT au microcontrôleur pour le décoder et le traiter.

De haut niveau sur les forces de broches MOD dans trois états, les conducteurs d'antenne principaux synchrone avec la porteuse RF, alors que MOD est élevé, le VCO et AM de la

chaîne de démodulation sont conservés à l'état avant le MOD est élevé, cela garantit une récupération rapide après MOD est libéré. La commutation ON du VCO et démodulation AM est retardée par 41 horloges RF après front descendant sur MOD. De cette façon, les points du VCO et AM d'exploitation de démodulation ne sont pas perturbés par le démarrage du circuit résonant d'antenne.

IV.3.2. Des blocs analogiques :

Le circuit effectue les deux fonctions d'une station de base RFID, nommément: la transmission et la réception.

Transmission implique la conduite d'antenne et modulation AM du champ RF, Les conducteurs d'antenne délivrent un courant à l'antenne externe pour générer le champ magnétique.

La réception comprend la démodulation AM du signal de modulation d'antenne induite par le transpondeur, Ceci est réalisé en détectant la modulation appliquée par l'absorption de la balise (transpondeur).

IV.3.3. Transmission :

Se référant au diagramme, la transmission est réalisée par une Phase Locked Loop (PLL) et les pilotes d'antenne.

IV.3.4. Pilote :

Les conducteurs d'antenne fournie à l'Antenne de la station de base de lecteur une énergie appropriée. Ils délivrent un courant à la fréquence de résonance qui est généralement de 125 kHz. Le courant délivré par les conducteurs dépend de Q externe du circuit résonant.

Il est fortement recommandé que la conception de circuit d'antenne est faite d'une manière que le pic de courant maximum de 250 mA ne soit jamais dépassé. Le courant de crête maximum doit être conçu de manière à ce que la température de jonction interne ne dépasse pas la température de jonction maximum à la température ambiante d'application maximale. Une modulation de 100% est faite en éteignant les pilotes.

Les pilotes de l'ANT sont protégés contre les courts-circuits DC de l'antenne aux alimentations. Quand un court-circuit a été détecté, la broche RDY / CLK est tirée vers le bas tandis que le conducteur principal est forcé dans trois états. Le circuit peut être redémarré en activant la broche SHD.

IV.3.5. Boucle à phase asservie :

La PLL est composée du filtre de boucle, l'oscillateur commandé en tension (VCO), et les blocs comparateur de phase. En utilisant un diviseur capacitif externe, broches DEMOD_IN on obtient des informations sur le signal haute tension réelle sur l'antenne.
La phase de ce signal est comparée avec les pilotes de signal de l'antenne de conduite. Conséquent la PLL est en mesure de verrouiller la fréquence porteuse à la fréquence de résonance de l'antenne. En fonction du type d'antenne de la fréquence de résonance du système peut être n'importe où dans la plage de 100 kHz à 150 kHz. Partout où la fréquence de résonance est dans cette gamme, il sera maintenu par la boucle à verrouillage de phase.

IV.3.6. Réception :

Le signal d'entrée dans le bloc de réception pour la démodulation est la tension détectée sur l'antenne. DEMOD_IN broche est également utilisée comme entrée à la chaîne de réception. Le niveau du signal sur l'entrée DEMOD_IN doit être inférieure à la DMV-0.5V et supérieur à 0,5 V. VSS Le niveau d'entrée est ajusté par l'utilisation d'un diviseur capacitif externe. La capacité supplémentaire de diviseur doit être compensée par un condensateur de résonance en conséquence plus faible. Le schéma de démodulation AM est basé sur la "AM Démodulation synchrone" technique.
La chaîne de réception est composée de :

- ✓ Echantillonnage.
- ✓ Annulation décalage de courant continu.
- ✓ Filtre passe-bande.
- ✓ Comparateur.

La tension continue de signal sur DEMOD_IN est réglée par résistance interne AGND. Le signal AM est échantillonné, l'échantillonnage est synchronisé par une horloge de VCO. Tout composant DC est retiré de ce signal par le condensateur CDEC.

En outre, le filtrage a pour but d'éliminer le signal de porteuse restant, le bruit à haute fréquence et basse est faite par seconde pour filtre passe-haut et CDC2. Le signal de réception amplifié et filtré est envoyé au comparateur asynchrone. Sortie du comparateur est tamponnée à DEMOD_OUT broche de sortie.

IV.3.7. Signal RDY / CLK :

Ce signal fournit le microprocesseur externe avec un signal d'horloge qui est synchrone avec le signal sur ANT1 et des informations sur l'état interne de EM4095. Le signal d'horloge synchrone avec ANT1 indique que la PLL est dans la serrure et que le point de fonctionnement de la chaîne de réception est réglé. Lorsque SHD est élevé RDY / CLK broches est forcé faible. Après transition haut-bas sur le DHD les starts-up PLL, et la chaîne de réception est allumé. Après TSET moment de la PLL est verrouillée et le point de fonctionnement de la chaîne de réception a été établi. En ce moment, le même signal qui est transmis à ANT1 est également mis à RDY / CLK épinglette indiquant au microprocesseur qu'il peut commencer à observer signal sur DEMOD_OUT et en donnant le signal d'horloge au temps de référence même. Horloge sur RDY / CLK broches est continue, elle est également présente pendant le temps des pilotes de l'ANT sont en position OFF en raison de haut niveau sur la broche MOD. Au cours de la FEP temps de transition haut-bas sur le DHD broche RDY / CLK broches est tiré vers le bas par 100 k tirer vers le bas la résistance. La raison pour cela est une fonctionnalité supplémentaire de RDY / CLK broches dans le cas de la modulation AM avec un indice qui est plus bas que 100%. Dans ce cas, il est utilisé en tant que conducteur auxiliaire qui maintient une amplitude plus faible sur la bobine pendant la modulation. (Voir aussi typique D'exploitation de la configuration) Remarque: S'il vous plaît se référer à AN4095 pour le calcul des composants externes et les limites.

V. Conception de l'antenne :

L'antenne est le composant qui permet la communication de circuit du tag avec l'extérieur. Elle reçoit un signal d'une fréquence précise pouvant contenir à la fois des informations et l'énergie nécessaire à l'alimentation. L'antenne est calibrée pour recevoir une fréquence précise (dite fréquence de résonance) et sa représentation générale est celle d'un circuit qui contient une bobine LA et trois capacités Cres, CDV1et CDV2

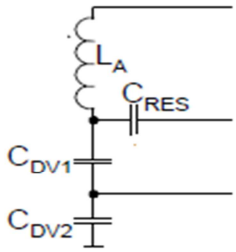


Figure 41 : le circuit de l'antenne

La conception de ces antennes nécessite dans un premier temps de déterminer les propriétés de l'antenne du tag en fonction de l'application visée. Nous présentons les différents critères à prendre en compte et leurs équations respectives.

➢ Équations

Fréquence de résonance f0 d'antenne :

$$f0 = \frac{1}{2\pi\sqrt{\mathrm{LAC0}}}$$

Là où C0 est condensateur résonnant composé de CRES, CDV1 et CDV2 :

$$\mathrm{C0} = CRES + \frac{CDV1 * CDV2}{CDV1 + CDV2}$$

Habituellement l'enroulement d'antenne est indiqué par son inductance (LA) et Facteur de Q (QA). La résistance périodique de l'antenne est définie par l'équation suivante :

$$RANT = \frac{2\pi \mathrm{f0LA}}{\mathrm{QA}}$$

Les équations qui suivent sont valides pour le pont configuration comme définie sur les schémas 1, 2 et 3. Pour des figures 1 et 2 RSER doivent être considérés 0.

L'amplitude courante à C.A. à la fréquence de résonance est définie comme suit :

$$\text{IANT} = \frac{4}{\pi} \frac{\text{Vdd} - \text{Vss}}{RANT + RSER + 2RAD}$$

Courant d'antenne de RMS (important pour la dissipation de puissance calcul) :

$$IRMS = \frac{\text{RANT}}{\sqrt{2}}$$

La tension crête à crête sur l'antenne est définie en équation suivant:

$$VANTPP = \frac{\text{IANT}}{\pi \text{f0CO}}$$

Pour assurer l'opération correcte de la chaîne de démodulation AM, le C.A de la tension crête à crête sur la goupille de DEMOD_IN (VDMOD_INpp) doit être la gamme commune de mode intérieure. Une fois que la tension crête à crête sur l'antenne est connue, la capacité du facteur de division de diviseur peut être calculée :

$$\text{VDMOD_INpp} = VANTPP \frac{CDV1}{CDV1 + CDV2}$$

La dissipation de puissance se compose de puissance absorbée dessus Conducteurs de FOURMI et puissance d'énergie interne :

$$P = 2.IRMS^2.RAD + IDDoN(VDD - VSS)$$

L'augmentation de la température de la matrice due à la dissipation de puissance est :

$$\Delta \text{T} = P.RTh$$

Où RTh est la résistance de courant ascendant de paquet.

Conclusion générale :

Au terme de ce travail, nous avons pu réaliser une carte de commande un relais par identification radiofréquence en utilisant un microcontrôleur du type PIC16F877A.
En dépit des difficultés qu'on a rencontrés pour mener à bien ce projet, nous avons acquis une expérience pratique non négligeable dans le domaine des circuits électroniques programmables et aussi de se familiariser avec des logiciels de simulation et conception (PROTEUS PROFFESSIONNEL 7.8, CCS PIC C COMPILER, WINPIC800) et surtout la programmation des microcontrôleurs.

Comme tout appareil si parfait soit il, il reste toujours des améliorations à lui apporter tel que la réalisation d'un TAG SONSOR, et comme perspectives, on a pu personnalisé les composants qui le constituent en se basant sur un capteur, le microcontrôleur , et le circuit RF EM4095, on lui en associant une antenne afin d'effectuer l'émission des données récupérer par le capteur avec une fréquence de 125KH, a une seconde carte qui va interprété les mesures prisent par ce dernier afin les traités et les affichés.

Bibliographie :

Thèses :

Thèse d'ingénieur en électronique option communication promotion 2006-2007.

Contribution a la conception d'un système de transmission du signal ECG à base du Pic 16F877

Université Mouloud MAMMERI Tizi-Ouzou

Présenté par : CHAIB M^{ed} Saïd / BELMOUHOUB Yacine

Proposé et dirigé par :

Mr : Ait Bachir

Thèse de master en électronique option télécommunications et réseaux promotion 2010-2011.

Conception et réalisation d'un système à microcontrôleur de mesure de CO avec une transmission ZigBee

Université Mouloud MAMMERI Tizi-Ouzou

Présenté par : M^{r} BOUAZIZ Yacine/ M^{elle} DEHAM Malha

Proposé et dirigé par :

Mr. LAGHROUCHE Mourad**.**

Pierre Beugnet – David Oliveira – Raphaël Polonowski suivi par : M. Haesaert :
Serrure RFID, Ecole Supérieure d'Ingénieurs en Electrotechnique et Electronique d'Amiens

Livre :

YVES NOYELLE, Belle programmation et langage C, (ellipses), 2001.

CHRISTIAN TAVERNIER, Programmation en c des pics, (DUNOD), 2005.

CHRISTIAN DUPATY, C minimum connaissances nécessaires à la programmation des microcontrôleurs en langage c, (une introduction au langage C A.N.S.I maj n°3).

Sites internet :

[1]: http://beugnet.fr/projets/fichiers/rapportrfid.pdf

[2]: http://marsouin.infini.fr/etic2008/index.php/RFID

[3]: http://www.cnil.fr/fileadmin/documents/approfondir/rapports/RFID_communication.pdf

[4]: http://www-igm.univ
mlv.fr/~dr/XPOSE2007/mmadegar_rfid/communication_introduction.html

[5]: http://fr.wikipedia.org/wiki/Radio-identification

[6]: http://www.futura-sciences.com/fr/definition/t/high-tech 1/d/rfid_4187/

[7]: http://www.scribd.com/doc/54313337/Rapport

[8]: http://datasheets.maxim-ic.com/en/ds/DS1302.pdf

[9]: Contribution a la conception d'un système de transmission ambulatoire du signal ECG à base du Pic 16F877.

[10]: Les microcontrôleurs PIC, Description et mise en œuvre

Christian TAVERNIER, 2e édition

[11]: http://fr.wikipedia.org/wiki/Capteur

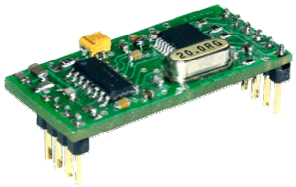
[12]: http://www.emmicroelectronic.com/products.asp?IdProduct=86

NETRONIX

Technical Data Sheet

UM-005

UM005-doc-01.04
In reference to UM005-c-01.04



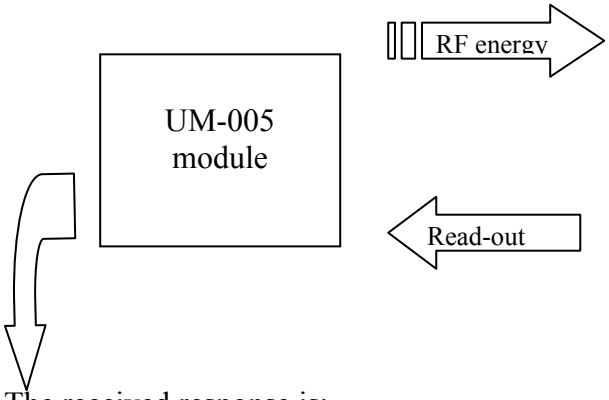
Contents

Contents 2
Introductions 3
Specifications 3
Pin description 4
Connection diagram 4
Module PCB dimensions 5
Frame format for serial transmission 5
CRC value calculation 6
Unique transponder description 7

Introduction

The UM-005 module operates on principle of the contact less unique data acquiring from UNIQUE (RFID) transponders. Read-out data is sent via RS-232 interface with voltage levels TTL format compatible.

The principle of module operation:
Applying the transponder to reader – read-out (from transponder) – data transmission (to master unit).



Byte no.	Unique transponder
1	ID1 (8 bits)
2	ID2 (8 bits)
3	ID3 (8 bits)
4	ID4 (8 bits)
5	ID5 (8 bits)
6	Parity 1 (8 bits)
8	Parity 2 (6 bits)

The received response is:

Module address	Frame width	Response	ID	Operation code	CRCH,CRCL
01	0b	01	**ID1…ID5**	ff	xx xx

The module is equipped with two outputs, which signal successful read-out of the transponder.

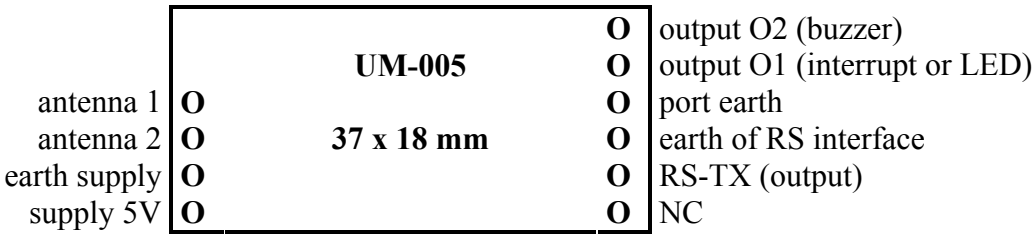
Connect the antenna to UM-005 module in form of air coil, which will produce electromagnetic field and supply the transponder located in this field.

Dane techniczne

Supply voltage Vdd: . . . . . 4.5...5.5V
Supply current: . . . . . 5...55 mA
Module rated operating radio frequency: . . . . . 125 kHz
Modulation type of data received from transponder:. . . . . Manchester
Baud rate of data received from transponder: . . . . . RF/64 (1953 b/s)
Maximum read-out frequency: . . . . . 2 read-outs/sec
Output current capacity buzzer, LED and RS-TX: . . . . . 5 mA
Transponder read-out distance (depending on used antenna): . . . . . up to 12 cm
Antenna inductance . . . . . 1 mH +-5%
RS232 transmission: . . . . . .9600 b/s, 8 data bits, 1 stop bit, no parity bit, with voltage levels TTL format compatible.

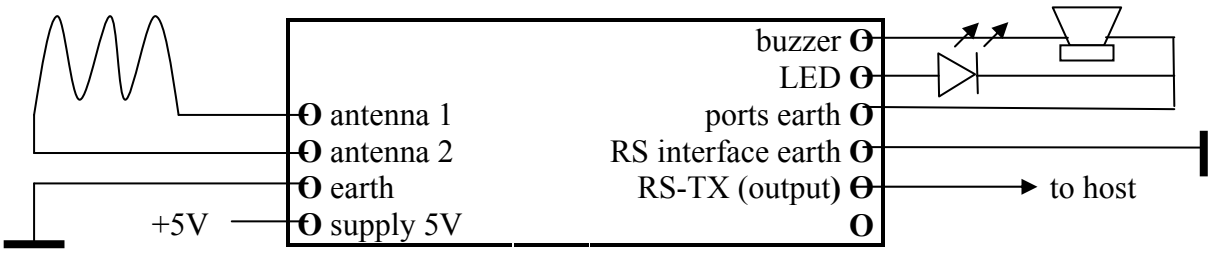
Pin description

antenna1, antenna2	external antenna with inductance of ca 1 mH
supply earth and supply 5V	module supply
output O2	after successful transponder read-out, the reader activates external buzzer for ca. 100 ms (active H)
output O1	interrupt or LED – after successful transponder read-out, the reader sets output in logical one state for ca. 400 ms (interrupt triggering with rise slope)
port earth	earth of O1 and O2
earth of RS interface.	earth of RS-TX
output RS-TX.	after successful transponder read-out, the reader sends data via RS with TTL voltage levels
NC	Non connected

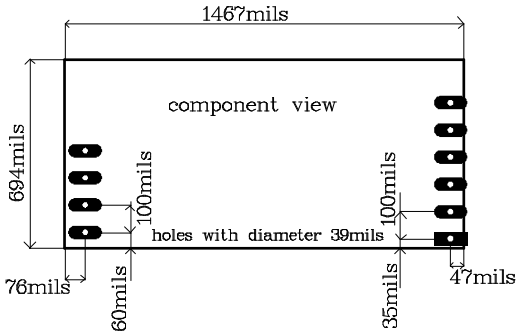


Pin assignment element side view

Connection diagram



Module PCB dimensions

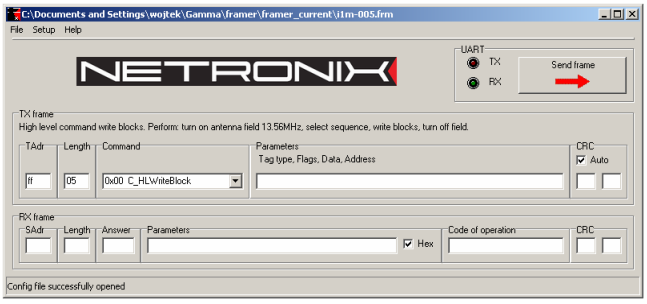


Frame format for serial transmission

Module address	Frame width	Response	Data	Operation code	CRCH	CRCL
1 byte	1 byte	1 byte	n bytes	1 byte	1 byte	1 byte

Where during read-out from transponder:
Module address - 0x01 always
Frame width – total number of response frame bytes = 0x0b
Response - 0x01
Data - ID1...5 – transponder ID (5 bytes)
Operation code – 0xff
CRCH, **CRCL** - CRC16 MSByte and LSByte respectively

During ca. 1 sec, after turning on the power, UM-005 reader sends software version number. This number is encoded in compliance with transmission format mentioned above, by the same time:
Frame width – total number of response frame bytes
Response = 0xff
Data – number of software version number written in ASCII code.



The reader can be tested with free of charge FRAMER software tool, which makes work with frames easier.

CRC value calculation

The CRC value is calculated from equation x^16+x^12+x^5+1 with initial value equal to 0x0000. This value is calculated in virtue of all the bytes except of CRCH and CRCL. Example of calculation of CRC value, written in C language:

```
void LiczCRC2(unsigned char *ZAdr, unsigned short *DoAdr,  unsigned char Ile)
{
int     i,NrBajtu;
 unsigned short C;
       *DoAdr=0;
       for (NrBajtu=1;NrBajtu<=Ile;NrBajtu++,ZAdr++)
       {
             C=((*DoAdr>>8)^*ZAdr)<<8;
             for (i=0;i<8;i++)
                   if (C&0x8000) C=(C<<1)^0x1021;
                   else C=C<<1;
             *DoAdr=C^(*DoAdr<<8);
       }

}
```

where:

*Zadr	- the data first byte flag
Ile	- number of bytes used for calculations the CRC value (in this case the number is equal to 5)
*DoAdr	- flag of calculated CRC

Unique transponder description

The Unique transponder (EM Microelectronic standard – Marin SA, H4102) comprises 5 bytes with laser written unique ID number. Correctness of read-out data process is protected with parities written in 2 subsequent bytes. It gives 40 bytes of unique ID number. Owing to the UM-005 reader, the transponder reads the ID number, verifies read-out correctness automatically and next sends this number to master unit via serial interface port.

Byte no.	Unique transponder
1	ID1 (8 bits)
2	ID2 (8 bits)
3	ID3 (8 bits)
4	ID4 (8 bits)
5	ID5 (8 bits)
6	Parity 1 (8 bits)
8	Parity 2 (6 bits)

Overview of latest NETRONIX products is available on website:
http://www.netronix.pl/

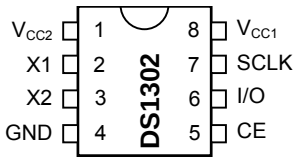
DS1302
Trickle-Charge Timekeeping Chip

FEATURES

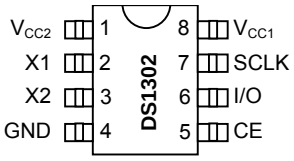
- **Real-Time Clock Counts Seconds, Minutes, Hours, Date of the Month, Month, Day of the Week, and Year with Leap-Year Compensation Valid Up to 2100**
- **31 x 8 Battery-Backed General-Purpose RAM**
- **Serial I/O for Minimum Pin Count**
- **2.0V to 5.5V Full Operation**
- **Uses Less than 300nA at 2.0V**
- **Single-Byte or Multiple-Byte (Burst Mode) Data Transfer for Read or Write of Clock or RAM Data**
- **8-Pin DIP or Optional 8-Pin SO for Surface Mount**
- **Simple 3-Wire Interface**
- **TTL-Compatible (V_{CC} = 5V)**
- **Optional Industrial Temperature Range: -40°C to +85°C**
- **DS1202 Compatible**
- **Underwriters Laboratories (UL®) Recognized**

PIN CONFIGURATIONS

TOP VIEW



DIP (300 mils)



SO (208 mils/150 mils)

ORDERING INFORMATION

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK*
DS1302+	0°C to +70°C	8 PDIP (300 mils)	DS1302
DS1302N+	-40°C to +85°C	8 PDIP (300 mils)	DS1302
DS1302S+	0°C to +70°C	8 SO (208 mils)	DS1302S
DS1302SN+	-40°C to +85°C	8 SO (208 mils)	DS1302S
DS1302Z+	0°C to +70°C	8 SO (150 mils)	DS1302Z
DS1302ZN+	-40°C to +85°C	8 SO (150 mils)	DS1302ZN

+Denotes a lead-free/RoHS-compliant package.
**An N anywhere on the top mark indicates an industrial temperature grade device. A + anywhere on the top mark indicates a lead-free device.*

UL is a registered trademark of Underwriters Laboratories, Inc.

For pricing, delivery, and ordering information, please contact Maxim Direct at 1-888-629-4642, or visit Maxim's website at www.maximintegrated.com.

REV: 120208

DETAILED DESCRIPTION

The DS1302 trickle-charge timekeeping chip contains a real-time clock/calendar and 31 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real-time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator.

Interfacing the DS1302 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: CE, I/O (data line), and SCLK (serial clock). Data can be transferred to and from the clock/RAM 1 byte at a time or in a burst of up to 31 bytes. The DS1302 is designed to operate on very low power and retain data and clock information on less than 1μW.

The DS1302 is the successor to the DS1202. In addition to the basic timekeeping functions of the DS1202, the DS1302 has the additional features of dual power pins for primary and backup power supplies, programmable trickle charger for V_{CC1}, and seven additional bytes of scratchpad memory.

OPERATION

Figure 1 shows the main elements of the serial timekeeper: shift register, control logic, oscillator, real-time clock, and RAM.

TYPICAL OPERATING CIRCUIT

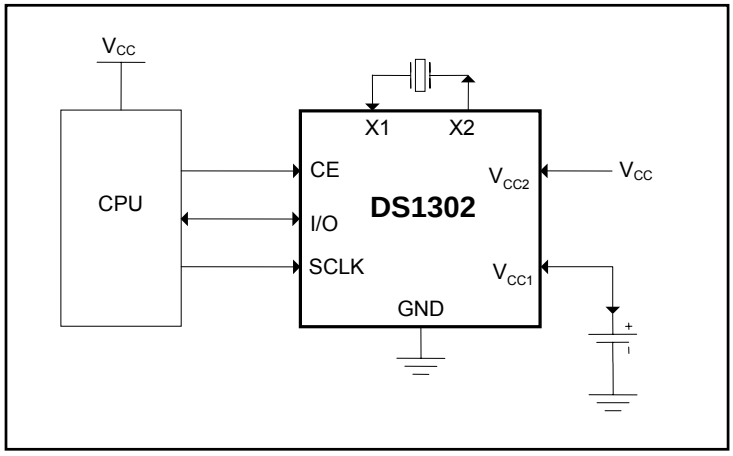
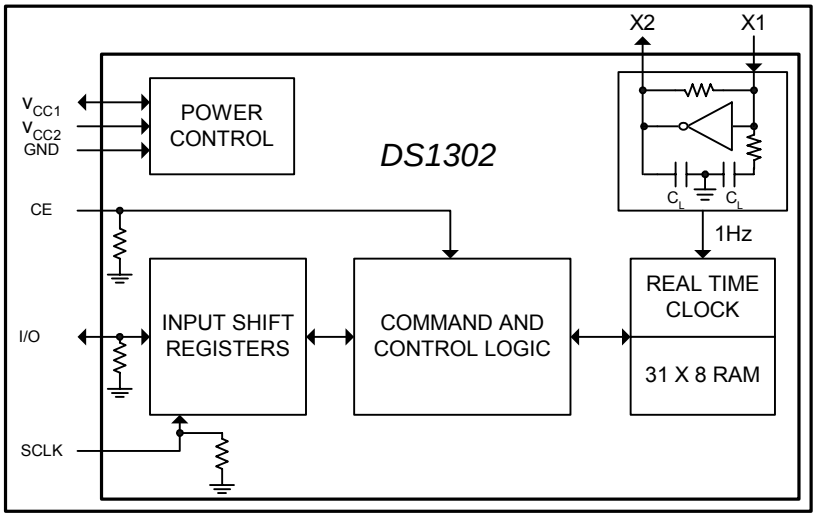
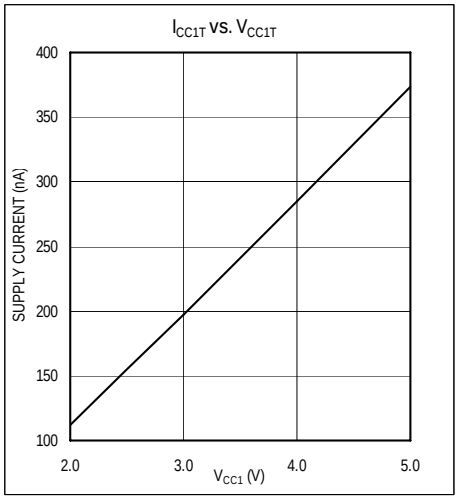


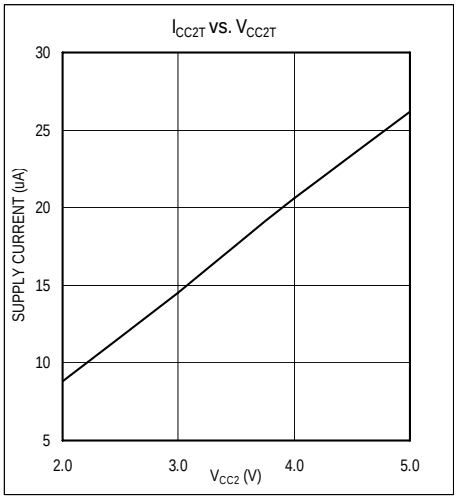
Figure 1. Block Diagram



TYPICAL OPERATING CHARACTERISTICS

(V_{CC} = 3.3V, T_A = +25°C, unless otherwise noted.)





PIN DESCRIPTION

PIN	NAME	FUNCTION
1	V_{CC2}	Primary Power-Supply Pin in Dual Supply Configuration. V_{CC1} is connected to a backup source to maintain the time and date in the absence of primary power. The DS1302 operates from the larger of V_{CC1} or V_{CC2}. When V_{CC2} is greater than V_{CC1} + 0.2V, V_{CC2} powers the DS1302. When V_{CC2} is less than V_{CC1}, V_{CC1} powers the DS1302.
2	X1	Connections for Standard 32.768kHz Quartz Crystal. The internal oscillator is designed for operation with a crystal having a specified load capacitance of 6pF. For more information on crystal selection and crystal layout considerations, refer to *Application Note 58: Crystal Considerations for Dallas Real-Time Clocks*. The DS1302 can also be driven by an external 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.
3	X2	
4	GND	Ground
5	CE	Input. CE signal must be asserted high during a read or a write. This pin has an internal 40kΩ (typ) pulldown resistor to ground. Note: Previous data sheet revisions referred to CE as $\overline{RST}$. The functionality of the pin has not changed.
6	I/O	Input/Push-Pull Output. The I/O pin is the bidirectional data pin for the 3-wire interface. This pin has an internal 40kΩ (typ) pulldown resistor to ground.
7	SCLK	Input. SCLK is used to synchronize data movement on the serial interface. This pin has an internal 40kΩ (typ) pulldown resistor to ground.
8	V_{CC1}	Low-Power Operation in Single Supply and Battery-Operated Systems and Low-Power Battery Backup. In systems using the trickle charger, the rechargeable energy source is connected to this pin. UL recognized to ensure against reverse charging current when used with a lithium battery. Go to **www.maxim-ic.com/TechSupport/QA/ntrl.htm**.

OSCILLATOR CIRCUIT

The DS1302 uses an external 32.768kHz crystal. The oscillator circuit does not require any external resistors or capacitors to operate. Table 1 specifies several crystal parameters for the external crystal. Figure 1 shows a functional schematic of the oscillator circuit. If using a crystal with the specified characteristics, the startup time is usually less than one second.

CLOCK ACCURACY

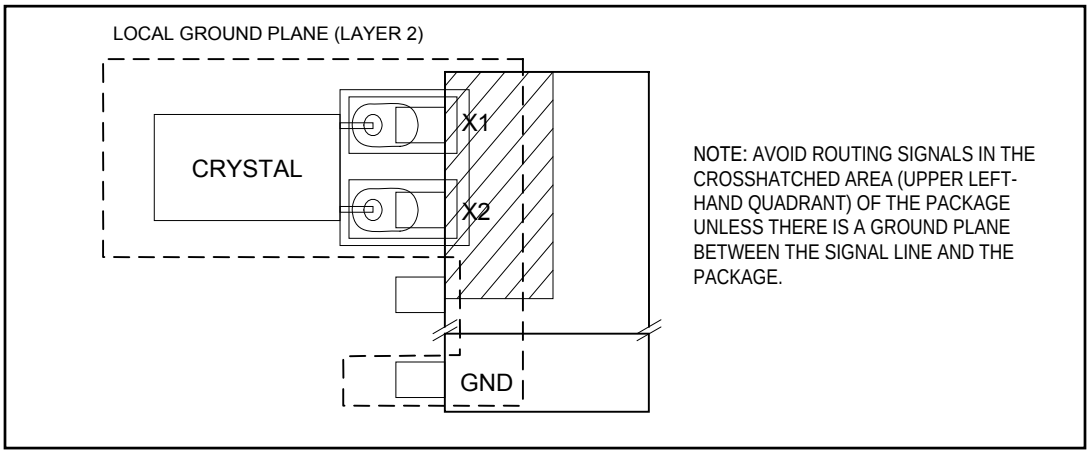
The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. Figure 2 shows a typical PC board layout for isolating the crystal and oscillator from noise. Refer to *Application Note 58: Crystal Considerations for Dallas Real-Time Clocks* for detailed information.

Table 1. Crystal Specifications*

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS
Nominal Frequency	f_O		32.768		kHz
Series Resistance	ESR			45	kΩ
Load Capacitance	C_L		6		pF

**The crystal, traces, and crystal input pins should be isolated from RF generating signals. Refer to* Application Note 58: Crystal Considerations for Dallas Real-Time Clocks *for additional specifications.*

Figure 2. Typical PC Board Layout for Crystal



COMMAND BYTE

Figure 3 shows the command byte. A command byte initiates each data transfer. The MSB (bit 7) must be a logic 1. If it is 0, writes to the DS1302 will be disabled. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits 1 to 5 specify the designated registers to be input or output, and the LSB (bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

Figure 3. Address/Command Byte

7	6	5	4	3	2	1	0
1	RAM $\overline{CK}$	A4	A3	A2	A1	A0	RD $\overline{WR}$

CE AND CLOCK CONTROL

Driving the CE input high initiates all data transfers. The CE input serves two functions. First, CE turns on the control logic that allows access to the shift register for the address/command sequence. Second, the CE signal provides a method of terminating either single-byte or multiple-byte CE data transfer.

A clock cycle is a sequence of a rising edge followed by a falling edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. If the CE input is low, all data transfer terminates and the I/O pin goes to a high-impedance state. Figure 4 shows data transfer. At power-up, CE must be a logic 0 until V_{CC} > 2.0V. Also, SCLK must be at a logic 0 when CE is driven to a logic 1 state.

DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0.

DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as CE remains high. This operation permits continuous burst mode read capability. Also, the I/O pin is tri-stated upon each rising edge of SCLK. Data is output starting with bit 0.

BURST MODE

Burst mode can be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits 1 through 5 = logic 1). As before, bit 6 specifies clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 9 through 31 in the Clock/Calendar Registers or location 31 in the RAM registers. Reads or writes in burst mode start with bit 0 of address 0.

When writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred. However, when writing to RAM in burst mode it is not necessary to write all 31 bytes for the data to transfer. Each byte that is written to will be transferred to RAM regardless of whether all 31 bytes are written or not.

CLOCK/CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. Table 3 illustrates the RTC registers. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the binary-coded decimal (BCD) format.

The day-of-week register increments at midnight. Values that correspond to the day of week are user-defined but must be sequential (i.e., if 1 equals Sunday, then 2 equals Monday, and so on.). Illogical time and date entries result in undefined operation.

When reading or writing the time and date registers, secondary (user) buffers are used to prevent errors when the internal registers update. When reading the time and date registers, the user buffers are synchronized to the internal registers the rising edge of CE.

The countdown chain is reset whenever the seconds register is written. Write transfers occur on the falling edge of CE. To avoid rollover issues, once the countdown chain is reset, the remaining time and date registers must be written within 1 second.

The DS1302 can be run in either 12-hour or 24-hour mode. Bit 7 of the hours register is defined as the 12- or 24-hour mode-select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the $\overline{AM}$/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10-hour bit (20–23 hours). The hours data must be re-initialized whenever the 12/$\overline{24}$ bit is changed.

CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt (CH) flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1302 is placed into a low-power standby mode with a current drain of less than 100nA. When this bit is written to logic 0, the clock will start. The initial power-on state is not defined.

WRITE-PROTECT BIT

Bit 7 of the control register is the write-protect bit. The first seven bits (bits 0 to 6) are forced to 0 and always read 0 when read. Before any write operation to the clock or RAM, bit 7 must be 0. When high, the write-protect bit prevents a write operation to any other register. The initial power-on state is not defined. Therefore, the WP bit should be cleared before attempting to write to the device.

TRICKLE-CHARGE REGISTER

This register controls the trickle-charge characteristics of the DS1302. The simplified schematic of Figure 5 shows the basic components of the trickle charger. The trickle-charge select (TCS) bits (bits 4 to 7) control the selection of the trickle charger. To prevent accidental enabling, only a pattern of 1010 enables the trickle charger. All other patterns will disable the trickle charger. The DS1302 powers up with the trickle charger disabled. The diode select (DS) bits (bits 2 and 3) select whether one diode or two diodes are connected between V_{CC2} and V_{CC1}. If DS is 01, one diode is selected or if DS is 10, two diodes are selected. If DS is 00 or 11, the trickle charger is disabled independently of TCS. The RS bits (bits 0 and 1) select the resistor that is connected between V_{CC2} and V_{CC1}. The resistor and diodes are selected by the RS and DS bits as shown in Table 2.

Table 2. Trickle Charger Resistor and Diode Select

TCS BIT 7	TCS BIT 6	TCS BIT 5	TCS BIT 4	DS BIT 3	DS BIT 2	RS BIT 1	RS BIT 0	FUNCTION
X	X	X	X	X	X	0	0	Disabled
X	X	X	X	0	0	X	X	Disabled
X	X	X	X	1	1	X	X	Disabled
1	0	1	0	0	1	0	1	1 Diode, 2kΩ
1	0	1	0	0	1	1	0	1 Diode, 4kΩ
1	0	1	0	0	1	1	1	1 Diode, 8kΩ
1	0	1	0	1	0	0	1	2 Diodes, 2kΩ
1	0	1	0	1	0	1	0	2 Diodes, 4kΩ
1	0	1	0	1	0	1	1	2 Diodes, 8kΩ
0	1	0	1	1	1	0	0	Initial power-on state

Diode and resistor selection is determined by the user according to the maximum current desired for battery or super cap charging. The maximum charging current can be calculated as illustrated in the following example. Assume that a system power supply of 5V is applied to V_{CC2} and a super cap is connected to V_{CC1}. Also assume that the trickle charger has been enabled with one diode and resistor R1 between V_{CC2} and V_{CC1}. The maximum current I_{MAX} would therefore be calculated as follows:

$$I_{MAX} = (5.0V - \text{diode drop}) / R1 \approx (5.0V - 0.7V) / 2k\Omega \approx 2.2mA$$

As the super cap charges, the voltage drop between V_{CC2} and V_{CC1} decreases and therefore the charge current decreases.

CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode, the first eight clock/calendar registers can be consecutively read or written (see Table 3) starting with bit 0 of address 0.

If the write-protect bit is set high when a write clock/calendar burst mode is specified, no data transfer will occur to any of the eight clock/calendar registers (this includes the control register). The trickle charger is not accessible in burst mode.

At the beginning of a clock burst read, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

RAM

The static RAM is 31 x 8 bytes addressed consecutively in the RAM address space.

RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 31 RAM registers can be consecutively read or written (see Table 3) starting with bit 0 of address 0.

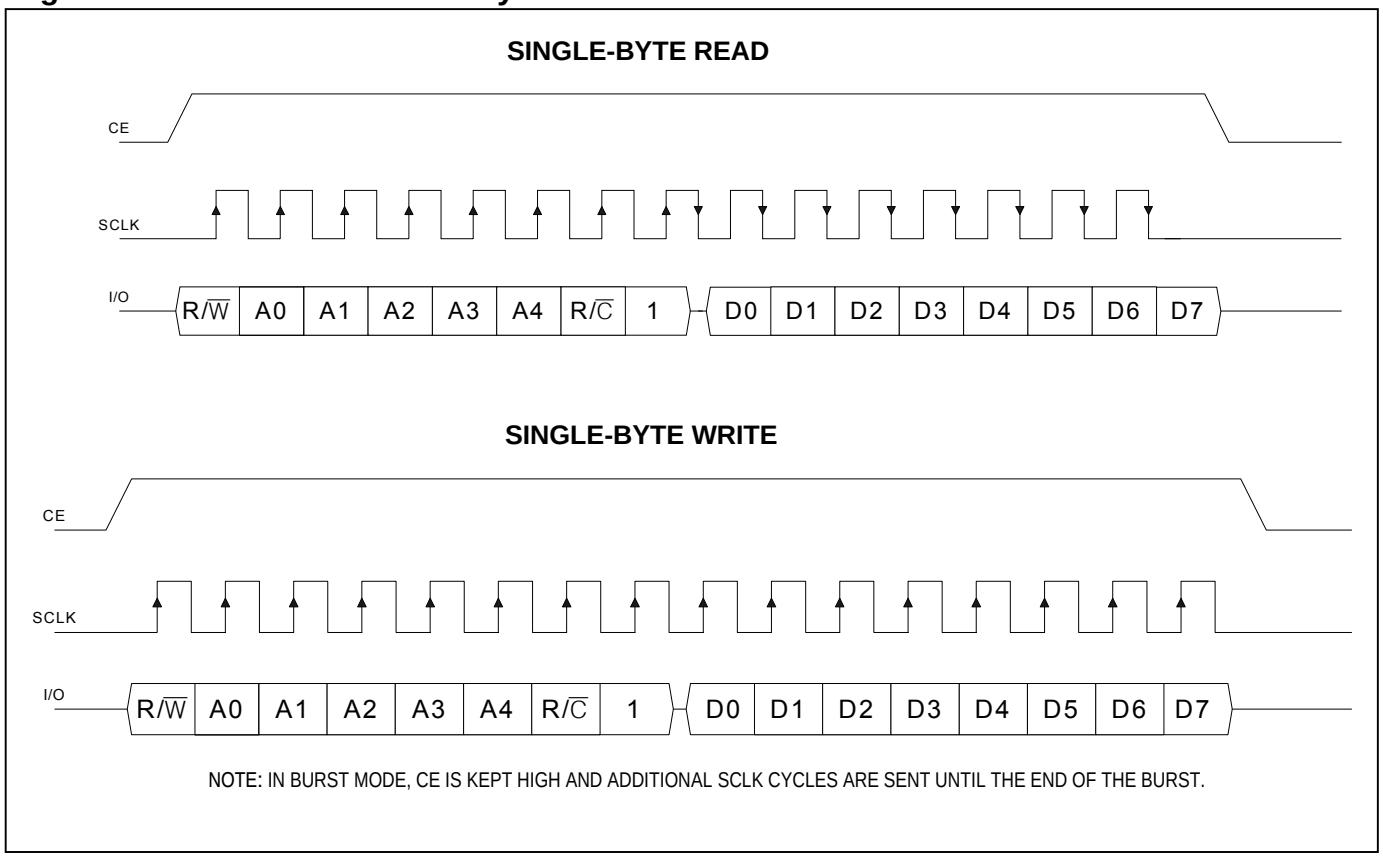
REGISTER SUMMARY

A register data format summary is shown in Table 3.

CRYSTAL SELECTION

A 32.768kHz crystal can be directly connected to the DS1302 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (C_L) of 6pF. For more information on crystal selection and crystal layout consideration, refer to *Application Note 58: Crystal Considerations for Dallas Real-Time Clocks*.

Figure 4. Data Transfer Summary



NOTE: IN BURST MODE, CE IS KEPT HIGH AND ADDITIONAL SCLK CYCLES ARE SENT UNTIL THE END OF THE BURST.

Table 3. Register Address/Definition

RTC

READ	WRITE	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	RANGE
81h	80h	CH	10 Seconds			Seconds				00–59
83h	82h		10 Minutes			Minutes				00–59
85h	84h	12/$\overline{24}$	0	10 $\overline{AM}$/PM	Hour	Hour				1–12/0–23
87h	86h	0	0	10 Date		Date				1–31
89h	88h	0	0	0	10 Month	Month				1–12
8Bh	8Ah	0	0	0	0	0	Day			1–7
8Dh	8Ch	10 Year				Year				00–99
8Fh	8Eh	WP	0	0	0	0	0	0	0	—
91h	90h	TCS	TCS	TCS	TCS	DS	DS	RS	RS	—

CLOCK BURST

BFh	BEh

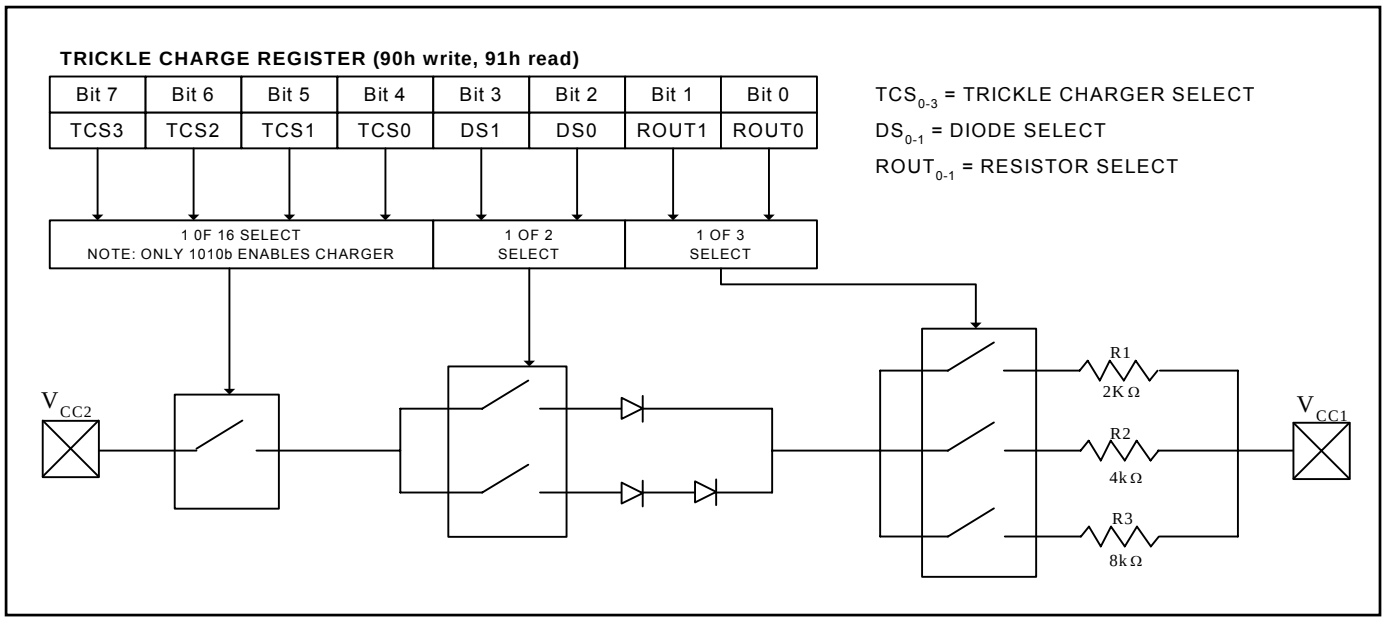
RAM

C1h	C0h		00-FFh
C3h	C2h		00-FFh
C5h	C4h		00-FFh
. . .	. . .		. . .
FDh	FCh		00-FFh

RAM BURST

FFh	FEh

Figure 5. Programmable Trickle Charger



ABSOLUTE MAXIMUM RATINGS

Voltage Range on Any Pin Relative to Ground……-0.5Vto +7.0V
Operating Temperature Range, Commercial……0°C to +70°C
Operating Temperature Range, Industrial (IND)……-40°C to +85°C
Storage Temperature Range……..…-55°C to +125°C
Soldering Temperature (leads, 10 seconds)……..…….260°C
Soldering Temperature (surface mount)……..…….See IPC/JEDEC J-STD-020

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to the absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED DC OPERATING CONDITIONS

(T_A = 0°C to +70°C or T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL		CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage V_{CC1}, V_{CC2}	V_{CC1}, V_{CC2}		(Notes 2, 10)	2.0	3.3	5.5	V
Logic 1 Input	V_{IH}		(Note 2)	2.0		V_{CC} + 0.3	V
Logic 0 Input	V_{IL}	V_{CC} = 2.0V	(Note 2)	-0.3		+0.3	V
		V_{CC} = 5V		-0.3		+0.8	

DC ELECTRICAL CHARACTERISTICS

(T_A = 0°C to +70°C or T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL		CONDITIONS	MIN	TYP	MAX	UNITS
Input Leakage	I_{LI}		(Notes 5, 13)		85	500	µA
I/O Leakage	I_{LO}		(Notes 5, 13)		85	500	µA
Logic 1 Output (I_{OH} = -0.4mA)	V_{OH}	V_{CC} = 2.0V	(Note 2)	1.6			V
Logic 1 Output (I_{OH} = -1.0mA)		V_{CC} = 5V		2.4			
Logic 0 Output (I_{OL} = 1.5mA)	V_{OL}	V_{CC} = 2.0V	(Note 2)			0.4	V
Logic 0 Output (I_{OL} = 4.0mA)		V_{CC} = 5V				0.4	
Active Supply Current (Oscillator Enabled)	I_{CC1A}	V_{CC1} = 2.0V	CH = 0 (Notes 4, 11)			0.4	mA
		V_{CC1} = 5V				1.2	
Timekeeping Current (Oscillator Enabled)	I_{CC1T}	V_{CC1} = 2.0V	CH = 0 (Notes 3, 11,13)		0.2	0.3	µA
		V_{CC1} = 5V			0.45	1	
Standby Current (Oscillator Disabled)	I_{CC1S}	V_{CC1} = 2.0V	CH = 1 (Notes 9, 11, 13)		1	100	nA
		V_{CC1} = 5V			1	100	
		IND			5	200	
Active Supply Current (Oscillator Enabled)	I_{CC2A}	V_{CC2} = 2.0V	CH = 0 (Notes 4, 12)			0.425	mA
		V_{CC2} = 5V				1.28	
Timekeeping Current (Oscillator Enabled)	I_{CC2T}	V_{CC2} = 2.0V	CH = 0 (Notes 3, 12)			25.3	µA
		V_{CC2} = 5V				81	
Standby Current (Oscillator Disabled)	I_{CC2S}	V_{CC2} = 2.0V	CH = 1 (Notes 9, 12)			25	µA
		V_{CC2} = 5V				80	
Trickle-Charge Resistors	R1				2		kΩ
	R2				4		
	R3				8		
Trickle-Charge Diode Voltage Drop	V_{TD}				0.7		V

CAPACITANCE

(T_A = +25°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS
Input Capacitance	C_I		10		pF
I/O Capacitance	$C_{I/O}$		15		pF

AC ELECTRICAL CHARACTERISTICS

(T_A = 0°C to +70°C or T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL		CONDITIONS	MIN	TYP	MAX	UNITS
Data to CLK Setup	t_{DC}	V_{CC} = 2.0V	(Note 6)	200			ns
		V_{CC} = 5V		50			
CLK to Data Hold	t_{CDH}	V_{CC} = 2.0V	(Note 6)	280			ns
		V_{CC} = 5V		70			
CLK to Data Delay	t_{CDD}	V_{CC} = 2.0V	(Notes 6, 7, 8)			800	ns
		V_{CC} = 5V				200	
CLK Low Time	t_{CL}	V_{CC} = 2.0V	(Note 6)	1000			ns
		V_{CC} = 5V		250			
CLK High Time	t_{CH}	V_{CC} = 2.0V	(Note 6)	1000			ns
		V_{CC} = 5V		250			
CLK Frequency	t_{CLK}	V_{CC} = 2.0V	(Note 6)			0.5	MHz
		V_{CC} = 5V		DC		2.0	
CLK Rise and Fall	t_R, t_F	V_{CC} = 2.0V				2000	ns
		V_{CC} = 5V				500	
CE to CLK Setup	t_{CC}	V_{CC} = 2.0V	(Note 6)	4			µs
		V_{CC} = 5V		1			
CLK to CE Hold	t_{CCH}	V_{CC} = 2.0V	(Note 6)	240			ns
		V_{CC} = 5V		60			
CE Inactive Time	t_{CWH}	V_{CC} = 2.0V	(Note 6)	4			µs
		V_{CC} = 5V		1			
CE to I/O High Impedance	t_{CDZ}	V_{CC} = 2.0V	(Note 6)			280	ns
		V_{CC} = 5V				70	
SCLK to I/O High Impedance	t_{CCZ}	V_{CC} = 2.0V	(Note 6)			280	ns
		V_{CC} = 5V				70	

Note 1: Limits at -40°C are guaranteed by design and are not production tested.
Note 2: All voltages are referenced to ground.
Note 3: I_{CC1T} and I_{CC2T} are specified with I/O open, CE and SCLK set to a logic 0.
Note 4: I_{CC1A} and I_{CC2A} are specified with the I/O pin open, CE high, SCLK = 2MHz at V_{CC} = 5V; SCLK = 500kHz, V_{CC} = 2.0V.
Note 5: CE, SCLK, and I/O all have 40kΩ pulldown resistors to ground.
Note 6: Measured at V_{IH} = 2.0V or V_{IL} = 0.8V and 10ns maximum rise and fall time.
Note 7: Measured at V_{OH} = 2.4V or V_{OL} = 0.4V.
Note 8: Load capacitance = 50pF.
Note 9: I_{CC1S} and I_{CC2S} are specified with CE, I/O, and SCLK open.
Note 10: V_{CC} = V_{CC2}, when V_{CC2} > V_{CC1} + 0.2V; V_{CC} = V_{CC1}, when V_{CC1} > V_{CC2}.
Note 11: V_{CC2} = 0V.
Note 12: V_{CC1} = 0V.
Note 13: Typical values are at +25°C.

Figure 6. Timing Diagram: Read Data Transfer

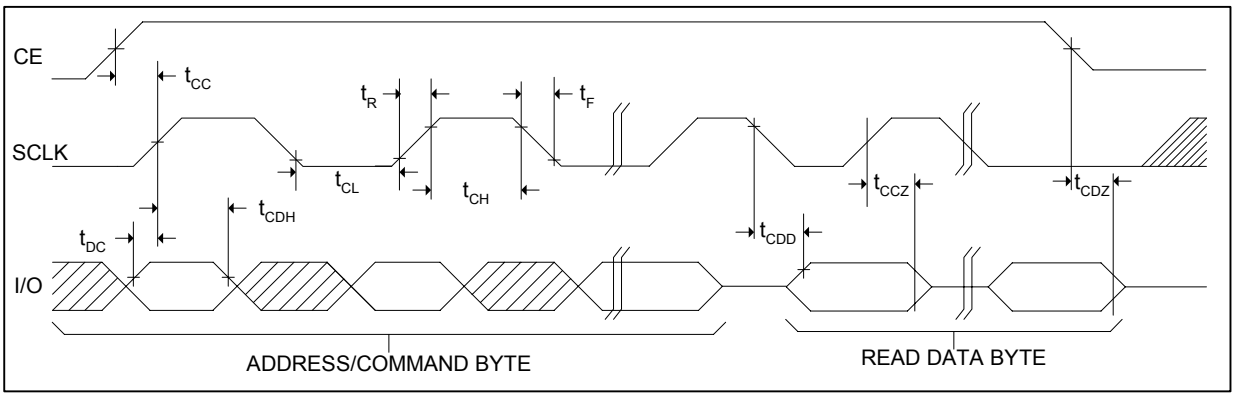
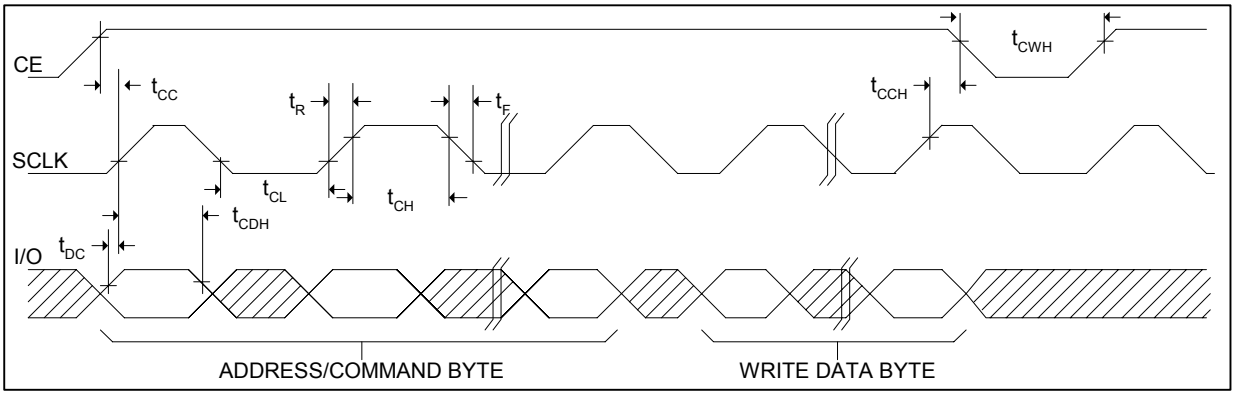


Figure 7. Timing Diagram: Write Data Transfer



CHIP INFORMATION

TRANSISTOR COUNT: 11,500

THERMAL INFORMATION

PACKAGE	THETA-JA (°C/W)	THETA-JC (°C/W)
8 DIP	110	40
8 SO (150 mils)	170	40

PACKAGE INFORMATION

For the latest package outline information and land patterns, go to **www.maxim-ic.com/packages**.

PACKAGE TYPE	PACKAGE CODE	DOCUMENT NO.
8 PDIP	—	21-0043
8 SO (208 mils)	—	21-0262
8 SO (150 mils)	—	21-0041

REVISION HISTORY

REVISION DATE	DESCRIPTION	PAGES CHANGED
120208	Removed the leaded parts and references to the 16-pin SO package.	1, 4, 12
	In the *Features* section, changed the 31 x 8 RAM feature to indicate that it is battery backed.	1
	Updated Figure 1 and removed original Figure 2 (oscillator circuit).	3, 5
	Added a new Table 2 for the trickle charger resistor and diode select.	7
	Replaced the timing diagrams (Figures 6 and 7).	12
	Added *Package Information* table.	12

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time. The parametric values (min and max limits) shown in the Electrical Characteristics table are guaranteed. Other parametric values quoted in this data sheet are provided for guidance.

© 2008 Maxim Integrated The Maxim logo and Maxim Integrated are trademarks of Maxim Integrated Products, Inc.

Read/Write analog front end for 125kHz RFID Basestation

Description

The EM4095 (previously named P4095) chip is a CMOS integrated transceiver circuit intended for use in an RFID basestation to perform the following functions:

- antenna driving with carrier frequency
- AM modulation of the field for writable transponder
- AM demodulation of the antenna signal modulation induced by the transponder

communicate with a microprocessor via simple interface.

Features

- Integrated PLL system to achieve self adaptive carrier frequency to antenna resonant frequency
- No external quartz required
- 100 to 150 kHz carrier frequency range
- Direct antenna driving using bridge drivers
- Data transmission by OOK (100% Amplitude Modulation) using bridge driver
- Data transmission by Amplitude Modulation with externally adjustable modulation index using single ended driver
- Multiple transponder protocol compatibility (Ex: EM4102, EM4200, EM4450 and EM4205/EM4305)
- Sleep mode 1µA
- USB compatible power supply range
- 40 to +85°C temperature range
- Small outline plastic package SO16

Applications

- Car immobiliser
- Hand held reader
- Low cost reader

Typical Operating Configuration

Read Only Mode

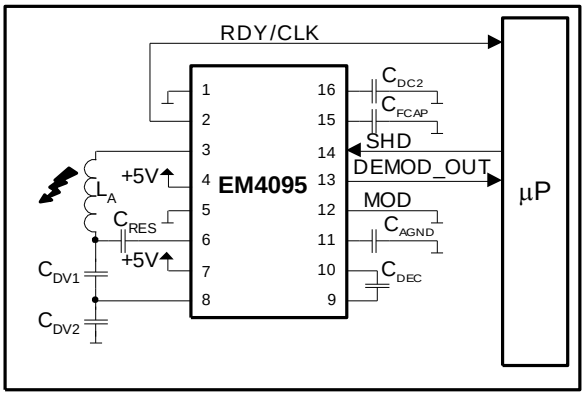


Fig. 1

Read/Write Mode

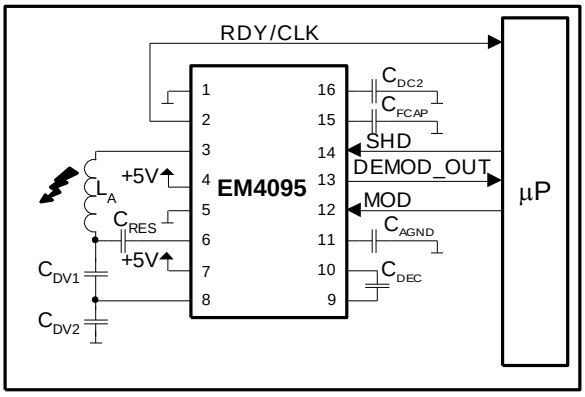


Fig. 2

Pin Assignment

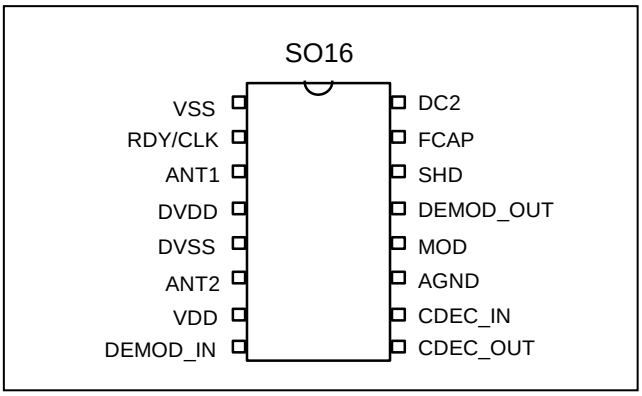


Fig. 3

A COMPANY OF THE SWATCH GROUP

System principle

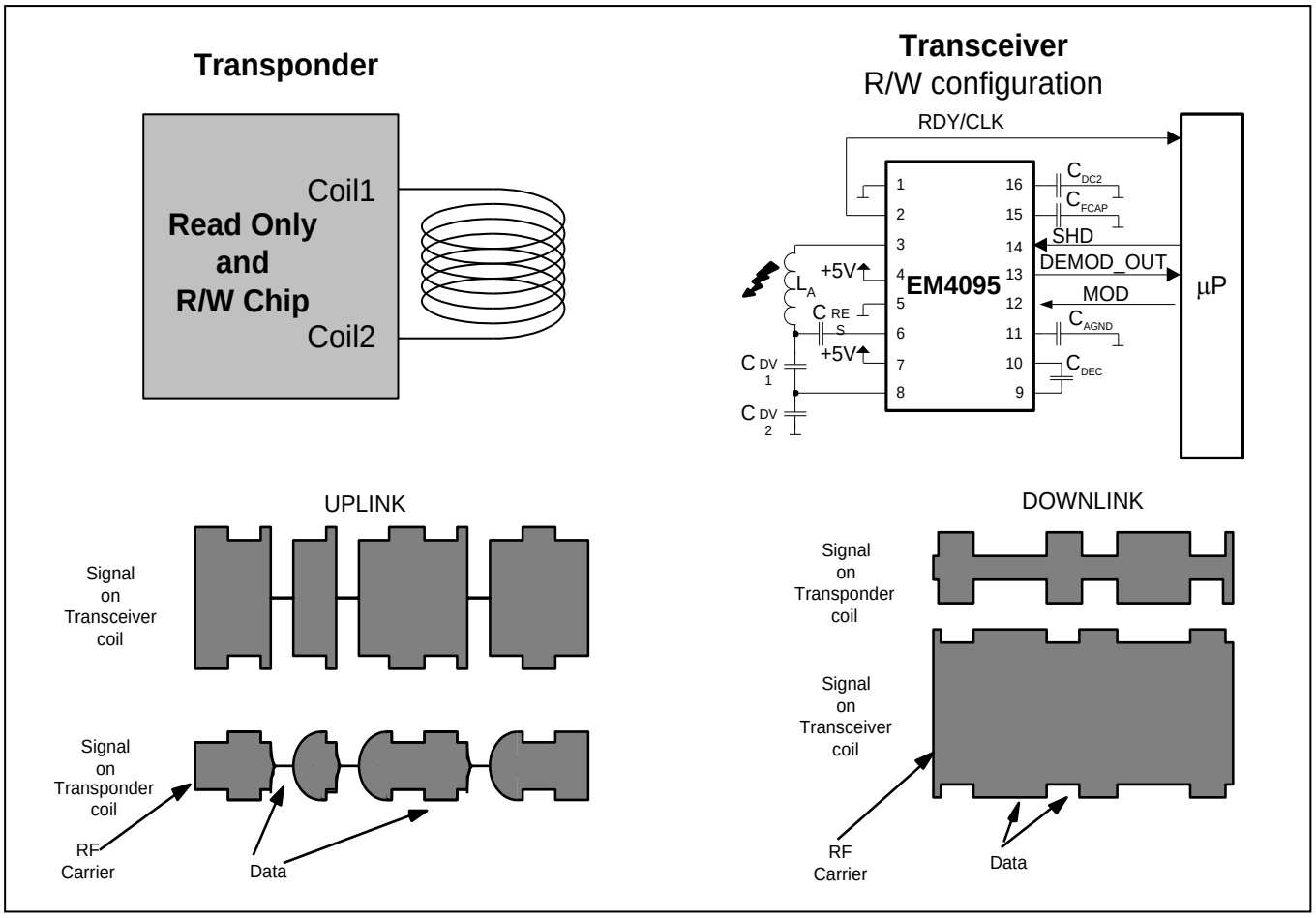


Fig. 4

Absolute Maximum Ratings

Parameter	Symbol	Conditions
Storage temperature	T_{STO}	-55 to +150°C
Maximum voltage at V_{DD}	V_{DDmax}	V_{SS}+6V
Minimum voltage at V_{DD}	V_{DDmin}	V_{SS} -0.3V
Max. voltage other pads	V_{MAX}	V_{DD} +0.3V
Min. voltage other pads	V_{MIN}	V_{SS} -0.3V
Max. junction temperature	T_{JMAX}	+125°C
Electrostatic discharge max. to MIL-STD-883C method 3015 against V_{SS}	V_{ESD}	4000V
Electrostatic discharge max. to MIL-STD-883C method 3015 (only for pins ANT1 and ANT2) against V_{SS}	V_{ESD_ANT}	8000V
Maximum Input/Output current on all pads except V_{DD}, V_{SS}, DV_{DD}, DV_{SS}, ANT1, ANT2, RDY/CLK	I_{IMAX} I_{OMAX}	10mA
Maximum AC peak current on ANT1 and ANT2 pads 100 kHz duty cycle 50%	I_{ANTmax}	300mA

Stresses above these listed maximum ratings may cause permanent damages to the device. Exposure beyond specified operating conditions may affect device reliability or cause malfunction.

Handling Procedures

This device has built-in protection against high static voltages or electric fields; however, anti-static precautions must be taken as for any other CMOS component. Unless otherwise specified, proper operation can only occur when all terminal voltages are kept within the voltage range. Unused inputs must always be tied to a defined logic voltage level.

Operating Conditions

Parameter	Symb	Min	Typ	Max	Units
Operating junction temperature	T_J	-40		+110	°C
Supply voltage	V_{DD}	4.1	5	5.5	V
Antenna circuit resonant frequency	F_{RES}	100	125	150	kHz
AC peak current on ANT1 & ANT2 pads	I_{ANT}			250	mA
C_{FCAP}		*	10	*	nF
C_{DEC}		*	100	*	nF
C_{DC2}		*	6.80	*	nF
C_{AGND}		100		220	nF
Package thermal resistor SO16	$R_{th\ j\text{-}a}$	69	70	71	°C/W

* ±10% tolerance capacitors should be used

** According to 1S2P JEDEC test board

Due to antenna driver current the internal junction temperature is higher than ambient temperature. Please calculate ambient temperature range from max. antenna current and package Thermal Resistor. It is the user's responsibility to guarantee that T_J remains below 110°C.

Supply voltage (V_{DD} and DV_{DD} pads) must be blocked by a 100nF capacitor (to V_{SS}) as close as possible to the chip

Copyright ©2012, EM Microelectronic-Marin SA

Electrical and Switching Characteristics:

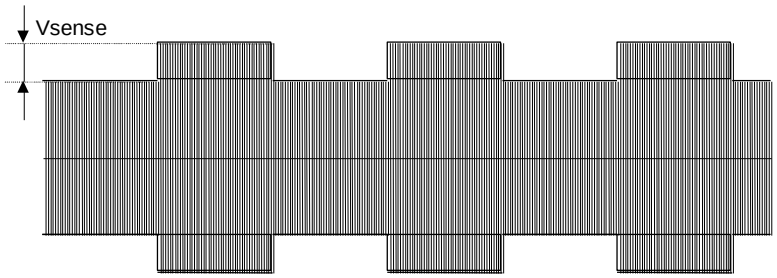
Parameters specified below are valid only in case the device is used according to Operating Conditions defined on previous page.

V_{SS}=D_{VSS}=0V, V_{DD} =D_{VDD} = 5V, T_j = -40 to 110°C, unless otherwise specified

Parameter	Symbol	Test Conditions	Min	Typ	Max	Units
Supply current in sleep mode	$I_{DDsleep}$			1	2	µA
Supply current excluding drivers current	I_{DDon}			5	7	mA
AGND level	V_{AGND}	Note 1	2.35	2.5	2.65	V
Logic signals SHD, MOD, DEMOD_OUT						
Input logic high	V_{IH}		$0.8V_{DD}$			V
Input logic low	V_{IL}				$0.2V_{DD}$	V
Output logic high	V_{OH}	I_{SOURCE}=1mA	$0.9V_{DD}$			V
Output logic low	V_{OL}	I_{SINK}=1mA			$0.1V_{DD}$	V
MOD pull down resistor	R_{PD}	$0.2V_{DD}$	20	50	90	kΩ
SHD pull up resistor	R_{PU}	$0.8V_{DD}$	20	50	90	kΩ
PLL						
Antenna capture frequency range	F_{ANT_C}		100		150	kHz
Antenna locking frequency range	F_{ANT_L}		100		150	kHz
Drivers						
ANT drivers output resistance	R_{AD}	I_{ANT}=100mA		3	9	Ω
RDY/CLK driver output resistance	R_{CL}	$I_{RDY/CLK}$=10mA		12	36	Ω
AM demodulation						
DEMOD_IN common mode range	V_{CM}		V_{SS} + 0.5		V_{DD} - 0.5	V
DEMOD_IN input sensitivity	V_{sense}	Note 2		0.85	2	mVpp

Note 1: A_{GND} is a EM4095 internal reference point. Any external connection except specified capacitor to V_{SS} may lead to device malfunction.

Note 2: Modulating signal 2Khz square wave on 125 kHz carrier, total signal inside V_{CM}



Copyright ©2012, EM Microelectronic-Marin SA

Timing Characteristics:

Parameters specified below are valid only in case the device is used according to Operating Conditions defined on previous page.

V_{SS}=D_{VSS}=0V, V_{DD}=D_{VDD} = 5V

Parameter	Symbol	Test Conditions	Typ	Max	Units
Set-up time after a sleep period	T_{set}		25	35	ms
Time from full power to modulation state	T_{mdon}	antenna circuit specifications: Q=15,F_{RES}=125Khz modulation index: 100%		50	µs
AM demodulation: Delay time from input to output	T_{pd}	Modulating signal 2Khz square wave 10mVpp	40	120	µs
Recovery time of reception after antenna modulation	T_{rec}	Note 1	400	500	µs

Note 1: RF period is time of one period transmitted on ANT outputs (at 125 kHz 8µs). T_{rec} after antenna modulation receiver chain is ready to demodulate. The condition is of course that the amplitude on antenna has already reached its steady state by that time (this depends on Q of antenna). See also Application Notes.

Block Diagram

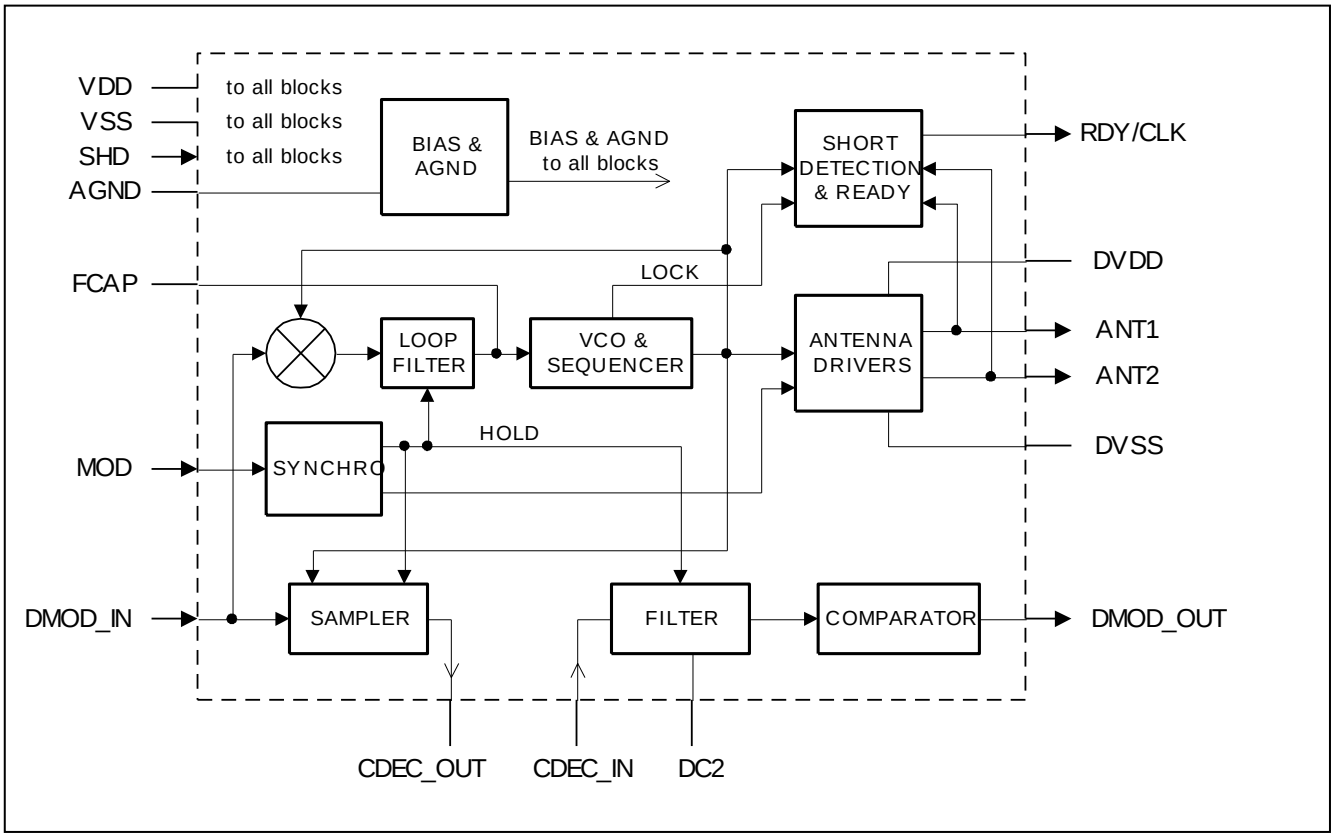


Fig. 5

Functional Description

General

The EM4095 is intended to be used with an attached antenna circuit and a microcontroller. Few external components are needed to achieve DC and RF filtering, current sensing and power supply decoupling.

A stabilised power supply has to be provided. Please refer to EM4095 Application Notes for advice.

Device operation is controlled by logic inputs SHD and MOD. When SHD is high EM4095 is in sleep mode, current consumption is minimised. At power up the input SHD has to be high to enable correct initialisation. When SHD is low the circuit is enabled to emit RF field, it starts to demodulate any amplitude modulation (AM) signal seen on the antenna. This digital signal coming from the AM demodulation block is provided through DEMOD_OUT pin to the microcontroller for decoding and processing.

High level on MOD pin forces in tri-state the main antenna drivers synchronously with the RF carrier. While MOD is high the VCO and AM demodulation chain are kept in state before the MOD went high. This ensures fast recovery after MOD is released. The switching ON of VCO and AM demodulation is delayed by 41 RF clocks after falling edge on MOD. In this way the VCO and AM demodulation operating points are not perturbed by start-up of antenna resonant circuit.

Analog Blocks

The circuit performs the two functions of an RFID basestation, namely: transmission and reception. Transmission involves antenna driving and AM modulation of the RF field. The antenna drivers deliver a current into the external antenna to generate the magnetic field.

Reception involves the AM demodulation of the antenna signal modulation induced by the transponder. This is achieved by sensing the absorption modulation applied by the tag (transponder).

Transmission

Referring to the block diagram, transmission is achieved by a Phase Locked Loop (PLL) and the antenna drivers.

Drivers

The antenna drivers supply the reader basestation antenna with the appropriate energy. They deliver current at the resonant frequency which is typically 125 kHz. Current delivered by drivers depends on Q of external resonant circuit.
It is strongly recommended that design of antenna circuit is done in a way that maximum peak current of 250 mA is never exceeded (see Typical Operating Configuration for antenna current calculation). Another limiting factor for antenna current is Thermal Convection of package. Maximum peak current should be designed in a way that internal junction temperature does not exceed maximum junction temperature at maximum application ambient temperature. 100% modulation (field stop) is done by switching OFF the drivers. The ANT drivers are protected against antenna DC short circuit to the power supplies. When a short circuit has been detected the RDY/CLK pin is pulled low while the main driver is forced in tri-state. The circuit can be restarted by activating the SHD pin.

Phase locked loop

The PLL is composed of the loop filter, the Voltage Controlled Oscillator (VCO), and the phase comparator blocks. By using an external capacitive divider, pin DEMOD_IN gets information about the actual high voltage signal on antenna.
Phase of this signal is compared with the signal driving antenna drivers. Therefore the PLL is able to lock the carrier frequency to the resonant frequency of the antenna. Depending on the antenna type the resonant frequency of the system can be anywhere in the range from 100 kHz to 150 kHz. Wherever the resonant frequency is in this range it will be maintained by the Phase Lock Loop.

Reception

The demodulation input signal for the reception block is the voltage sensed on the antenna. DEMOD_IN pin is also used as input to Reception chain. The signal level on the DEMOD_IN input must be lower than VDD-0.5V and higher than VSS+0.5V. The input level is adjusted by the use of an external capacitive divider. Additional capacitance of divider must be compensated by accordingly smaller resonant capacitor. The AM demodulation scheme is based on the "AM Synchronous Demodulation" technique.

The reception chain is composed of sample and hold, DC offset cancellation, bandpass filter and comparator. DC voltage of signal on DEMOD_IN is set to AGND by internal resistor. The AM signal is sampled, the sampling is synchronised by a clock from VCO. Any DC component is removed from this signal by the C_{DEC} capacitor. Further filtering to remove the remaining carrier signal, high and low frequency noise is made by second order highpass filter and C_{DC2}. The amplified and filtered receive signal is fed to asynchronous comparator. Comparator output is buffered on output pin DEMOD_OUT.

Copyright ©2012, EM Microelectronic-Marin SA

Signal RDY/CLK

This signal provides the external microprocessor with clock signal which is synchronous with the signal on ANT1 and with information about EM4095 internal state. Clock signal synchronous with ANT1 indicates that PLL is in lock and that Reception chain operation point is set. When SHD is high RDY/CLK pin is forced low. After high to low transition on SHD the PLL starts-up, and the reception chain is switched on. After time T_{SET} the PLL is locked and reception chain operation point has been established. At this moment the same signal which is being transmitted to ANT1 is also put to RDY/CLK pin indicating to microprocessor that it can start observing signal on DEMOD_OUT and giving at the same time reference clock signal. Clock on RDY/CLK pin is continuous, it is also present during time the ANT drivers are OFF due to high level on MOD pin. During the time T_{SET} from high to low transition on SHD pin RDY/CLK pin is pulled down by 100 kΩ pull down resistor. The reason for this is in additional functionality of RDY/CLK pin in case of AM modulation with index which is lower then 100%. In that case it is used as auxiliary driver which maintains lower amplitude on coil during modulation. (see also Typical Operating Configuration)

Remark: Please refer to AN4095 for external components calculation and limits.

Typical Operating Configuration

Read Only Mode

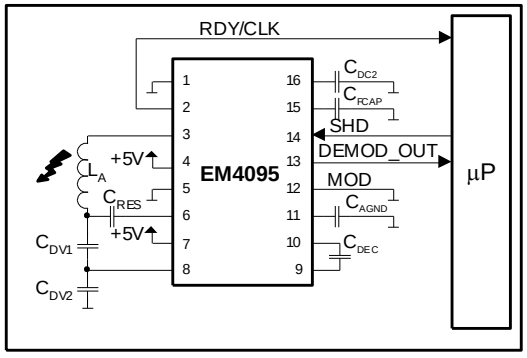


Fig. 6

Read/Write mode (Low Q factor antenna)

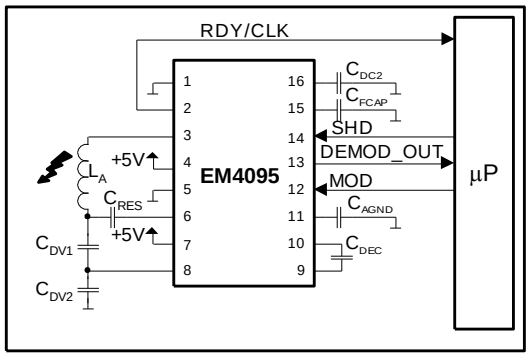


Fig. 7

Read/Write mode (High Q factor antenna)

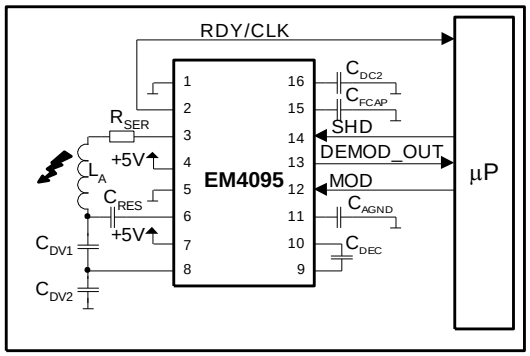


Fig. 8

Read/Write mode (AM modulation)

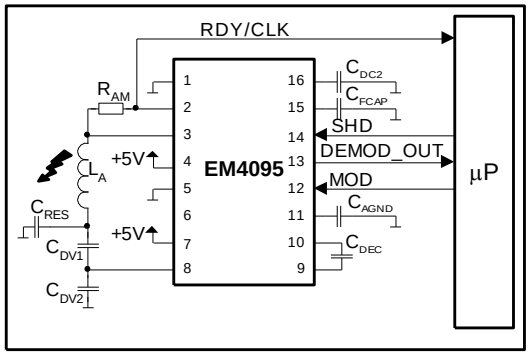


Fig. 9

Figure 6 presents EM4095 used in Read Only mode. Pin MOD is not used. It is recommended to connect it to VSS.

Figure 7 presents typical R/W configuration for OOK communication protocol reader to transponder (eg. EM4450). It is recommended to be used with low Q factor antennas (up to 15).

When the antenna quality is high using configuration of figure 6 or 7 the voltage on antenna can arrive in the range of few hundred volts and antenna peak current may exceed its maximum value. In such a case the capacitive divider ratio has to be high thus limiting the sensitivity. For such case it is better to reduce antenna circuit quality by adding serial resistor. In this way the antenna current is lower and thus power dissipation of IC is reduced with practically the same performance (Fig. 8).

In the case AM modulation communication protocol reader to transponder (eg. EM4069) is needed a single ended configuration has to be used (figure 9). When pin MOD is pulled high driver on ANT1 is put in three state, driver RDY/CLK continues driving thus maintaining lower antenna current. Modulation index is adjusted by resitor R_{AM}. As mentioned above RDY/CLK signal becomes active only after the demodulation chain operating point is set.
Before it is pulled down by high impedance pull down resistor (100 kΩ) in order not to load ANT1 output. In the case of AM modulation configuration the total antenna current change at the moment RDY/CLK pin becomes active, so external microprocessor has to wait another T_{SET} before it can start observing DEMOD_OUT.

Read Only mode with external peak detector

Copyright ©2012, EM Microelectronic-Marin SA

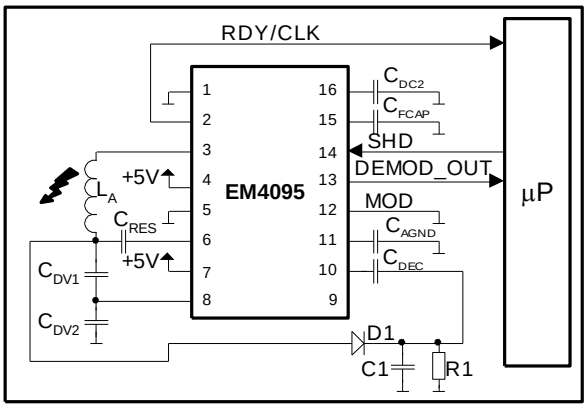


Fig. 10

Read/Write mode with external peak detector

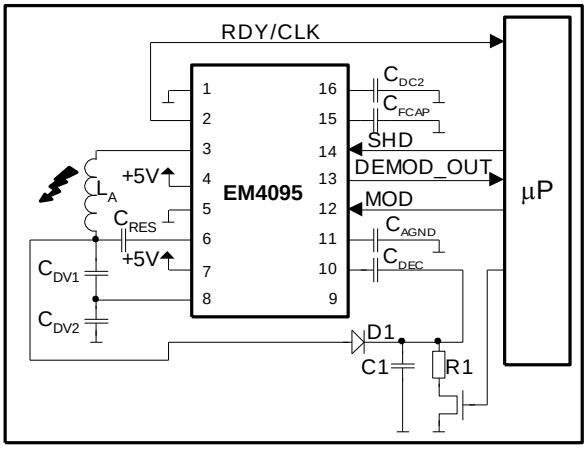


Fig. 11

As mentioned above for high Q antennas the voltage on antenna is high and read sensitivity is limited by demodulator sensitivity due to capacitive divider. Read sensitivity (and thus reading range) can be increased by using external envelope detector circuit. Input is taken on antenna high voltage side output is directly fed to CDEC_IN pin. However, the capacitor divider is still needed for PLL locking. Such configuration is shown in Fig.10, the envelope detector is formed by three components: D1, R1 and C1.

The configuration presented in figure 9 may also be used for read write applications but it has a drawback in the case fast recovery of reading is needed after communication reader to transponder is finished. The reason is in fact that DC voltage after diode D1 is lost during modulation and it takes very long time before it is established again.

Figure 11 presents a solution to that problem. A high voltage NMOS transistor blocks the discharge path during modulation, so operating point is preserved. The signal controlling NMOS gate has to be put low synchronously with signal MOD, but it can be put high only after the amplitude on antenna has recovered after modulation.

PCB Layout
Refer to "EM4095 Application Note" (App. Note 404)

Copyright ©2012, EM Microelectronic-Marin SA

Pin Description

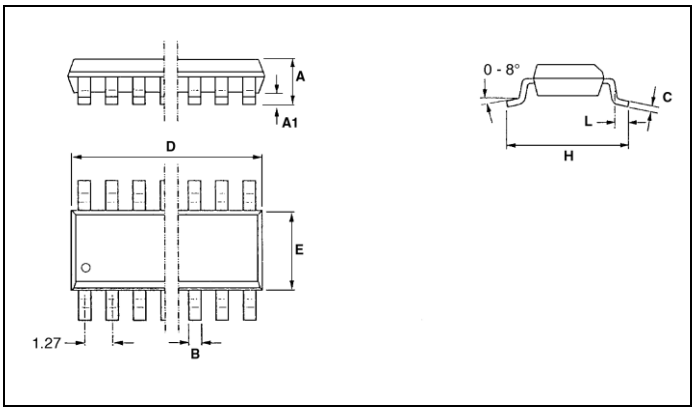
SOIC 16 package

Pin	Name	Description	Type
1	V_{SS}	Negative power supply (substrate)	GND
2	RDY/CLK	Ready flag and clock output, driver for AM modulation	O
3	ANT1	Antenna driver	O
4	D_{VDD}	Positive power supply for antenna drivers	PWR
5	D_{VSS}	Negative power supply for antenna drivers	GND
6	ANT2	Antenna driver	O
7	V_{DD}	Positive power supply	PWR
8	DEMOD_IN	Antenna sensing voltage	ANA
9	CDEC_OUT	DC blocking capacitor connection « out »	ANA
10	CDEC_IN	DC blocking capacitor connection « in »	ANA
11	A_{GND}	Analog ground	ANA
12	MOD	A High level voltage modulates the antenna	IPD
13	DEMOD_OUT	Digital signal representing the AM seen on the antenna	O
14	SHD	A High level voltage forces the circuit into sleep mode	IPU
15	FCAP	PLL Loop filter capacitor	ANA
16	DC2	DC decoupling capacitor	ANA

GND: reference ground PWR: power supply ANA: analog signal
IPD: input with internal pull down IPU: input with internal pull up O: output

Package and Ordering Information

Dimensions of SOIC 16 Package (table in millimeters)



	Common Dimensions (mm)		
Symbol	**Min**	**Nom**	**Max**
A	1.55	1.63	1.73
A1	0.127	0.15	0.25
B	0.35	0.41	0.49
C	0.19	0.20	0.25
D	9.80	9.93	9.98
E	3.81	3.94	3.99
H	5.84	5.99	6.20
L	0.41	0.64	0.89

Fig. 12

Ordering Information

Please make sure to give the complete part number when ordering.
The EM4095 is available in the following package:

Part Number	Package	Delivery Form
EM4095HMSO16A	SOIC 16 package	stick

Product Support

Check our Web Site under Products/RF Identification section.
Questions can be sent to cid@emmicroelectronic.com

Copyright ©2012, EM Microelectronic-Marin SA

Appendix

Equations

Antenna resonant frequency f_0:

$$f_0 = \frac{1}{2\pi\sqrt{L_A C_0}} \quad (1)$$

Where C_0 is resonant capacitor composed of C_{RES}, C_{DV1} and C_{DV2}:

$$C_0 = C_{RES} + \frac{C_{DV1} * C_{DV2}}{C_{DV1} + C_{DV2}} \quad (2)$$

Usually antenna coil is specified by its inductance (L_A) and Q factor (Q_A). Serial resistance of antenna is defined by following equation:

$$R_{ANT} = \frac{2\pi f_0 L_A}{Q_A} \quad (3)$$

The equations which follow are valid for bridge configuration as defined on Figures 1, 2 and 3. For figures 1 and 2 R_{SER} has to be considered 0.

The AC current amplitude at resonant frequency is defined as follows:

$$I_{ANT} = \frac{4}{\pi} \frac{V_{dd} - V_{ss}}{R_{ANT} + R_{SER} + 2R_{AD}} \quad (4)$$

RMS antenna current (important for power dissipation calculation):

$$I_{RMS} = \frac{I_{ANT}}{\sqrt{2}} \quad (5)$$

Peak to peak voltage on antenna is defined by following equation:

$$V_{ANTpp} = \frac{I_{ANT}}{\pi f_0 C_0} \quad (6)$$

To ensure correct operation of the AM demodulation chain, the AC peak to peak voltage on DEMOD_IN pin (V_{DMOD_INpp}) has to be inside common mode range. Once peak to peak voltage on antenna is known the capacitor divider division factor can be calculated:

$$V_{DMOD_INpp} = V_{ANTpp} \frac{C_{DV1}}{C_{DV1} + C_{DV2}} \quad (7)$$

Power dissipation is composed of power dissipated on ANT drivers and internal power consumption:

$$P = 2 \cdot I_{RMS}{}^2 \cdot R_{AD} + I_{DDon}\left(V_{DD} - V_{SS}\right) \quad (7)$$

Temperature increase of die due to power dissipation is:

$$\Delta T = P \cdot R_{Th} \quad (8)$$

Where R_{Th} is Package thermal resistor.

EM Microelectronic-Marin SA (“EM”) makes no warranties for the use of EM products, other than those expressly contained in EM's applicable General Terms of Sale, located at http://www.emmicroelectronic.com. EM assumes no responsibility for any errors which may have crept into this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein.

No licenses to patents or other intellectual property rights of EM are granted in connection with the sale of EM products, neither expressly nor implicitly.

In respect of the intended use of EM products by customer, customer is solely responsible for observing existing patents and other intellectual property rights of third parties and for obtaining, as the case may be, the necessary licenses.

Important note: The use of EM products as components in medical devices and/or medical applications, including but not limited to, safety and life supporting systems, where malfunction of such EM products might result in damage to and/or injury or death of persons is expressly prohibited, as EM products are neither destined nor qualified for use as components in such medical devices and/or medical applications. The prohibited use of EM products in such medical devices and/or medical applications is exclusively at the risk of the customer.